

爲什麼嵌入式 FPGA IP 是 ADAS 應用的理想選擇？

■作者：Pascal Ravillion

Achronix 產品行銷高級經理

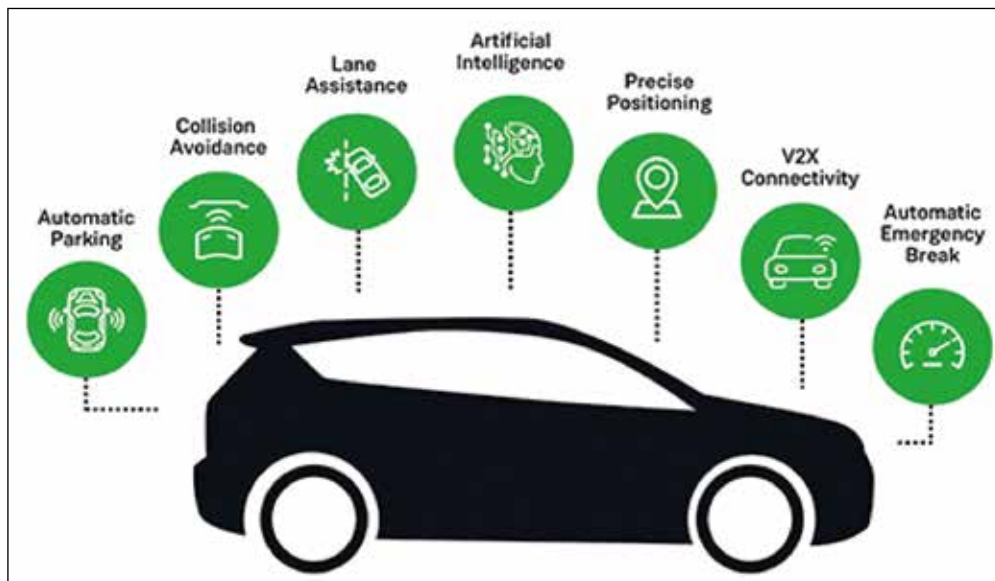
瞭解 eFPGA IP 的基礎知識，它的優點，以及爲什麼它將成爲未來先進駕駛輔助系統 (ADAS) 技術的關鍵要素。

提高汽車電氣化和自動駕駛的一個主要方面是先進駕駛輔助系統 (ADAS) 的普及。如今，這些系統正迅速應用於市場上幾乎所有的車輛，而且隨著技術的成熟，這一趨勢只會持續下去。然而，隨著技術的發展，ADAS 設計人員面臨的硬體挑戰變得越來越複雜。在本文中，我們將介紹 ADAS 的硬體需求，FPGA 如何填補這些空白，以及爲什麼 eFPGA IP 將成爲下一個 ADAS 硬體趨勢。

ADAS 的硬體要求

ADAS 在現代汽車中的發展給底層硬體帶來了

圖說：ADAS 給計算硬體造成了巨大壓力



一些嚴峻的挑戰。在像 ADAS 這樣的關鍵任務應用中，最重要的目標是確保車輛乘員的安全。這個目標要求系統準確、可靠和即時地工作（即低延遲）。同時，這些系統需要在盡可能低的功耗下運行，以保持電池壽命並延長電動汽車 (Electric Vehicle) 的續航里程。

平衡這些需求對 ADAS 來說是一個巨大的挑戰，因為系統往往依賴於大量的資料和計算密集型的任務，如機器學習演算法。因此，ADAS 硬體必須獲取資料，通過感測器融合彙集資料，運行機器學習演算法，然後採取行動——所有的都需要即時運行，並以最低的功耗預算——這顯然不是一件容易的事。

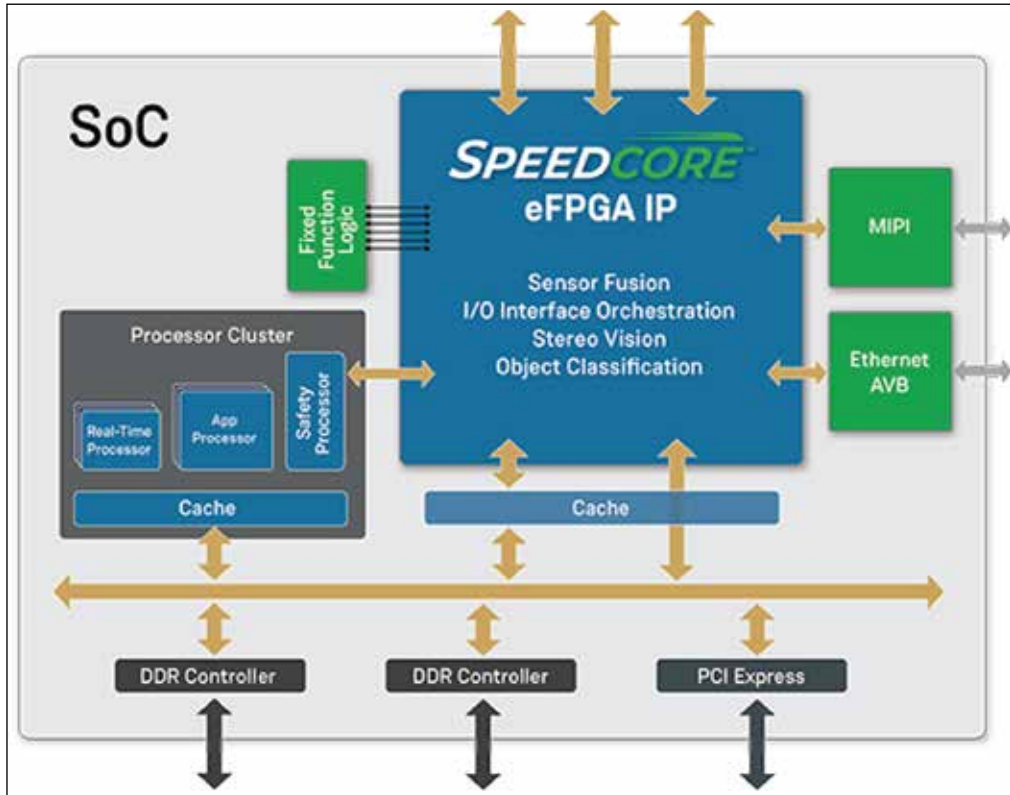
汽車設計人員需要一個靈活且可擴展的硬體平

臺來滿足快速發展的規格變化，這進一步加劇了這一挑戰。

硬體加速和 FPGA

爲了解決 ADAS 硬體面臨的嚴峻挑戰，設計人員正在採用專用硬體加速器來提高性能，而不是傳統的基於 CPU 的架構。從比較常規的計算資源（如

圖說：Achronix 的 Speedcore IP 這樣的 eFPGA 技術可以與 CPU 資源緊密耦合



CPU 或 GPU) 轉移，通過專用硬體加速器為特定應用程式提供了更好的性能和能效。基於在此範圍內，選擇通常介於 FPGA 和 ASIC 之間，FPGA 提供最大的靈活性，ASIC 提供最高的性能。

FPGA 的一個關鍵特性是 FPGA 能夠提供高級別的並行性，同時仍然可以針對特定的工作負載進行程式設計。結果表明，FPGA 在工作負載加速方面提供了顯著的價值，特別是在性能和延遲作為關鍵的情況下。此外，與比較常規的 CPU 和基於 GPU 的系統相比，FPGA 可以給需要加速的工作負載提供每瓦最佳的性能，從而說明系統平衡性能和功率效率之間的權衡。

同樣重要的是，由於 FPGA 可程式設計特性，其在可擴展性方面比 ASIC 更具優勢。這種適應性在如 ADAS 等底層演算法瞬息萬變的機器學習系統中尤為重要。此外，ASIC 的規格必須提前幾年定義，而 FPGA 可以在一分鐘內更新和重新程式設計。此功能使基於 FPGA 的 ADAS 系統能夠提供 ASIC

根本無法實現的可擴展性和多功能性。

由於這些原因以及更多的原因，目前汽車中已經搭載了超過 2.5 億顆 FPGA，其中超過 7500 萬顆用於 ADAS 應用。

用於 ADAS 的 eFPGA

儘管硬體加速功能強大，但像 FPGA 和 ASIC 等器件通常仍無法完全獨自運行。今天的 ADAS 解決方案需要將硬體加速器與 CPU 集成在一起，其目的是在系統

級別處理許多通用型和組織型任務。正是由於這個原因，異構計算平臺 (如異構 SoC) 已經成為加速和 ADAS 平臺中最常見的平臺之一。

因此，我們相信 ADAS 計算的下一個主要趨勢將是嵌入式 FPGA (即 eFPGA) IP 在定制 ASIC 中的興起。借助 eFPGA IP，設計人員能夠利用 FPGA 技術的優勢，同時將其硬體加速與其他 ASIC 子系統 (如 CPU 和 I/O 介面) 緊密耦合。通過將 FPGA 與 CPU 一起嵌入到定制 SoC 中，與分立式 FPGA 解決方案相比，eFPGA IP 可顯著節省成本、功耗和空間。

具體來說，我們的評估表明，與基於 FPGA 的獨立系統相比，eFPGA IP 集成可以幫助設計人員節省 90% 的成本、降低 75% 的功耗、延遲改善 100 倍、介面頻寬增加 10 倍。因此，ADAS 將在不久的將來逐步採用基於 eFPGA 技術的異構解決方案。CTA