

計算 DC-DC 補償網路的分步過程

本文目的在協助設計人員瞭解 DC-DC 補償的工作原理、補償網路的必要性以及如何使用正確的工具輕鬆獲得有效的結果。該方法使用 LTspice 中的一個簡單電路，此電路基於電流模式降壓轉換器的一階 (線性) 模型¹。使用此電路則無需執行複雜的數學運算即可驗證補償網路值。

■作者：Rani Feldman / ADI 現場應用工程師

背景知識

設計 DC-DC 轉換器時，應仔細選擇 FET、電感、電流感測電阻和輸出電容等元件，以匹配所需的輸出電壓漣波和瞬態性能。在設計功率級之後，閉合迴路也很重要。DC-DC 電源包含一個使用誤差放大器 (EA) 的負反饋迴路。在負反饋系統中傳播的

訊號可能會在其路徑中遇到極點和零點。單個極點會使訊號相位減小約 90° ，並使增益斜率減小 -20 dB/Dec，而單個零點會使相位增加約 90° ，並使增益提高 $+20$ dB/Dec。如果訊號的相位減小 -180° ，則負反饋迴路可能變成正回饋迴路並產生振盪。保持迴路穩定並避免振盪是電源的設計準則。

圖 1：波特圖，顯示了頻寬、相位、增益餘裕和 0 dB 時的交越頻率 F_c

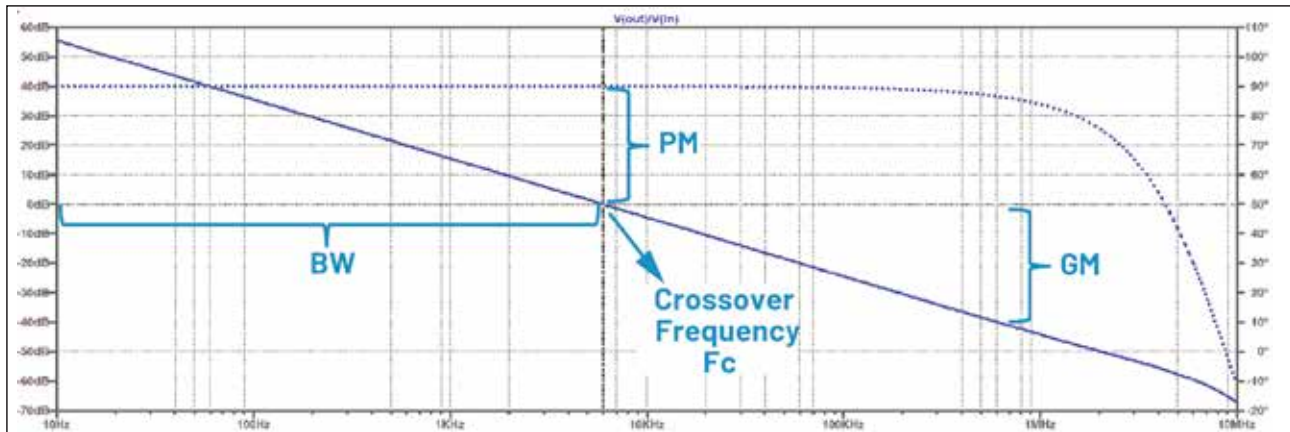
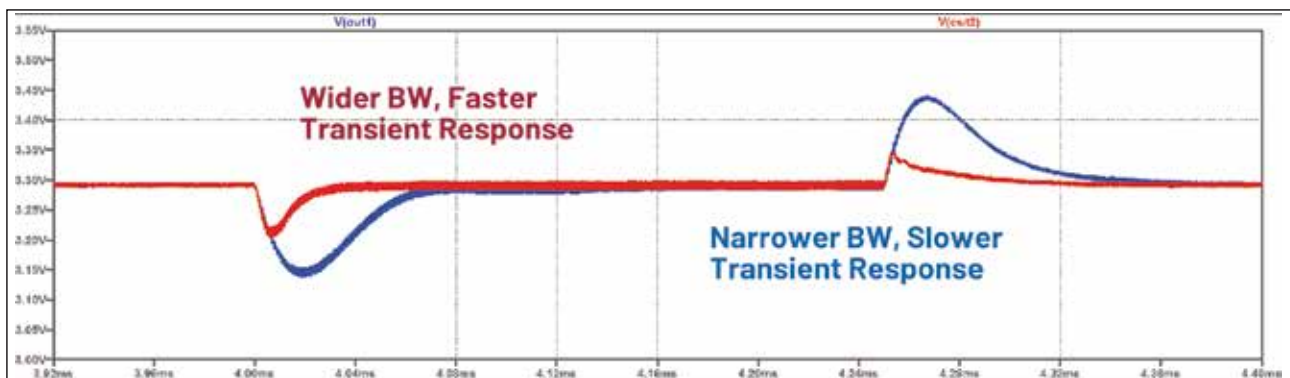


圖 2：電源頻寬越寬，元件對電流負載變化的回應越快



測試 DC-DC 穩定性的方法有兩種。第一種是頻率響應分析 (FRA)，此方法將會創建波特圖。第二種方法是時域分析，此方法將會使負載電流發生瞬變，並可觀察到輸出電壓的欠沖和過沖回應。為了實現穩定的設計，應確保避免相位降低 -180° 的情況，並保持相位餘裕 (PM) 大於 45° 。相位餘裕為 60° 是較為理想的情況。當電源設計的頻寬 (BW) 較寬時，元件對電流負載變化的回應會更快。電源的頻寬是 0 dB 增益與頻率軸交點的頻率。該頻率也稱為交越頻率 F_c ，可觀察到其相位高於 45° 。DC-DC 轉換器的頻寬是其開關頻率 F_{sw} 的導數，通常在 $F_{sw}/10 < F_c < F_{sw}/5$ 的範圍內。越趨近於 $F_{sw}/5$ 則表示頻寬越寬，實現起來也會更難。頻寬越寬，相位越低，因此需進行設計權衡。增益餘裕 (GM) 是指 $F_{sw}/2$ 和 -180° 處的負增益， -8 dB 或更高的值將更能衰減可能的開關雜訊，或減小相移 -180° 時的增益可能性。我們希望以 -20 dB/Dec 的斜率穿過 0 dB 點。

功率級 LC 濾波器

功率級 LC 濾波器是指給定拓撲 (降壓、升壓等) 的電感和等效輸出電容。各種拓撲常用的架構有兩種：電壓模式 (VM) 和電流模式 (CM)。VM 架構和 CM 架構中的同一 LC 濾波器會產生不同行為。簡單來說，用於 VM 架構的 LC 濾波器會增加兩個極點。CM 架構額外包含一個電流感測回饋路徑，有助於消除 LC 濾波器的雙極點。VM 架構則難以做出補償，因為 LC 雙極點需要更多的零點來抵消雙極點效應，因此需要更多元件。

降壓 VM 架構和 LC 頻率行為

由於等效輸出電容 C_{EQ} 及其等效 ESR (ESR_{EQ})，LC 濾波器將導致增加兩個極點和一個零點：

$$f_r = \frac{1}{2 \times \pi \times \sqrt{L} \times C_{EQ}} \quad (1)$$

$$f_z = \frac{1}{2 \times \pi \times ESR_{EQ} \times C_{EQ}} \quad (2)$$

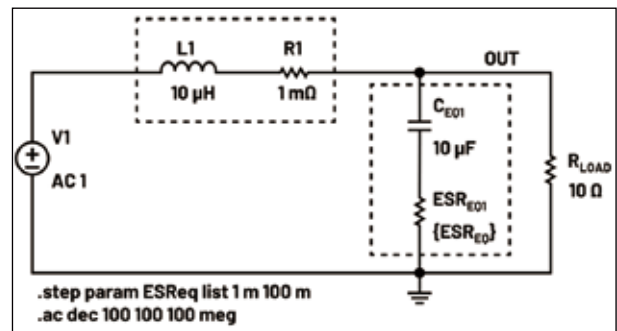
LC 濾波器雙極點位置與 LC 寄生電阻無關。電感和等效電容值越大，雙極點位置就會越靠近頻率軸的原點 0 Hz。如果 C_{EQ} 及其 ESR_{EQ} 值較高，則 LC 濾波器零點頻率位置將向左移動或更接近 0 Hz。VM 中的 LC 濾波器行為如圖 3 所示，其模擬結果如圖 4 所示。紅線和藍線之間的差異是電容 ESR 值造成的，分別為 1 mΩ 和 100 mΩ。 F_r 位置相同，因為 LC 值沒有改變，但零點位置因 ESR 值的改變而變化。

$$f_r = \frac{1}{2 \times \pi \times \sqrt{L} \times C_{EQ}} = \frac{1}{2 \times \pi \times \sqrt{10 \mu} \times 10 \mu} = 15.91 \text{ kHz} \quad (3)$$

$$f_{zESREQ1} = \frac{1}{2 \times \pi \times ESR_{EQ1} \times C_{EQ}} = \frac{1}{2 \times \pi \times 1 \text{ m} \times 10 \mu} = 15.91 \text{ MHz} \quad (4)$$

$$f_{zESREQ2} = \frac{1}{2 \times \pi \times ESR_{EQ2} \times C_{EQ}} = \frac{1}{2 \times \pi \times 100 \text{ m} \times 10 \mu} = 159.15 \text{ kHz} \quad (5)$$

圖 3: VM 降壓 LC 濾波器行為的簡化模型電路

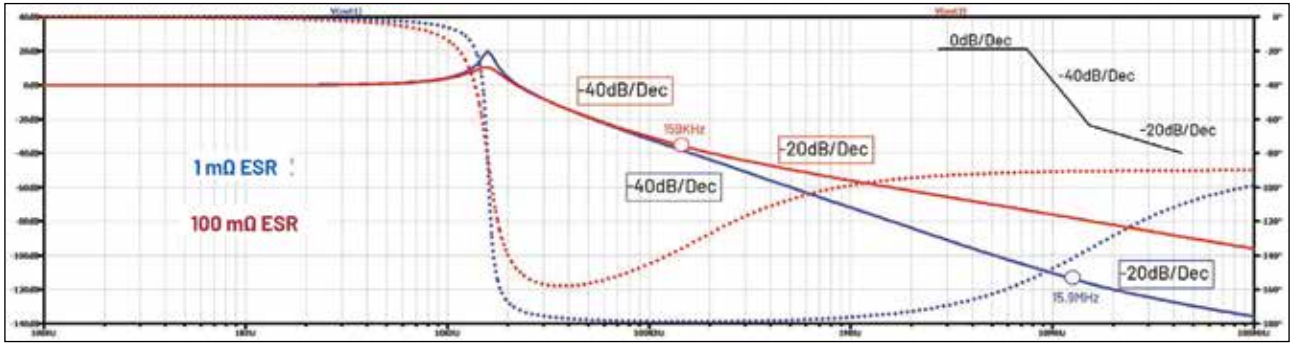


對於 VM 架構，LC 濾波器會增加兩個極點和一個零點。頻率響應形狀始終相同：斜率變化為 0 dB/Dec 至 -40 dB/Dec 至 -20 dB/Dec。極點和零點的位置取決於電感、總電容和等效電容 ESR 值。

CM 架構和 LC 頻率行為

可以透過電壓控制電流源來模擬 CM 中 LC 濾波器的頻率行為，如圖 5 所示。ESR 在兩個數值間分段，以突顯零點位置的差異。由下式計算得出 CM 降壓架構中 LC 濾波器的極點位置：

圖 4: 簡化 VM 降壓 LC 濾波器行為的模擬結果



$$f_p = \frac{1}{2 \times \pi \times C_{EQ1} \times R_{LOAD}} = \frac{1}{2 \times \pi \times 10 \mu \times 10} = 1.59 \text{ kHz} \quad (6)$$

R_{LOAD} 為負載電阻，即輸出電壓與電流的比值。例如，若輸出電壓為 5 V，負載電流為 2 A，則 R_{LOAD} 將等於 $5 \text{ V} / 2 \text{ A} = 2.5 \Omega$ 。零點位置由等效輸出電容及其等效 ESR 決定。與 VM 架構相似，1 mΩ 和 100 mΩ ESR 對應的兩個零點值為：

$$f_{ZESR1} = \frac{1}{2 \times \pi \times C_{EQ1} \times ESR_{EQ1}} = \frac{1}{2 \times \pi \times 10 \mu \times 1 \text{ m}} = 15.91 \text{ MHz} \quad (7)$$

$$f_{ZESR2} = \frac{1}{2 \times \pi \times C_{EQ2} \times ESR_{EQ2}} = \frac{1}{2 \times \pi \times 10 \mu \times 100 \text{ m}} = 159.15 \text{ kHz} \quad (8)$$

圖 5: 電壓控制電流源用作 CM 降壓的模型；ESR 為分段式

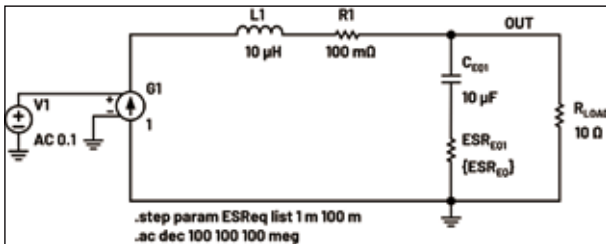
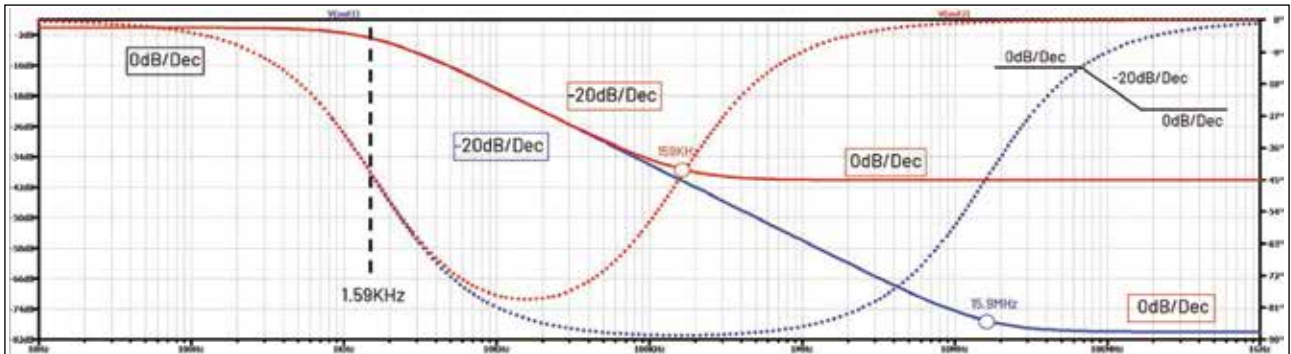


圖 6: CM 降壓 LC 濾波器頻率響應形狀的模擬

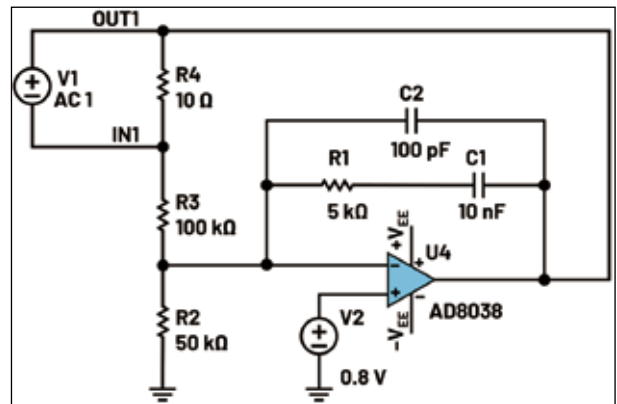


對於 CM 架構，LC 濾波器會增加一個極點和一個零點。頻率響應形狀始終相同：斜率變化為 0 dB/Dec 至 -20 dB/Dec 至 0 dB/Dec。極點 / 零點的頻率位置取決於輸出電容、等效 ESR 和負載值。

補償器

LC 濾波器會導致相位損失。補償網路用於補償相位，透過向迴路增加極點和零點，可抵消 LC 濾波器引起的相位滯後 / 超前和增益變化。

圖 7: LTspice 中的 2 型補償器模型



電流模式架構補償器

CM 架構補償器稱為 2 型補償器。圖 7 所示為 2 型補償器。AD8038 為 EA，R2、R3 為回饋電阻，R4 為電阻，V1 透過 R4 將頻率注入迴路以執行 FRA。補償網路由 R1、C1 和 C2 組成。

零點 / 極點和增益的預期結果：

$$f_z \approx \frac{1}{2\pi \times R1 \times C1} \approx \frac{1}{2\pi \times 5\text{ k} \times 10\text{ n}} \approx 3.18\text{ kHz} \quad (9)$$

$$f_p \approx \frac{1}{2\pi \times R1 \times C2} \approx \frac{1}{2\pi \times 5\text{ k} \times 100\text{ p}} \approx 318.3\text{ kHz} \quad (10)$$

$$\text{Gain}(b_{zp}) \approx 20 \times \log\left(\frac{R1}{R3}\right) \approx 20 \times \log\left(\frac{5\text{ k}}{100\text{ k}}\right) \approx -26\text{ dB} \quad (11)$$

$$\text{Gain}(r_z) \approx 20 \times \log\left(\frac{X_{CEQ}}{R3}\right) \approx 20 \times \log\left(\frac{1}{(2\pi \times 1 \times 10\text{ n})^{-1} + (2\pi \times 1 \times 100\text{ p})^{-1}}\right) \approx 43.94\text{ dB} \quad (12)$$

Gain(bzp) 為零點和極點之間的增益，由 R1 與 R3 的比值決定。Gain(rz) 為直流增益。在上述計算過程中，原點處的極點使用 1 Hz 的頻率；因此，補償器的初始斜率為 -20 dB/Dec。圖 8 顯示模擬結果與計算值密切相關。

圖 8: 2 型補償器模擬結果、極點 / 零點位置和斜率變化

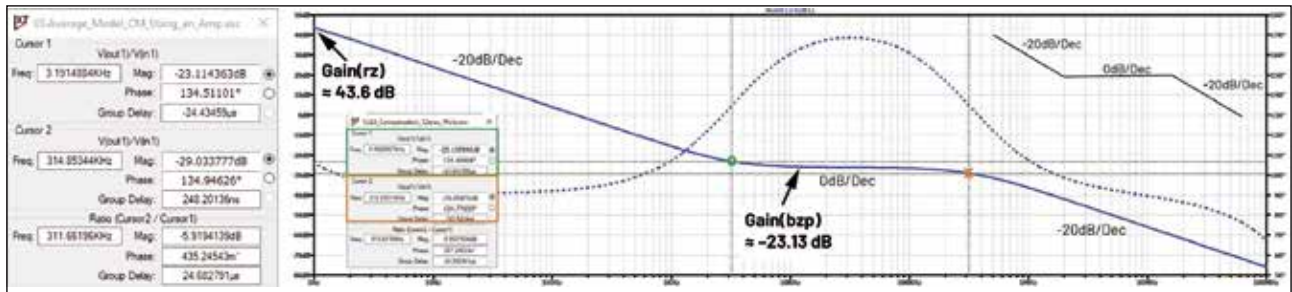
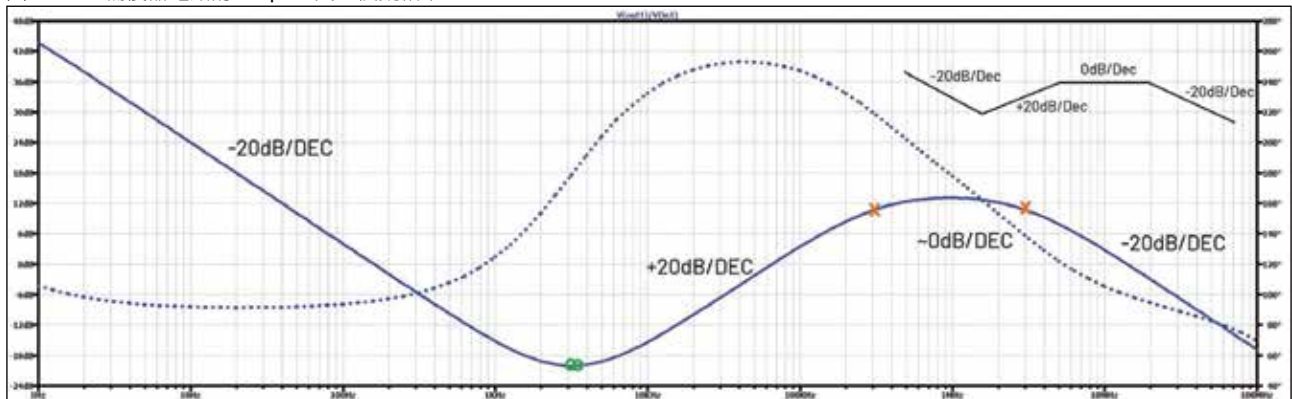


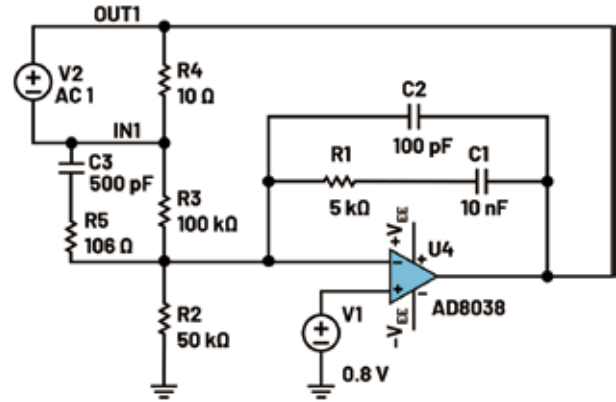
圖 10: VM 補償器電路的 LTspice 交流模擬結果



VM 架構補償器

在 VM 架構中，補償器有一個額外的極點 / 零點組合，可抵消 LC 濾波器的額外相位損失。圖 9 顯示了用於 VM 架構的 3 型補償器網路，圖 10 顯示了其頻率響應。

圖 9: VM 架構補償器，也稱為 3 型補償器



C3 和 R5 是與頂部回饋電阻 R3 並聯的兩個附加元件。3 型補償器的極點和零點位置為：

$$f_{Z1(EA)} \approx \frac{1}{2\pi \times R1 \times C1} \approx \frac{1}{2\pi \times 5\text{ k} \times 10\text{ n}} \approx 3.18\text{ kHz} \quad (13)$$

$$f_{P1(EA)} \approx \frac{1}{2\pi \times R1 \times C2} \approx \frac{1}{2\pi \times 5\text{ k} \times 100\text{ p}} \approx 318.3\text{ kHz} \quad (14)$$

$$f_{Z2} \approx \frac{1}{2\pi \times R3 \times C3} \approx \frac{1}{2\pi \times 100\text{ k} \times 500\text{ p}} \approx 3.18\text{ kHz} \quad (15)$$

$$f_{P2} \approx \frac{1}{2\pi \times R5 \times C3} \approx \frac{1}{2\pi \times 106\text{ k} \times 500\text{ p}} \approx 3\text{ MHz} \quad (16)$$

請注意，Fz1(EA) 和 Fz2 被置於同一頻率。有時會使用類似 3 型的補償方案，即在頂部回饋電阻上設計單一電容，以剔除高頻極點，補償器斜率將持續保持在 0 dB。

調整時間常數一致

一種閉合迴路的方法是讓 LC 濾波器極點 / 零

圖 12: LTC3891 28 V 至 5 V/6 A 設計原理圖，其中補償網路未對齊

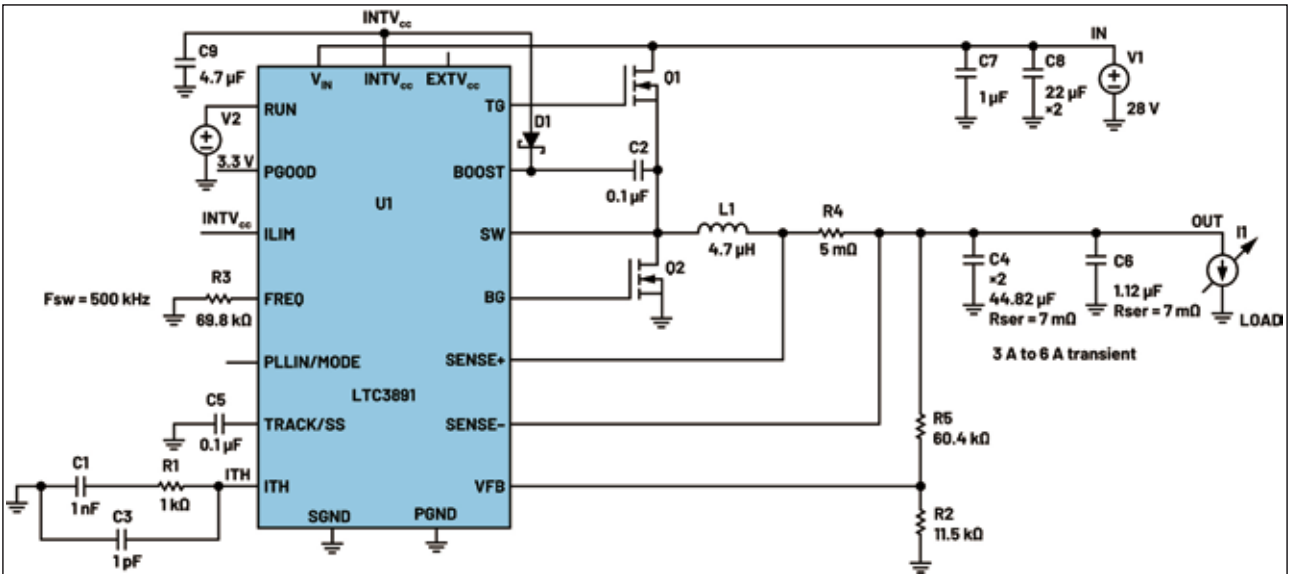


圖 13: 補償網路未對齊，開關頻率與設計頻率不同，瞬態測試引起振盪

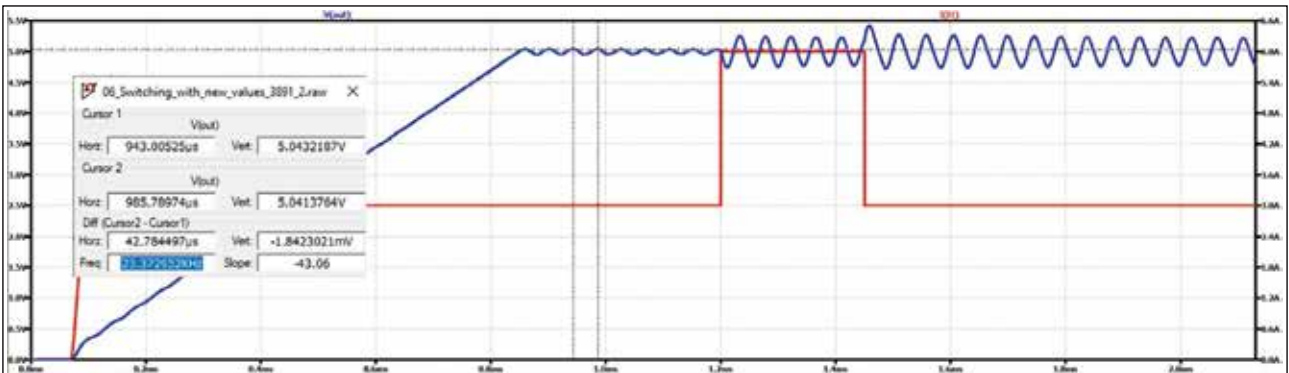
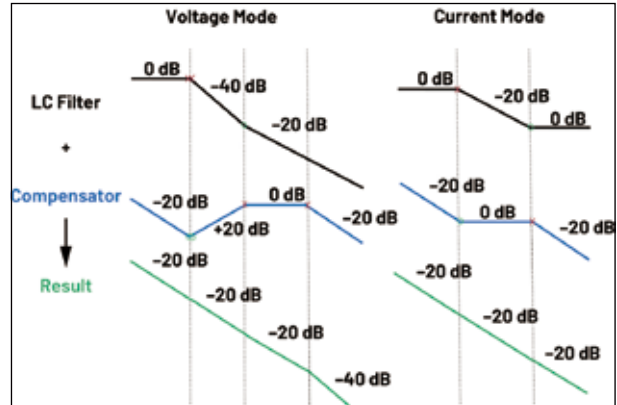


圖 11: 調整對齊 VM 和 CM 中 LC 濾波器與補償器的極點和零點



點的時間常數與補償器零點 / 極點的時間常數一致，如此便可實現相互抵消，並提供總計 -20 dB/Dec 的增益斜率。

使用一階平均模型對齊極點 / 零點

LTC3891 為一款 CM 控制器，用於將 28 V 降壓至 5 V/6 A。ITH 接腳上的補償網路與等效輸出電容及其總 ESR 不一致，導致在瞬態負載測試中出現振盪。輸出端測得的開關頻率為 23 kHz，而不是預期的 500 kHz。

將功率級和補償器此兩個電路組合在一起，形成一個模擬 CM 架構閉迴路行為的線性電路。

G1 是電壓控制電流源。其值為 6，表示如果 G1 正輸入端的電壓為 1 V，則其輸出端將提供 6 A 電流。該電路的頻率響應在不同速率下顯示不同的斜率變化，0 dB 交越頻率處的相位為 25°。因此，時域中存在振盪。

為使時間常數一致，我們首先需要知道功率級的 C_{EQ} 、 ESR_{EQ} 和 R_{LOAD} 。

圖 14: 線性電路類比 CM 穩壓器，補償網路未對齊

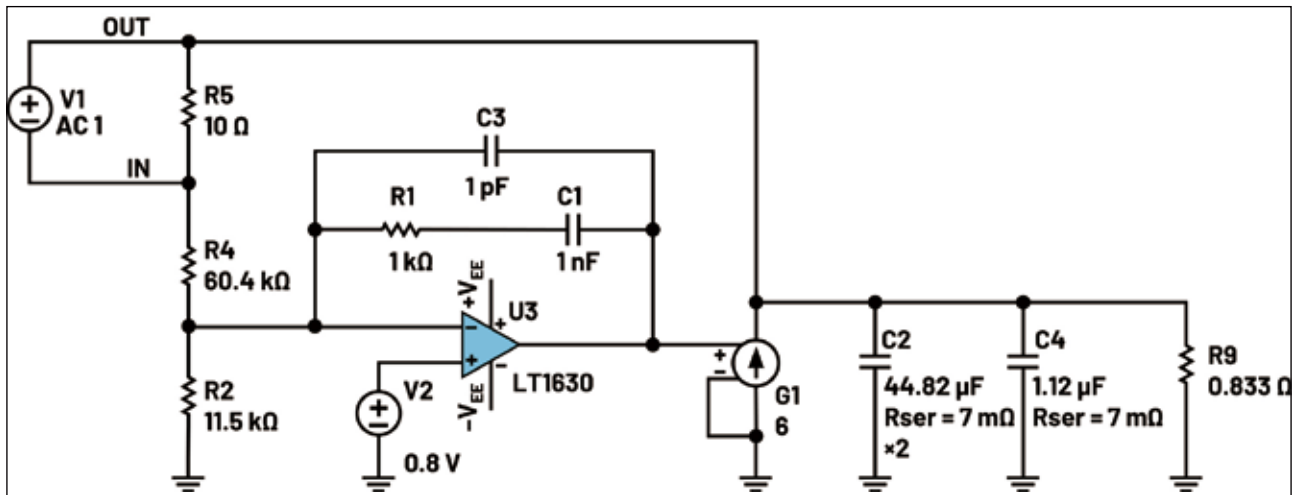
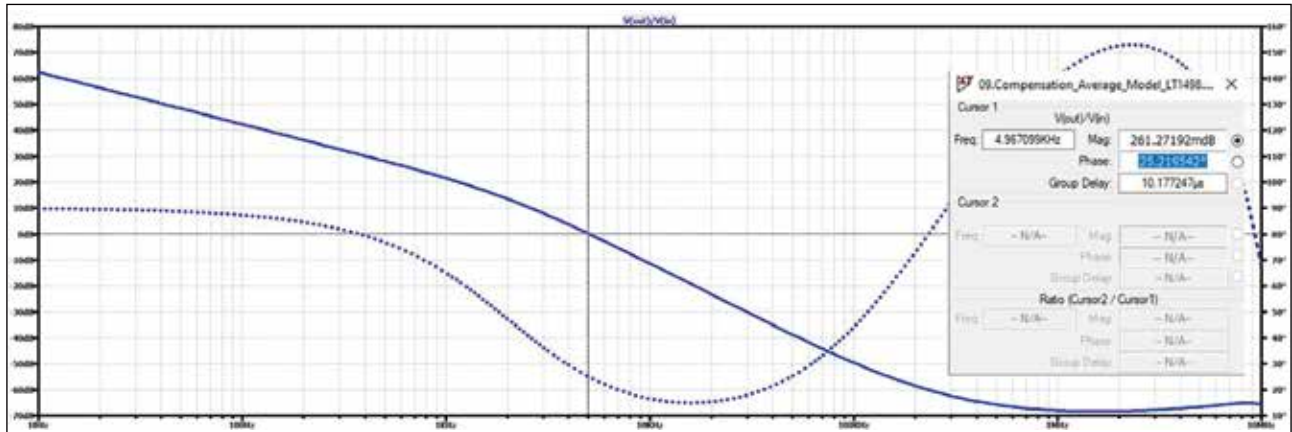


圖 15: 線性模型的模擬結果，使用放大器作為誤差放大器，常數不一致



$$C_{EQ} = 44.82 \mu \times 2 + 1.12 \mu = 90.76 \mu F \quad (17)$$

$$ESR_{EQ} = 7 m \parallel 7 m = 3.5 m\Omega \quad (18)$$

$$R_{LOAD} = \frac{V_{OUT}}{I_{OUT}} = \frac{5}{6} = 0.833 \Omega \quad (19)$$

R1 由設計人員選擇；這裡選擇 $R1 = 11.5 k\Omega$ ，與 R3 相同。 $R1 \times C1(z) = C_{EQ} \times R_{LOAD}(p)$ 。求解 C1：

$$C1 = \frac{C_{EQ} \times R_{LOAD}}{R1} = \frac{90.76 \mu \times 0.833}{11.5 k} = 6.57 nF \quad (20)$$

$C_{EQ} \times ESR_{EQ}(Z) = R1 \times C3(P)$ ，補償器極點的時間常數由 $R1 \times C3$ 決定。求解 C3：

$$C3 = \frac{C_{EQ} \times ESR_{EQ}}{R1} = \frac{90.76 \mu \times 3.5 m}{11.5 k} = 27.62 pF \quad (21)$$

使用此平均模型時，正確模擬結果顯示 -20 dB/Dec 的斜率和 90° 的相位。如果結果不同，則需要

圖 16: 極點 / 零點調整對齊後，使用放大器作為 EA 的線性模型

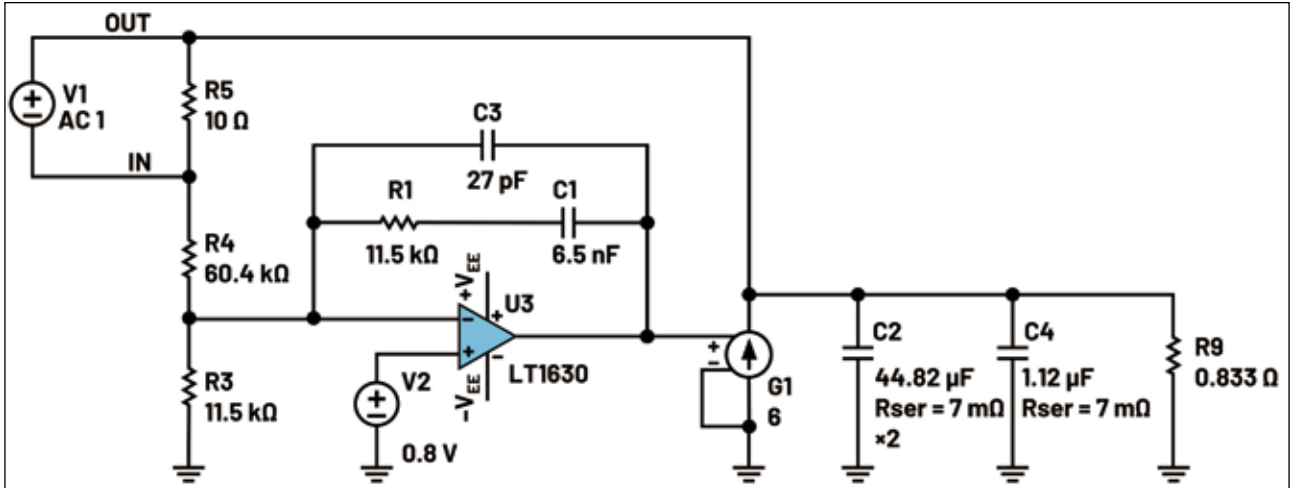


圖 17: 極點 / 零點調整對齊後得到的結果，斜率為 -20 dB/Dec，90° 高相位值

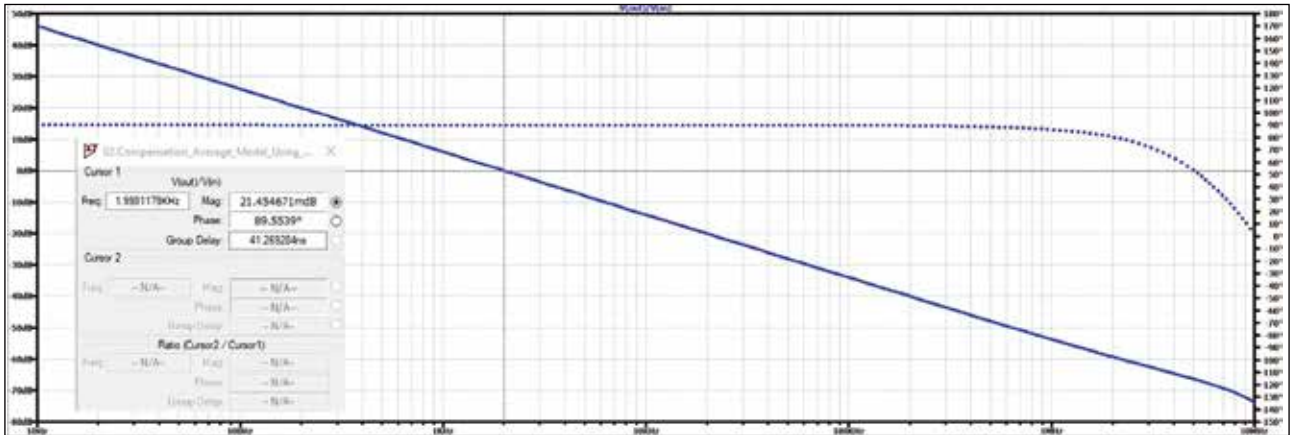
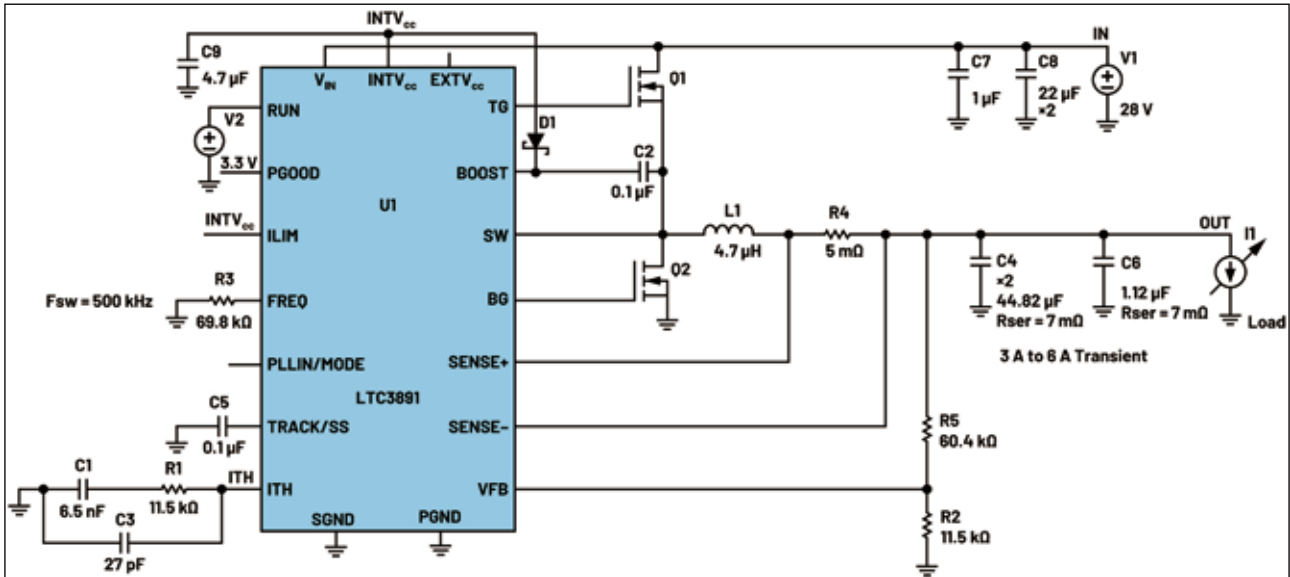


圖 18: ITH 接腳上的補償網路與輸出 LC 濾波器保持一致

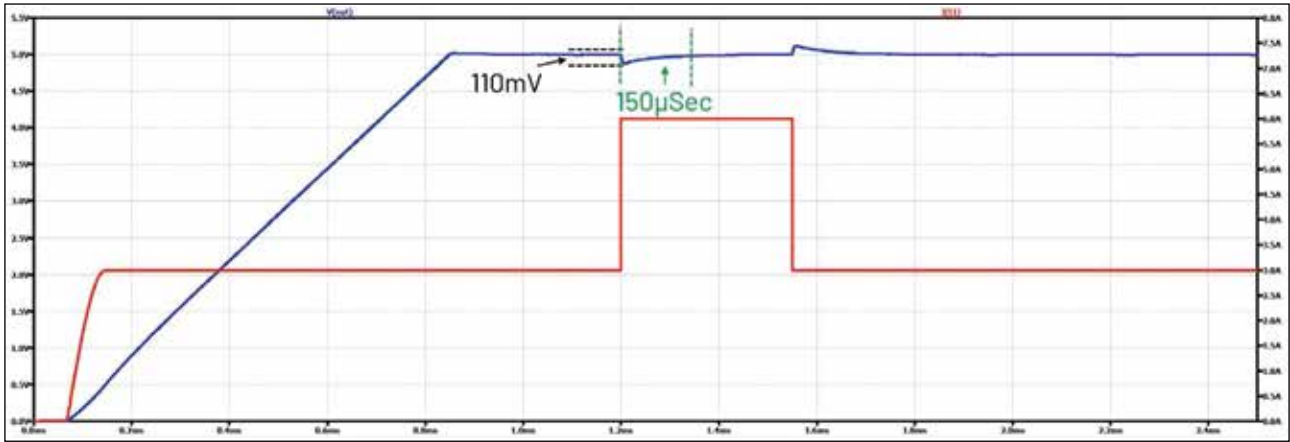


驗證計算。

使用運算放大器作為 EA 的缺點之一在於無法

正確預測頻寬。儘管如此，此方法仍然非常實用，可協助驗證一致運算。可以透過增加 R1 電阻值來

圖 19: 保持補償網路和 LC 濾波器的相關數值一致後得到的模擬結果，顯示了對負載瞬變的穩定回應



提高頻寬。如果 R1 增加，則補償器電容需要按相同比例減小，以保持時間常數一致。R1 不可無限制增加，因為增益越高，0 dB 時的相位餘裕越低。當時間常數一致時，相位將始終保持為 90°。需要利用 IC 開關模型驗證計算值，然後還需進行瞬態響應基準測試。

用另一個電壓控制電流源取代運算放大器，可以簡化該線性模型，並提升其準確率。LTC3891 產品手冊提供了跨導值，1.2 V 下 $g_m = 2 \text{ mmho}$ 。G1 正輸入為 1 V，因此新的電流值將為 7.2，因為 7.2

圖 20: 更為簡單的對齊電路，使用了 G2 作為誤差放大器，其相應的 g_m 值取自產品手冊

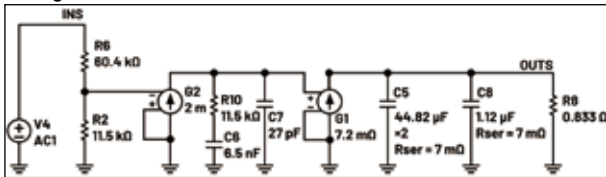
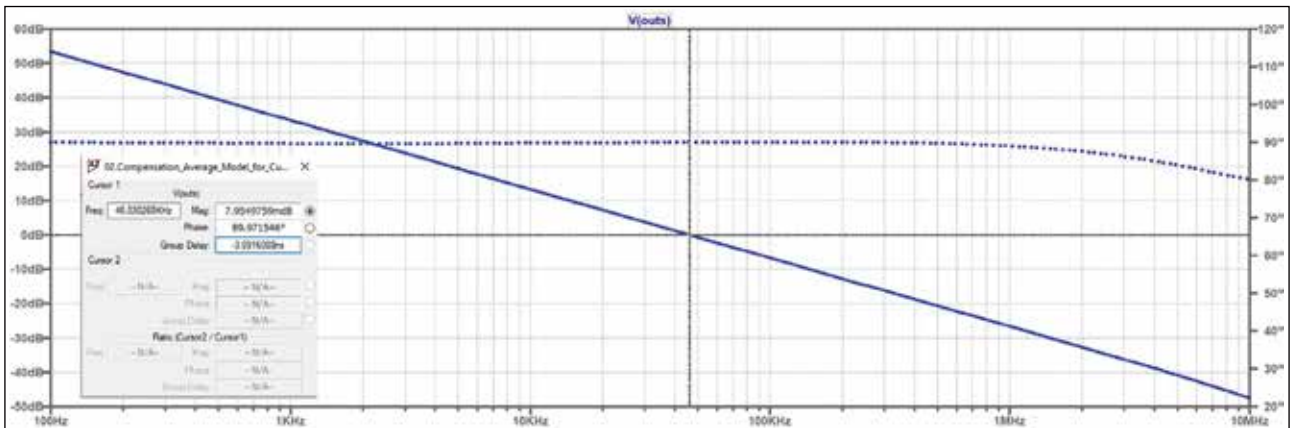


圖 21: 使用 G2 作為 EA 的更簡單電路模型可提供更寬的頻寬



A/1.2 V = 6 A/V。新電路(圖 20)的模擬如圖 21 所示，預測頻寬將為 46 kHz。

LTpowerCAD 預測頻寬為 57 kHz，相位餘裕為 52°。增益圖看起來非常相似。相位起初非常接近，但在 10 kHz 之後無法正確預測。

右半平面零點 (RHPZ)

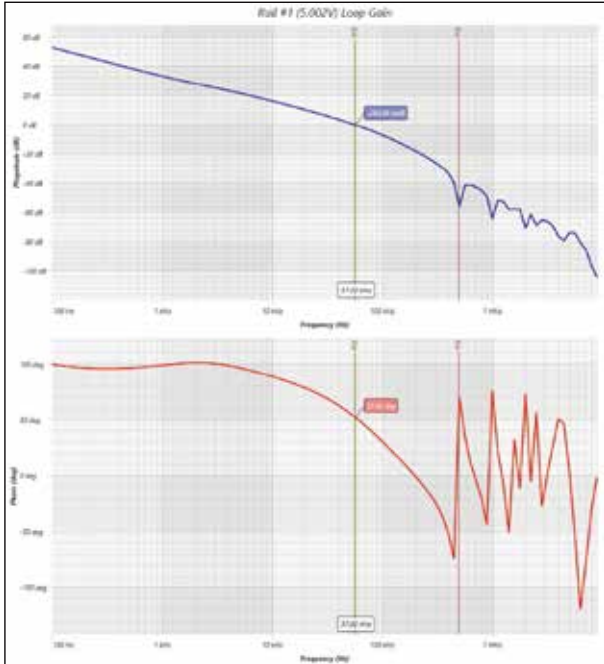
RHPZ 零點會增加 20 dB 的增益，並使相位減小約 90°，因此無法進行補償。對於在連續導通模式下工作的升壓、降壓-升壓和 sepic 等拓撲，此零點會限制頻寬。RHPZ 的頻率位置計算如下：

$$f_{RHPZ} = \frac{(1-D)^2 \times R_{LOAD}}{2\pi \times L} \quad (22)$$

$$f_{RHPZ} = \frac{V_{IN}^2}{2 \times \pi \times I_{OUT} \times V_{OUT} \times L} \quad (23)$$

通常，在這些公式中，「電感」是需要由設計

圖 22: 圖 18 中 LTC3891 設計的 LTpowerCAD 結果



人員進行權衡取舍的唯一變數。RHPZ 位置限制了設計的頻寬，因為迴路需要在 $F_{(RHPZ)}/10$ 的頻率閉合。此處提供的線性模型電路未考慮 RHPZ。

電壓模式降壓 - 升壓示例

LTC3533 為一款 VM 架構降壓 - 升壓型穩壓器。在升壓模式下，其 RHPZ 將成為限制因素。當輸入為 2.4 V 的 $V_{IN(MIN)}$ 時，LTC3533 展示板配置為 3.3 V/1.5 A。在如此情況下，工作週期 D 將為 $D = (V_o - V_{IN})/V_o = (3.3 - 2.4)/3.3 \approx 0.27$ 。 $R_{LOAD} = V_{OUT}/I_{OUT} = 3.3/1.5 = 2.2 \Omega$ 。

RHPZ 位置可以透過以下任一公式求得：

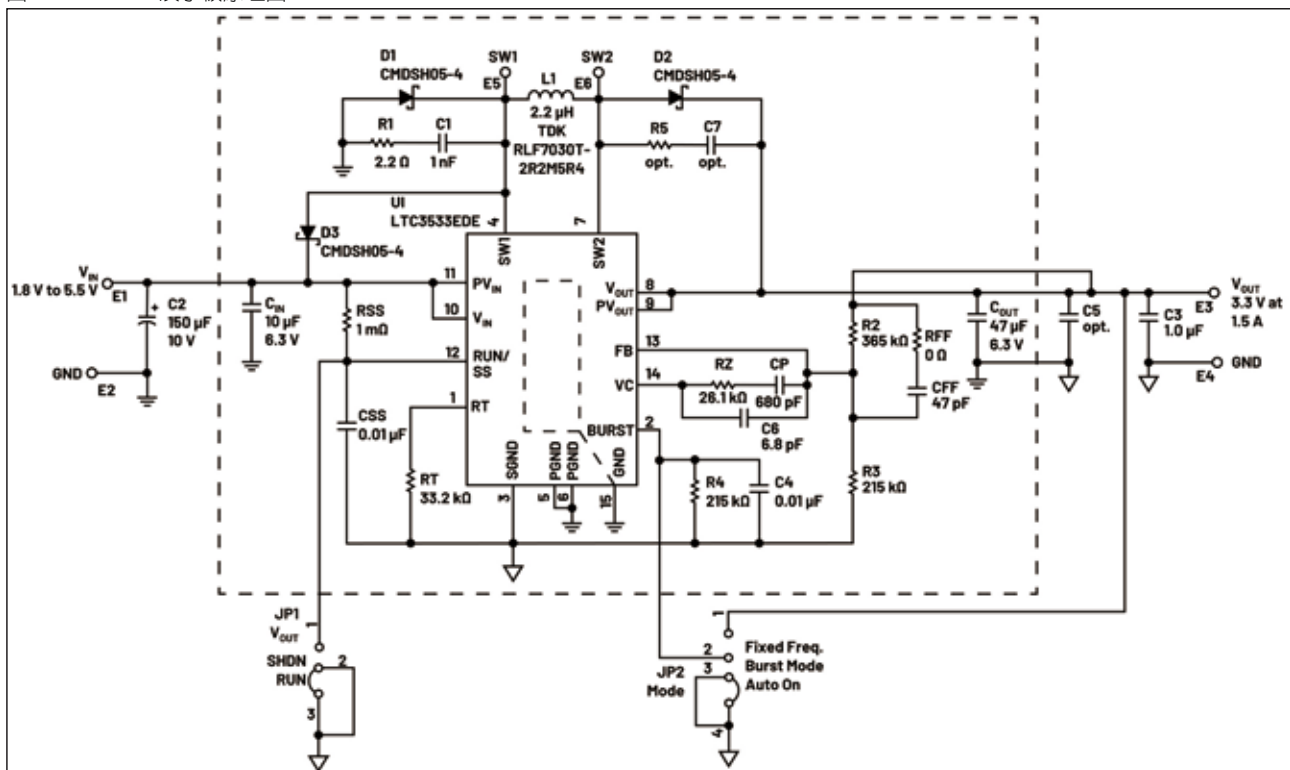
$$f_{RHPZ} = \frac{(1-D)^2 \times R_{LOAD}}{2\pi \times L} = \frac{(1-0.27)^2 \times 2.2}{2 \times \pi \times 2.2 \mu} \approx 84 \text{ kHz} \quad (24)$$

$$f_{RHPZ} = \frac{V_{IN}^2}{2 \times \pi \times I_{OUT} \times V_{OUT} \times L} = \frac{2.4^2}{2 \times \pi \times 1.5 \times 3.3 \times 2.2 \mu} \approx 84 \text{ kHz} \quad (25)$$

閉合迴路的安全位置將是在 8.4 kHz。Rt 設定開關頻率 $F_{sw} = 1 \text{ MHz}$ 。請注意，由於缺少 RFF，此補償是類似 3 型的補償，因此 Cff 不會產生額外的高頻極點。

極點和零點的位置為：

圖 23: LTC3533 演示板原理圖



$$f_r = \frac{1}{2 \times \pi \times \sqrt{L \times C_{EQ}}} = \frac{1}{2 \times \pi \times \sqrt{2.2 \mu \times 47 \mu}} = 15.65 \text{ kHz} \quad (26)$$

$$f_{Z_{fz1}} \approx \frac{1}{2\pi \times R_z \times C_P} \approx \frac{1}{2\pi \times 26.1 \text{ k} \times 680 \text{ p}} \approx 8.96 \text{ kHz} \quad (27)$$

$$f_{Z_{cfr}} \approx \frac{1}{2 \times \pi \times R3 \times C3} = \frac{1}{2 \times \pi \times 365 \text{ k} \times 47 \text{ p}} \approx 9.27 \text{ kHz} \quad (28)$$

$$f_{Z_{ic}} = \frac{1}{2 \times \pi \times ESR_{EQ} \times C_{EQ}} = \frac{1}{2 \times \pi \times 3.5 \text{ m} \times 47 \mu} \approx 967 \text{ kHz} \quad (29)$$

$$f_{P_{fz0}} \approx \frac{1}{2\pi \times R_z \times C6} \approx \frac{1}{2\pi \times 26.1 \text{ k} \times 6.8 \text{ p}} \approx 896 \text{ kHz} \quad (30)$$

$$f_{P_{[CFF/RFF]}} \rightarrow \text{is not used} \quad (31)$$

LC 濾波器的雙極點位置在 15.65 kHz。兩個零點 Fz_1 和 Fz_{Cff} 集中在一起，頻率約為 9 kHz，以抵消 LC 濾波器的極點。此外，LC 濾波器在 967 kHz 處形成的零點的影響被 896 kHz 處的極點抵消。

使用運算放大器作為 EA 的 VM 架構的平均

LTspice 電路，可用來檢查極點和零點的對齊情況。透過將電壓控制電壓源用作 EA，可以進一步簡化電路。其增益值源自產品手冊中指定的誤差放大器 AVOL，即 80 dB。80 dB = 20log10000。因此在模擬中取用了 10000。兩種電路的模擬提供了非常相似的解決方案。頻寬並無類似 CM 電路模擬之變化。增益非常相似，相位預測值為 90°，但這僅說明了可以進行正確對齊。輸出端有一個 188 μF 附加電容和一個 0.2 Ω 電阻。如圖 4 所示，電壓模式 LC 濾波器可以產生高 Q，尤其是當 ESR 和 DCR 的值較低時。為確保 LC 濾波器具有適當的阻尼，需在輸出端額外增加一個 RC，具體計算如下：

$$R_{12} = \frac{\sqrt{L1}}{\sqrt{C5}} = \frac{\sqrt{2.2 \mu}}{\sqrt{47 \mu}} = 0.21 \Omega \quad (32)$$

圖 24: 使用運算放大器作為 EA 的 VM 架構的一階模型；LTC3533 展示板值

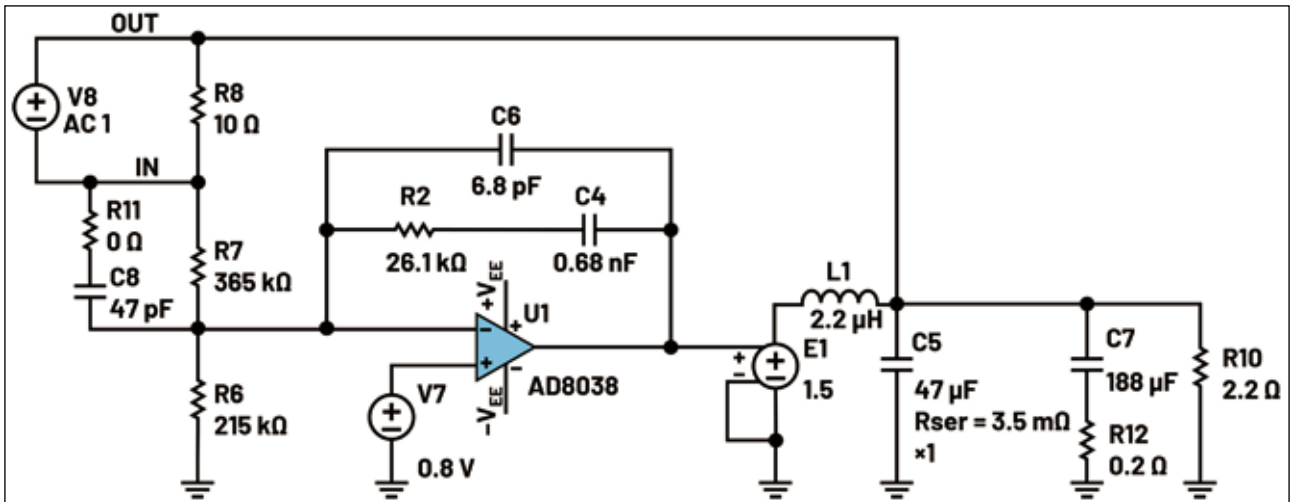


圖 25: 使用電壓控制電壓源的 VM 控制的更簡單電路

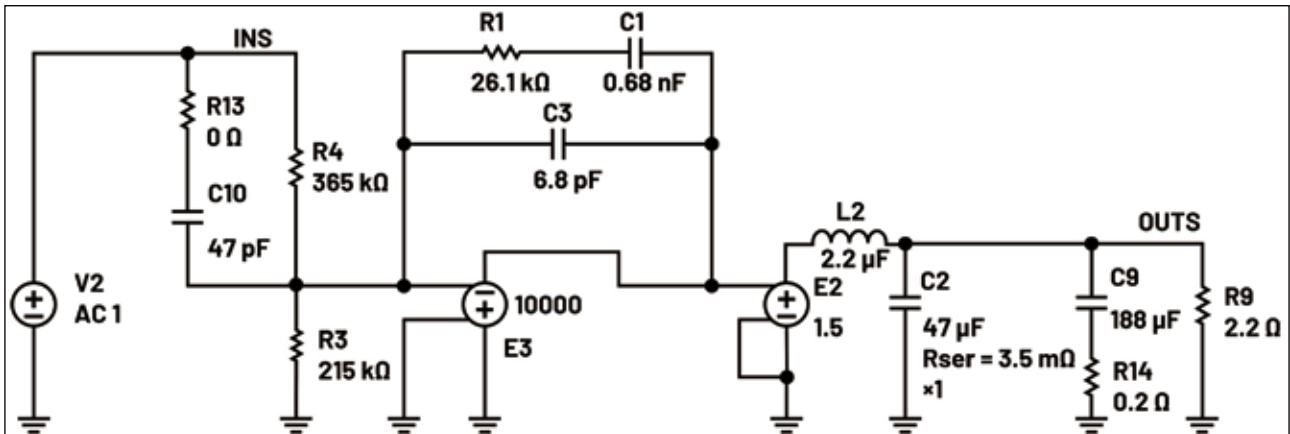
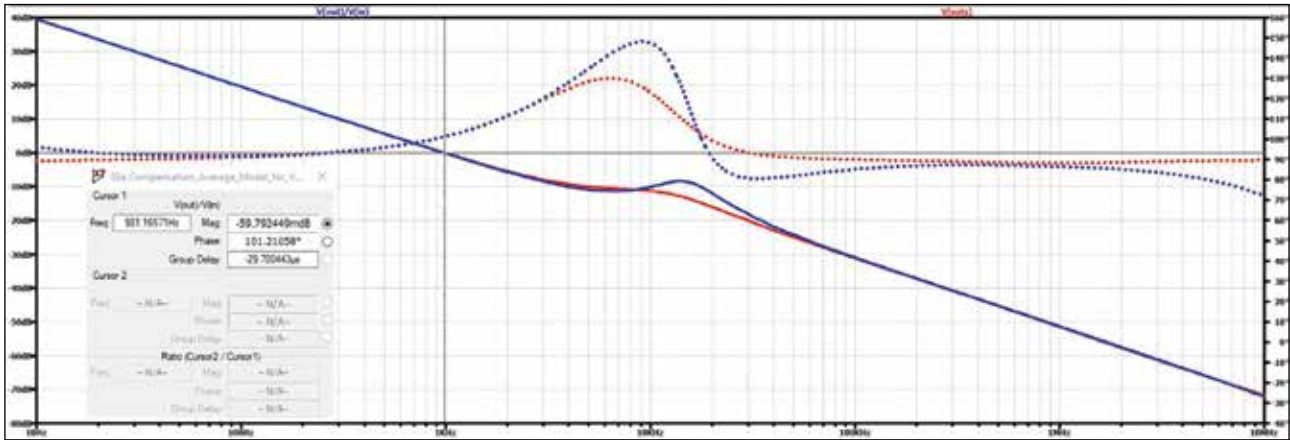


圖 26: 兩個電路的模擬結果



結論

LTSpice 電路模擬為驗證補償網路的計算提供了一種高效可靠的方法。雖然所討論的線性模型不包括電流感測元件、訊號增益或 RHPZ 資訊，但模擬速度快和相容各種 DC-DC 拓撲的優勢，將能讓相關設計人員大受裨益。此外，如果獲得的結果正確，輸出將顯示 -20 dB/Dec 的增益斜率和大約 90° 的

相位。

參考電路

- Henry J. Zhang。「開關模式電源的模型和迴路補償設計」。ADI, 2015 年 1 月。
- 「功率級和平均補償模型的 LTSpice 模擬檔」。ADI。GTA

ADI 榮獲 JLR「傑出供應商獎」，展現長期穩固合作夥伴關係

Analog Devices, Inc. (ADI) 近日榮獲 JLR(Jaguar Land Rover) 頒發年度「傑出供應商獎」(Supplier Excellence Awards)。ADI 憑藉以客戶為中心的理念與舉措入選「顧客喜愛」(Customer Love) 類別，並榮獲首選供應商殊榮。

JLR 工業營運執行總監 Barbara Bergmeier 表示：「該獎項旨在表彰 ADI 對 JLR 業務之貢獻，尤其是過去一年全球供應鏈充滿挑戰的情況下。我們非常重視與供應商的合作關係，並將績效表現、誠信與相互信任作為雙方合作之基礎。」

JLR 傑出供應商獎評選旨在慶祝其全球供應鏈過去一年的卓越成就，總結供應商對 JLR 業務、成本轉換和營運交付之貢獻，2023 年為該活動第七年舉辦。該獎項體現了 JLR 全新“Creators' Code”價值觀：顧客喜愛、團結、誠信、成長與影響力。今年，JLR 並根據此五大核心價值觀評選出表現優異的供應商。

ADI 歐洲、中東和非洲地區副總裁 Shalini Palmer 表示：「此獲獎殊榮體現了團隊為緩解供應鏈短缺問題所做的努力，肯定了我們為 JLR 業務帶來的積極影響。持續推動其落實永續發展目標，詮釋 JLR 新現代豪華主義構想，依舊是我們與 JLR 長期合作的重點方向。」

ADI 為保障 JLR 最獲利車款的供應鏈穩定達到重要貢獻，成功緩解了供應鏈短缺和潛在生產線停工問題，助力 JLR 實現長期成功。

JLR 採購長 Tobias Moch 表示：「良好的業務關係對於我們的成功非常重要。在全球供應鏈嚴重短缺的局面下，正是諸位團隊的不懈努力，使我們的工廠得以保持正常運轉。」



照片左起：JLR 工業營運執行總監 Barbara Bergmeier、ADI 歐洲、中東和非洲地區副總裁 Shalini Palmer、ADI 主要客戶經理 Andy Wells、JLR 採購長 Tobias Moch