

簡化隔離式軟體可配置 I/O 通道設計的系統級方法

本文介紹一種軟體可配置輸入 / 輸出 (I/O) 元件及其專用隔離電源和資料解決方案，該解決方案有助於因應系統級工業應用的設計挑戰，並闡述在設計單個 IC 時從系統級角度進行思考的優勢，且重點討論建議解決方案的功耗優化功能。

■作者：Valerie Hamilton
ADI 應用工程師

為程序控制、工廠自動化、建築控制系統等工業應用設計系統級隔離式 I/O 解決方案時，有許多方面需要考慮，其中包括功耗、資料隔離和外型尺寸。圖 1 顯示了系統解決方案，其在隔離式單通道軟體可配置 I/O 解決方案中使用 AD74115H 和 ADP1034，解決了電源、隔離和面積挑戰。透過將 ADP1034 的電源和資料隔離功能與 AD74115H 的軟體可配置能力相結合，可以僅使用兩個 IC 和非常少的外部電路來設計一個隔離式單通道 I/O 系統。

系統級解決方案

ADP1034 為一款高性能隔離式電源管理單元，包含一個隔離反馳式穩壓器、一個反相降壓升壓調節器和一個降壓調節器，提供三個隔離式電源軌並整合了七個低功耗數位隔離器。ADP1034 並具有可編程功率控制 (PPC) 功能，可透過單線介面按需調整 V_{OUT1} 上的電壓。 V_{OUT1} 為 AD74115H A_{VDD} 電源軌提供 6 V 至 28 V 的電壓。 V_{OUT2} 為 AD74115H 電源軌 AV_{CC} 和 DV_{CC} 提供 5 V 電壓。如需要，其並能為外部基準電壓源提供電源電壓。 V_{OUT3} 為 AD74115H AV_{SS} 電源軌提供 -5 V 至 -24 V 的電壓。

功耗和優化

設計通道間隔離模組時，主要的權衡通常是在功耗和通道密度之間。隨著模組尺寸縮小，通道

密度增加，每個通道的功耗必須降低，以滿足模組的最大功耗預算要求。在此種狀況下，模組是指 ADP1034 和 AD74115H，當其共同使用時，可提供隔離電源、資料隔離和軟體可配置 I/O 功能。

AD74115H 和 ADP1034 之所以成為卓越的低功耗解決方案，原因在於整合 PPC 功能。PPC 讓使用者能夠按照需求調整 V_{OUT1} 電壓 (AD74115H AV_{DD} 電源電壓)。此種方法可大幅降低模組在低負載條件下的功耗，特別是在電流輸出模式下。

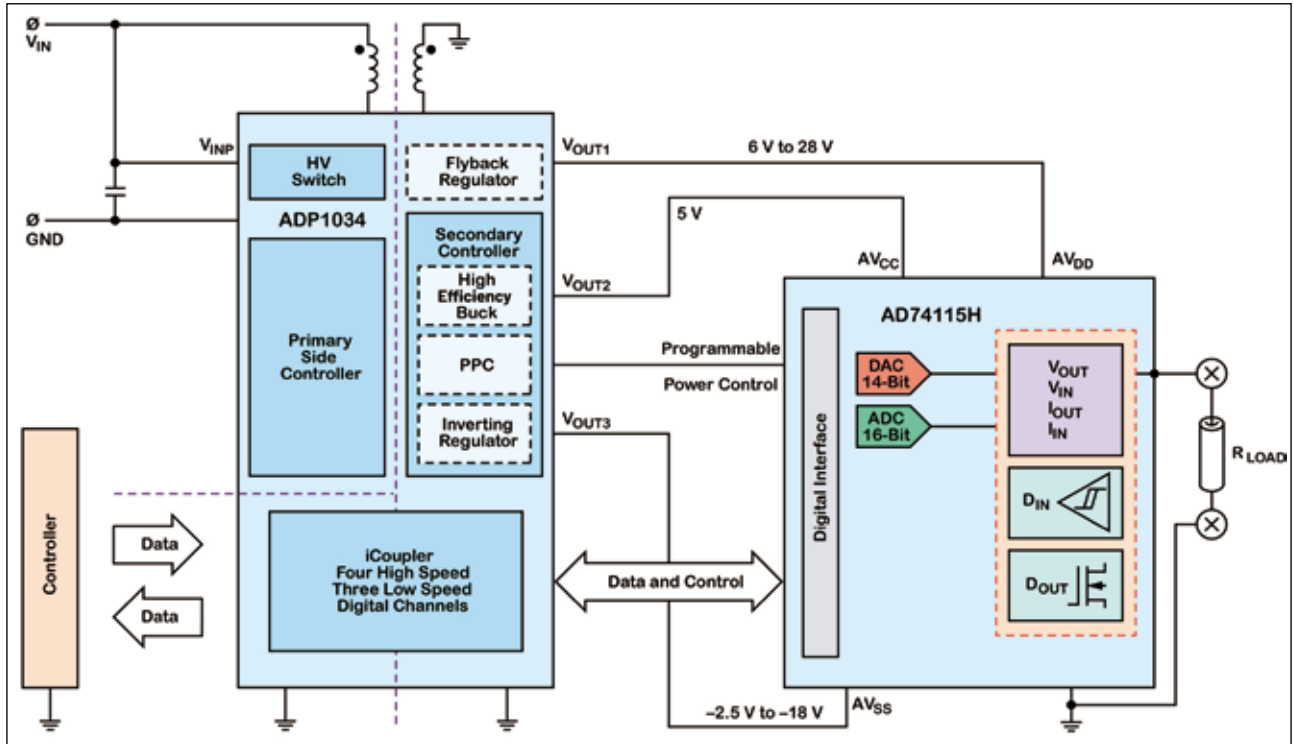
使用 PPC 功能時，系統中的主機控制器透過 SPI 向 AD74115H 發送所需的電壓代碼，該代碼隨後透過單線序列介面 (OWSI) 傳遞至 ADP1034。OWSI 實現了 CRC 校驗功能，非常穩健，可抵抗惡劣工業環境中可能存在的 EMC 干擾。

查看功耗計算示例可知，如果 $AV_{DD} = 24\text{ V}$ 且負載為 $250\ \Omega$ ，則對於 20 mA 的電流輸出，模組總功耗為 748 mW 。當使用 PPC 將 AV_{DD} 電壓降至 8.6 V (負載電壓 + 餘裕) 時，模組功耗約為 348 mW ，表示模組內節省了 400 mW 的功耗。

功耗計算示例

示例 1 和示例 2 選擇了電流輸出用例，驅動 20 mA 輸出。負載為 $250\ \Omega$ ，致能 ADC，以每秒 20 個樣本轉換預設測量配置。

圖 1: ADP1034 和 AD74115H 電路圖



示例 1 (無 PPC) :

- AD74115H 輸出功率 = $(AV_{DD} = 24\text{ V}) \times 20\text{ mA} = 480\text{ mW}$
- AD74115H 輸入功率 = AD74115H QUIESCENT (206 mW) + ADC 功耗 (30 mW) + 480 mW = 716 mW
- 模組輸入功率 = 716 mW + ADP1034 功耗 (132 mW) = 848 mW
- 負載功耗 = $20\text{ mA}^2 \times 250\ \Omega = 100\text{ mW}$
- 模組總功耗 = (模組輸入功率 - 負載功耗) = 748 mW

在示例 2 中可以看到，當致能 PPC 功能以將 AVDD 降低到所需電壓 $(20\text{ mA} \times 250\ \Omega) + 3.6\text{ V}$ 餘裕 = 8.6 V 時，模組的功耗降至 348 mW。

示例 2 (致能 PPC) :

- AD74115H 輸出功率 = $(AV_{DD} = 8.6\text{ V}) \times 20\text{ mA} = 172\text{ mW}$
- AD74115H 輸入功率 = AD74115H QUIESCENT (136 mW) + ADC Power (30 mW) + 172 mW =

338 mW

- 模組輸入功率 = 338 mW + ADP1034 Power (100 mW) = 448 mW
- 負載功耗 = $20\text{ mA}^2 \times 250\ \Omega = 100\text{ mW}$
- 模組總功耗 = (模組輸入功率 - 負載功耗) = 348 mW

圖 2 顯示了 AD74115H 應用板上在 25°C 時的

圖 2: 測量資料: 驅動 20 mA 到 250 Ω 負載, $AV_{DD} = 24\text{ V}$, $AV_{DD} = 8.6\text{ V}$ (使用 PPC)

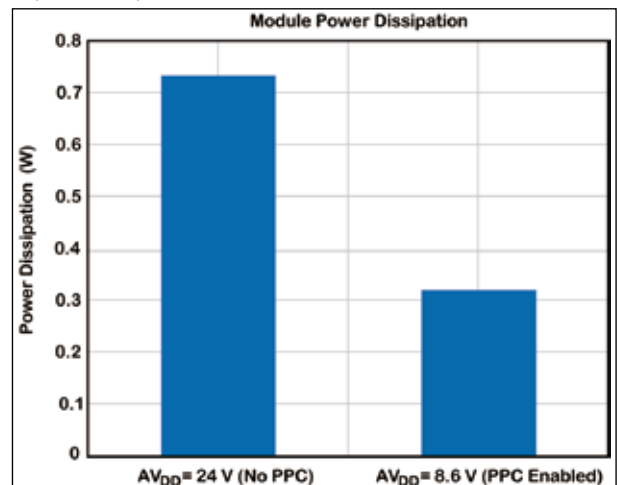


圖 3: 20 mA 輸出時功耗與 RLOAD 的關係

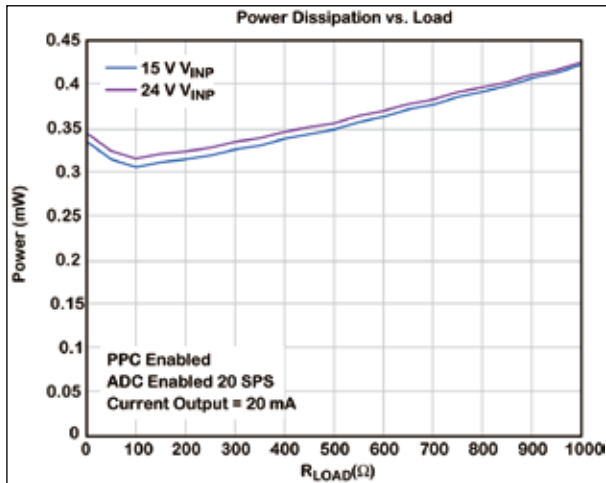


圖 4: 功耗與溫度的關係

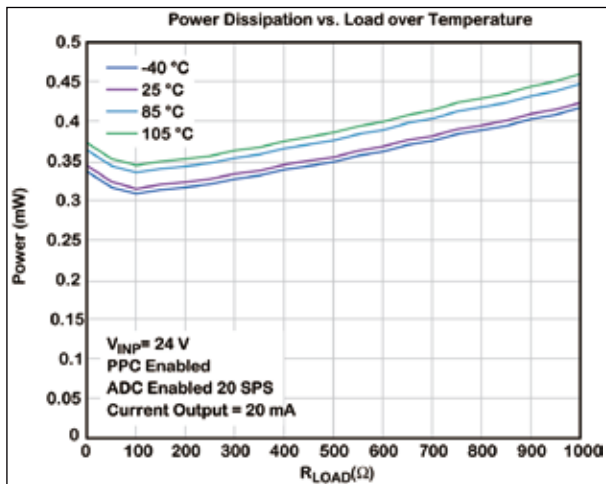


表 1: 使用 PPC 的 AD74115H 典型用例功耗

V _{INP} (V)	AV _{DD} 電壓 (V)	用例	負載	功耗 (mW)	
24	8.6	電流輸出	250 Ω	322	
24	18	電壓輸入	N/A	250	
24	18	電流輸入外部供電	24 mA	HART 致能 422	HART 禁用 334
24	18	電流輸入迴路透過 HART 供電	24 mA	456	
24	16.5	電壓輸出雙極性 12 V 範圍	1 kΩ	ZS 碼 345	FS 碼 333
24	18	2 線 RTD	250Ω	260	
24	18	3 線 RTD	250 Ω	295	
24	18	4 線 RTD	250 Ω	268	
24	18	數位輸入邏輯	2.4 mA 灌電流	297	
24	18	數位輸入迴路供電	250 Ω	667	
24	12	數位輸出內部	12 V 繼電器 ~ 278 Ω 線圈電阻	拉電流 265	灌電流 285

實測功耗。測量結果顯示，功耗略低於計算的功耗。此結果會因元件而略有不同。

圖 3 顯示了使用 PPC 的模組 (ADP1034 和 AD74115) 功耗 (針對每個負載電阻值設定優化的 AV_{DD}) 與不同負載電阻值的關係。兩個不同的電壓被施加於 ADP1034 的 VINP (15 V 和 24 V)，以顯示 ADP1034 的效率。測量是在 25°C 下進行。

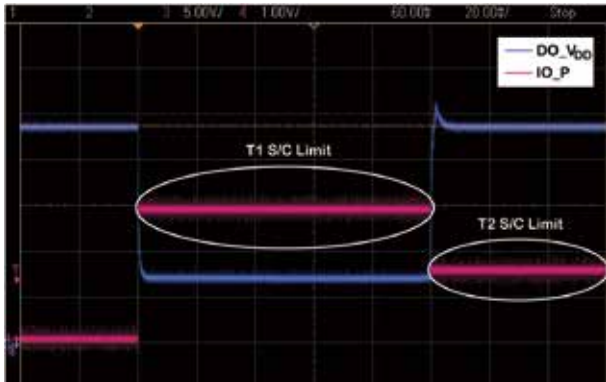
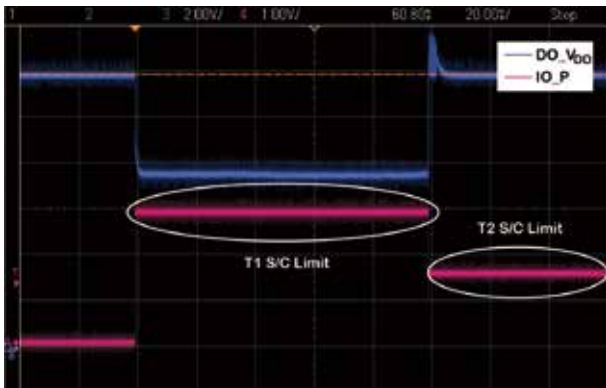
圖 4 顯示了不同溫度下使用 PPC 的功耗 (針對每個負載電阻值設定優化的 AV_{DD}) 與不同負載電阻值的關係。

數位輸出用例

在工業應用中，數位輸出被認為是最耗電的使用場景。AD74115H 支援內部和外部拉電流與灌電流數位輸出。ADP1034 可為內部數位輸出功能提供足夠的功率，支援最高 100 mA 的連續拉電流或灌電流。在如此情況下，數位輸出電路電源 DO_V_{DD} 直接連接到 AV_{DD}。對於 100 mA 以上的電流，必須使用外部數位輸出功能，這需要將額外的電源連接到 DO_V_{DD}。

內部數位輸出用例超時

為了支援在初始上電時對容性負載充電，可以

圖 5: 系統電源 = 24 V, DO_V_{DD} 電壓 = 24 V圖 6: 系統電源 = 24 V, DO_V_{DD} 電壓 = 12 V

在使用內部數位輸出用例的同時，致能更高的短路限流值 (~280 mA)，致能的時間 T1 可編程。經過 T1 時間後，部署第二短路限流值 (~140 mA)。這是一個較低的限流值，在可編程的持續時間 T2 內有效。在這些短路情況下，系統需要更多電流，因此必須注意確保 ADP1034 V_{OUT1} 電壓不會驟降。為確保無驟降，如果需要 24 V DO_V_{DD}，建議將 24 V 電壓作為 ADP1034 的系統電源電壓。這是 24 V 繼電器的典型電壓需求。對於 12 V 繼電器，建議使用至

少 18 V 的系統電源電壓 (ADP1034 VINP)，以確保可以為負載提供足夠的電流。

圖 5 和圖 6 顯示了 DO_V_{DD} 與 T1 和 T2 短路限值的關係，證明了使用 ADP1034 提供大電流的穩定性。

資料隔離和解決方案尺寸

ADP1034 採用 ADI 的 iCoupler 專利技術，在 7 mm × 9 mm 封裝中整合了三個隔離電源軌，包括 SPI 資料和三個 GPIO 隔離通道。此種高整合度將所有通道隔離要求整合到 PCB 上的一個社區域中，有助於解決 PCB 面積挑戰，而且實現了省電。當通道不使用時，ADP1034 的控制器端將其他 SPI 隔離器通道置於低功耗狀態。這表示通道僅在需要時才處於活動狀態。三個隔離 GPIO 通道用於隔離 AD74115H 的 RESET、ALERT 和 ADC_RDY 接腳，從而滿足 AD74115H 的所有隔離要求，而無需增加額外的隔離器 IC 成本。

結語

即使對於經驗十分豐富的設計人員而言，設計低功耗、精巧尺寸的通道間隔離 I/O 解決方案可能是一項挑戰。ADP1034 和 AD74115H 系統級解決方案透過高整合度和系統級設計方法因應了該挑戰。由單個 IC 從單個系統電源提供三個隔離電源軌，並提供整合資料隔離，這使得 BOM 成本大幅降低。另外由於 AD74115H 的彈性，使該系統設計將能滿足大多數 I/O 工業應用的要求。CTA

COMPOTECHAsia 臉書

每週一、三、五與您分享精彩内容

<https://www.facebook.com/lookcompotech>