

IBIS 建模—第 1 部分：

# 為何 IBIS 建模 對設計成功如此重要

■作者：Jermaine Lim / ADI 產品應用工程師  
Keith Francisco-Tapan / ADI 設計驗證工程師

## 什麼是 IBIS 模型？

IBIS 表示輸入 / 輸出緩衝器資訊規範。其代表 IC 供應商提供給客戶進行高速設計模擬的元件的數位接腳的特性或行為。這些模型使用 IBIS 開放論壇——負責管理和更新 IBIS 模型規範與標準的產業組織——所規定的參數模仿元件的 I/O 行為。IBIS 模型使用 ASCII 文字檔格式，提供表格化的電壓 - 電流和電壓 - 時間資訊。其不包含專有資料，因為模型中沒有披露 IC 原理圖設計資訊，如電晶體尺寸、緩衝器原理圖設計中使用的元件模型參數和電路等。此外，IBIS 模型獲得了大部分 EDA 供應商的支援，可以在大多數產業級平台中運行。

## 為何使用 IBIS 模型？

想像一款 IC 通過了測試後用於設計電路板，並且立即獲批進行製造。電路板製造出來後，發現其性能不達標，原因是一些訊號完整性問題導致串擾、訊號過沖 / 欠沖或不匹配阻抗引起的反射。您認為接下來會發生什麼？當然，電路板必須重新設計和製造。此時，時間已被浪費，成本上升，這一切都是因為有一個重要階段沒有進行：預模擬。在此階段中，系統設計人員使用模擬模型驗證其設計的訊號完整性，然後才會建構電路板。SPICE 和 IBIS 等模擬模型現已廣泛開發用於模擬當中，協助系統設計人員在預模擬階段預見到訊號完整性問題，從而在製造之前予以解決。此階段有助於減少測試期間

電路板失敗的可能。

## 歷史

20 世紀 90 年代，隨著個人電腦日漸流行，Intel 開始為其工作頻率約為 33 MHz 的低功耗 ASIC 開發一種新的 I/O 匯流排。為此需要確保訊號完整性沒有受到損害，IBIS 因此而誕生。Donald Telian 所領導的團隊提出了一個想法：為 I/O 緩衝器創建一個資訊表，並使用此資訊測試 Intel 的電路板。很快的，Intel 與其客戶共用這些資訊表以協助後者進行電路板設計，但不提供任何專有資訊。為了能夠可靠地將紙張形式的表格中的資訊傳送到客戶的模擬器，Intel 決定與 EDA 供應商和其他電腦製造商合作。他們成立了 IBIS 開放論壇，以協助標準化基於文本的電腦可讀格式的緩衝器資訊。IBIS 最初稱為 Intel 緩衝器資訊表，後來更改為 I/O 緩衝器資訊規範。IBIS 1.0 版於 1993 年發佈。從那時起，IBIS 開放論壇持續推廣 IBIS，提供工具和文檔，並改善標準以增加專業領域的能力。2019 年，IBIS 7.0 版被批准。這表示 IBIS 在繼續推進並滿足新技術要求。

## 如何產生 IBIS 模型？

IBIS 模型一般模擬元件的接收器和驅動緩衝器行為，而不透露專有製程資訊。為此需要擷取標準 IBIS 緩衝器元件的行為，並透過表格形式的 V-I 和 V-t 資料來表示它。

圖 1: IBIS 模型產生過程

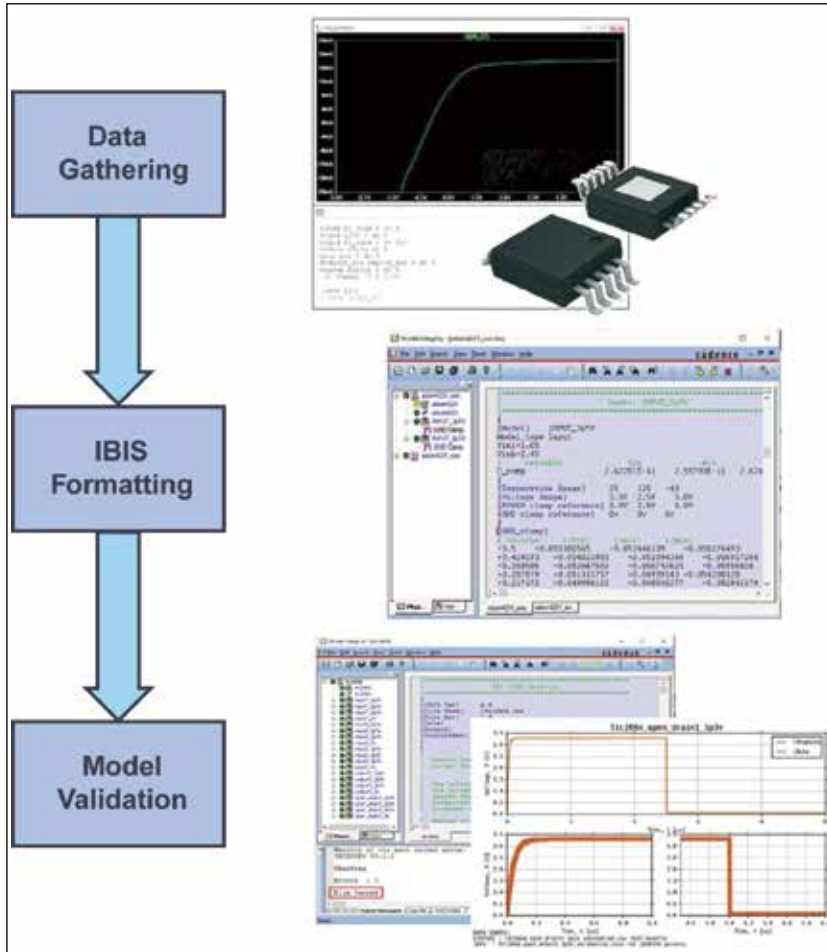
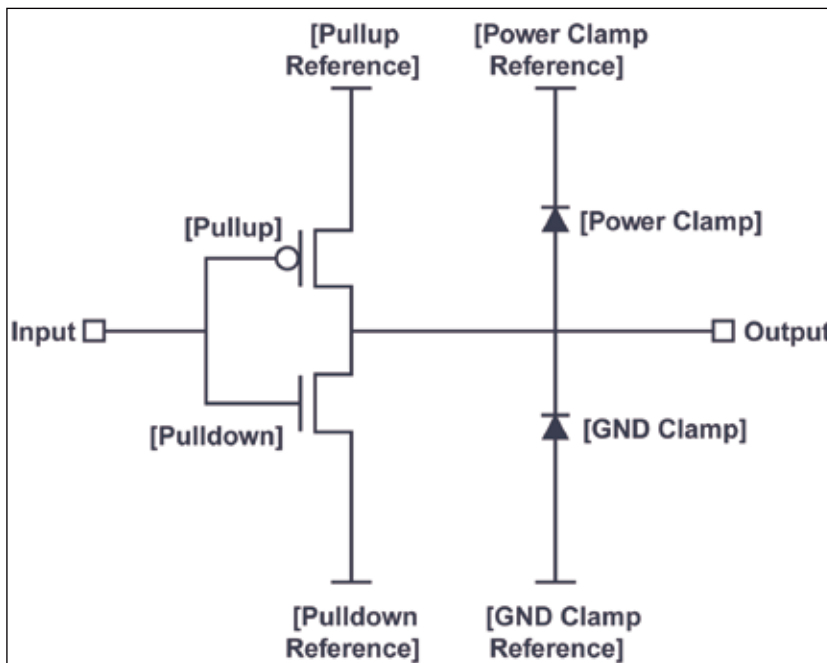


圖 2: IBIS 模型關鍵字圖示



為了產生 IBIS 模型，資料收集通常是開發過程中的第一步。圖 1 顯示了產生 IBIS 模型的三個主要階段。

### 資料收集

收集 IBIS 模型的資料有兩種方法：

#### ■模擬方法

該方法需要獲取元件的設計原理圖、產品手冊和集總 RLC 封裝寄生效應。

#### ■基準測量方法

該方法需要實際的元件和 / 或評估板、產品手冊以及集總 RLC 封裝寄生效應。

圖 2 是 IBIS 模型所描述的四個主要元素 / 組成部分的圖示。

連接到接腳的兩個二極體負責在輸入超過工作範圍或緩衝器限值時保護緩衝器。根據設計工作方式，緩衝器限值可以是功率箝位基準值，通常為  $V_{DD}$ ，或是地箝位基準值，通常為地或  $-V_{DD}$ 。這些二極體用作 ESD 箝位保護，在需要時導通，而上拉和下拉元件負責高位準和低位準狀態期間的緩衝器驅動行為。因此，上拉和下拉資料是在緩衝器處於工作模式時獲得。

在模型中，這四個主要元素以電壓 - 電流 (V-I) 資料的形式表示，分別列在關鍵字 [Power Clamp]、[GND Clamp]、[Pullup]、[Pulldown] 之下。I/O 緩衝器的切換行為也以電壓 - 時間 (V-t) 的形式在模型中表示。

### 電壓 - 電流行為關鍵字

■ [Power Clamp] 表示數字 I/O 接腳的功率箝位 ESD 保護二極體在高阻

抗狀態期間的 V-I 行為，其相對於功率箝位基準電壓。

■ [GND Clamp] 表示數字 I/O 接腳的地箝位 ESD 保護二極體在高阻抗狀態期間的 V-I 行為，其相對於地箝位基準電壓。

■ [Pullup] 表示 I/O 緩衝器的上拉元件驅動高電平時期的 V-I 行為，其相對於上拉基準電壓。

■ [Pulldown] 表示 I/O 緩衝器的下拉元件驅動低電平時期的 V-I 行為，其相對於下拉基準電壓。

這些關鍵字的資料是在  $-V_{DD}$  至  $2 \times V_{DD}$  的推薦電壓範圍內和三個不同拐角 (典型值、最小值和最大值) 中獲得。典型值拐角表示緩衝器在標稱電壓、標稱製程和標稱溫度下工作時的行為。最小值拐角表示緩衝器在最小電壓、最弱製程和最高工作結溫 (CMOS)/ 最低工作結溫 (BJT) 下工作時的行為。最

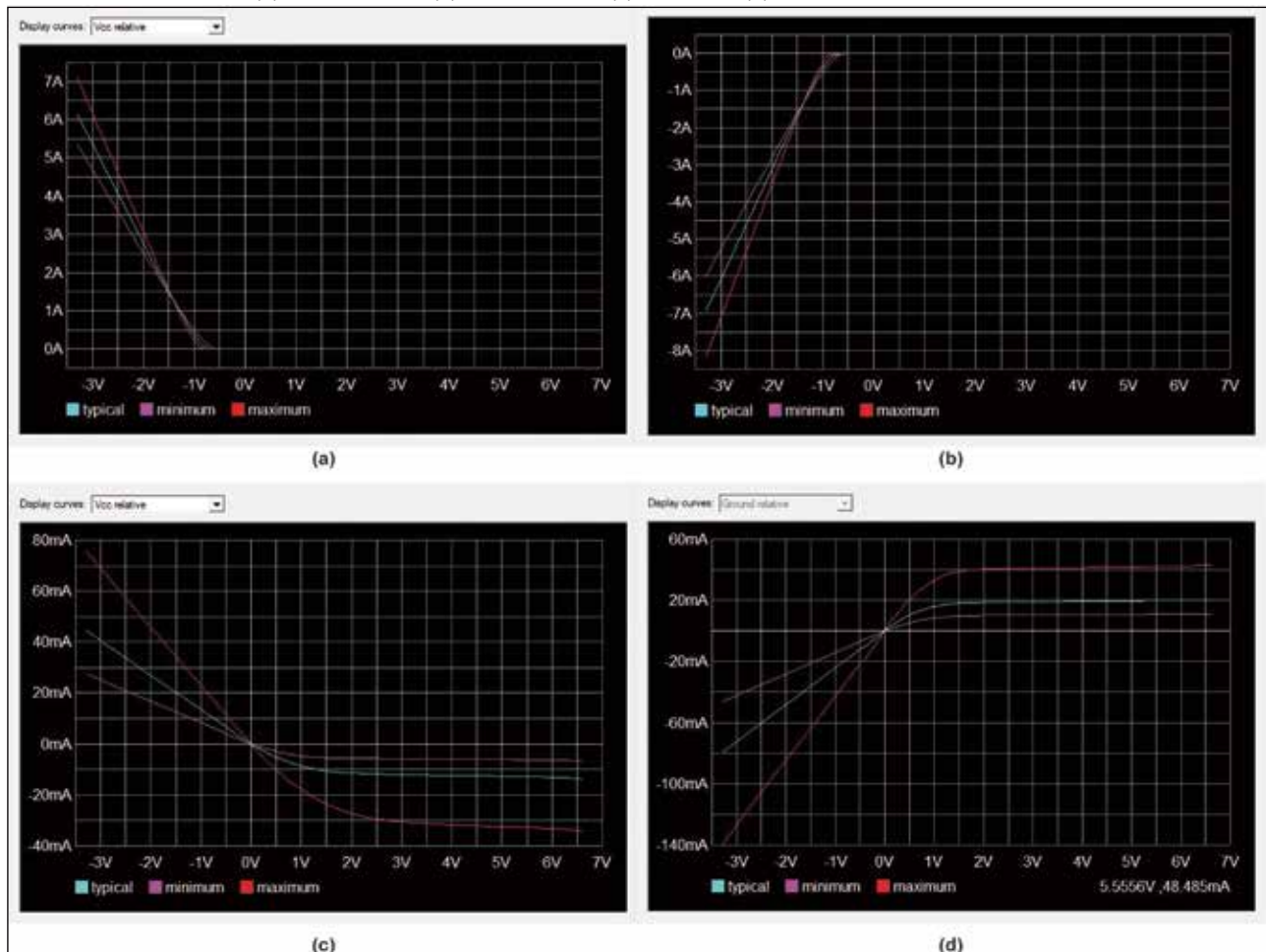
大值拐角表示緩衝器在最大電壓、最強製程和最低工作結溫 (CMOS)/ 最高工作結溫 (BJT) 下工作時的行為。

對於接腳中掃過的每個電壓，測量其相應的電流，從而獲得根據 IBIS 規範對緩衝器進行建模所需的電壓 - 電流行為。圖 3 顯示了三個拐角中獲得的這四個 V-I 曲線的波形例子。

### 切換行為

除了 V-I 資料之外，V-t 資料表中還包括上升 (低至高輸出轉換) 和下降 (高至低輸出轉換) 波形形式的 I/O 緩衝器切換行為。此資料利用一個連接到輸出的負載測得。使用的負載通常為  $50\Omega$ ，代表典型的傳輸線路特性阻抗。此外，使用輸出緩衝器實際驅動的負載仍然是最好的。該負載與系統中使用的

圖 3: V-I 曲線的波形示例：(a) 電源箝位數據，(b) 接地箝位數據，(c) 上拉數據，(d) 下拉數據。



傳輸線路阻抗相關。例如，如果系統將使用  $75\Omega$  佈線或傳輸線，則獲得 V-t 資料所使用的推薦負載為  $75\Omega$ 。

對於標準推挽式 CMOS，建議在 IBIS 模型中包含四類 V-t 資料：

- 上升波形，負載以  $V_{DD}$  為基準
- 上升波形，負載以地為基準
- 下降波形，負載以  $V_{DD}$  為基準
- 下降波形，負載以地為基準

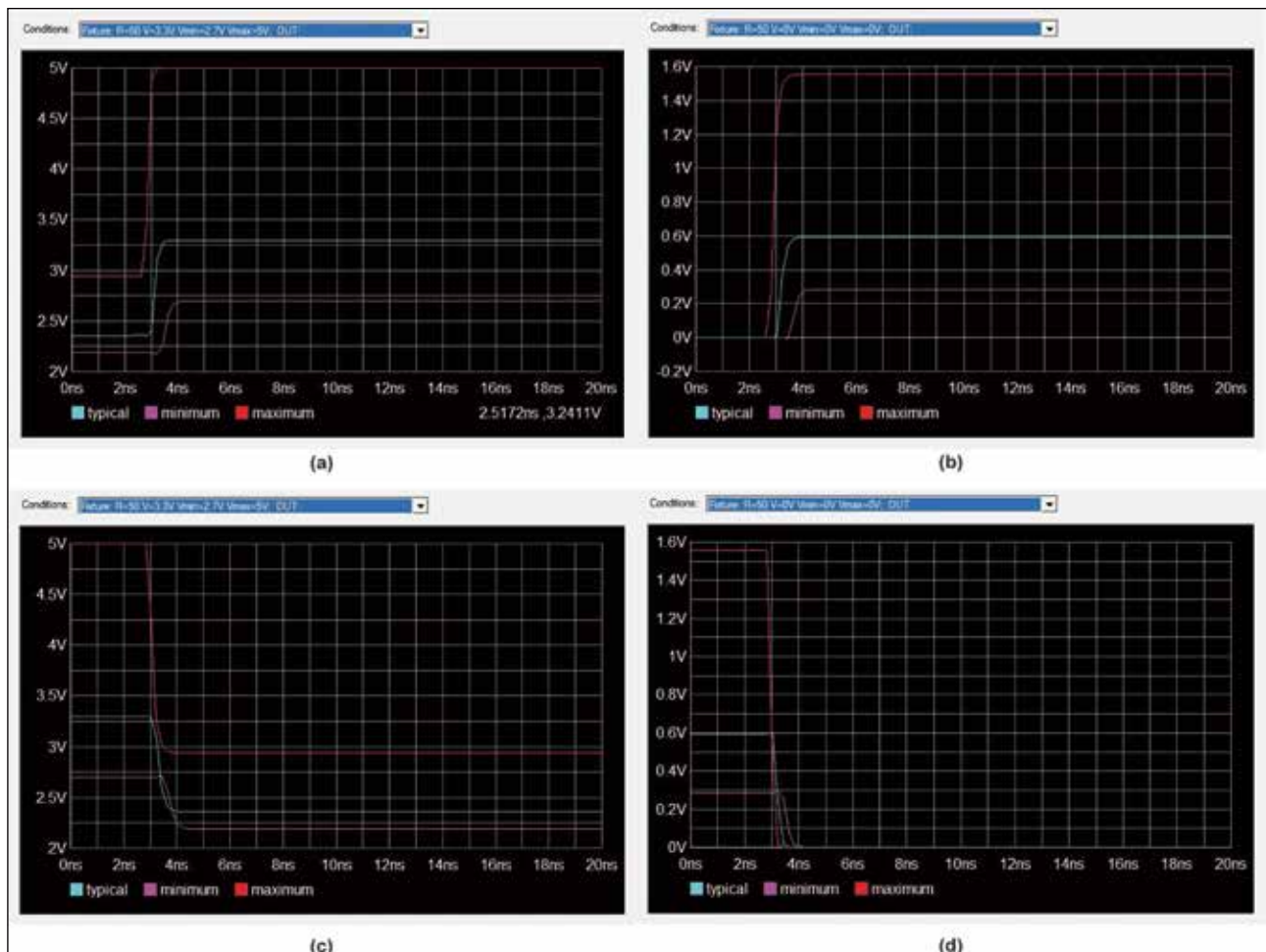
兩個上升波形包含在模型關鍵字 [Rising Waveform] 之下。其描述當負載分別連接到  $V_{DD}$  和地時 I/O 緩衝器的低到高輸出轉換。另一方面，模型關鍵字 [Falling Waveform] 之下的兩個下降波形描述當負載同樣分別連接到  $V_{DD}$  和地時 I/O 緩衝器

的高到低轉換。應當注意，由於輸出端連接有負載，輸出擺幅不會全面轉換。與電壓 - 電流行為一樣，電壓 - 時間資料也是在三個不同的拐角中獲得。這些轉換的例子如圖 4 所示。

在得到 V-t 表的同時，擷取斜坡速率值。斜坡速率是電壓從一個狀態切換到另一個狀態的速率，取上升或下降轉換緣的 20% 至 80% 這一段。在 IBIS 模型中，斜坡速率以  $dV/dt$  比率的形式列在 [Ramp] 關鍵字之下，通常顯示在 V-t 表之後。此值不包括封裝寄生效應的影響，因為其僅代表內在輸出緩衝器的上升時間和下降時間特性。

IBIS 模型還包括一些產品手冊規格，模擬以此為基礎進行，例如工作電壓和溫度範圍、輸入邏輯電壓閾值、时序測試負載值、緩衝器電容和接腳配

圖 4: I/O 緩衝器切換行為的波形示例：(a) 上升波形，負載以  $V_{DD}$  為基準，(b) 上升波形，負載以地為基準，(c) 下降波形，負載以  $V_{DD}$  為基準，(d) 下降波形，負載以地為基準。



置。模型中還有集總 RLC 封裝寄生效應，這在產品手冊中是找不到的，但對高速設計系統的佈線模擬非常重要，因為這些寄生效應會為模擬帶來負載效應，從而影響透過傳輸線路的訊號的完整性。

## IBIS 格式化

本節介紹第二階段，即建構模型，也稱為 IBIS 格式化。收集所有必要的資料之後，現在可以創建模型。IBIS 模型主要包括三部分：主要標頭檔、元件描述和緩衝器模型。

主要標頭檔包含有關該模型的一般資訊。它指定以下內容：

### ■ IBIS 版本

模型關鍵字：[IBIS Ver]

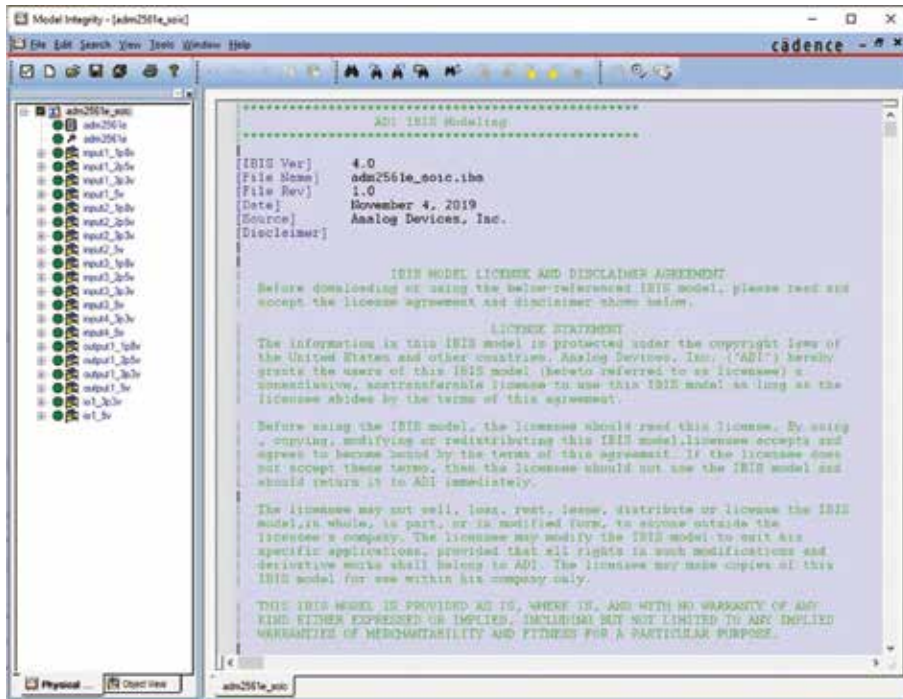
這是模型所基於的版本。其告訴模擬器的解析器檢查程式，檔中會出現什麼類型的資料；因此，它對判斷模型能否透過解析器檢查發揮著重要作用。

### ■ 檔案名

模型關鍵字：[File Name]

檔的實際名稱，應為小寫形式，並使用正確的檔副檔名 .ibs。

圖 5: 使用 Cadence Model Integrity 的 IBIS 模型中的主要標頭檔示例



### ■ 版本號

模型關鍵字：[File Rev]

說明追蹤檔的修訂情況。

### ■ 日期

模型關鍵字：[Date]

顯示模型的創建時間。

### ■ 注釋

模型關鍵字：[Notes]

向客戶提供關於模型的參考資訊，即資料是從模擬中獲得，還是從基準測量中獲得。

### ■ 來源

模型關鍵字：[Source]

模型來自何處，或模型提供商是誰。

### ■ 免責聲明

模型關鍵字：[Disclaimer]

### ■ 版權

模型關鍵字：[Copyright]

請注意，主要標頭檔下列出的前三項必須提供。其他專案不是必需的，但最好包括，以便提供有關該文件的其他細節。

IBIS 模型的第二部分描述元件。此部分需要以下資料：

### ■ 元件名稱

模型關鍵字：[Component]

顧名思義，這是所建模的元件的名稱。

### ■ 接腳列表

模型關鍵字：[Pin]

在模型中，此部分至少有三列：接腳編號、接腳名稱和模型名稱。此清單基於產品手冊。其應該反映接腳編號和接腳名稱的正確匹配，以免混淆。同樣需要注意的是，在 IBIS 模型中，每個接腳具有一個專用模型名稱。此模型名稱不一定與產品手冊中提供的接腳名稱相同，因為接腳的模型名稱由

模型製造商自行決定。此外，有些接腳可能指向同一模型名稱。具有相同設計原理圖的緩衝器就是這種情況。預計它們會有相同的行為，因此一組資料足以代表它們。

### ■製造廠商

模型關鍵字：[Manufacturer]

識別所建模的元件的製造商。

圖 6：使用 Cadence Model Integrity 的 IBIS 模型中的元件描述示例

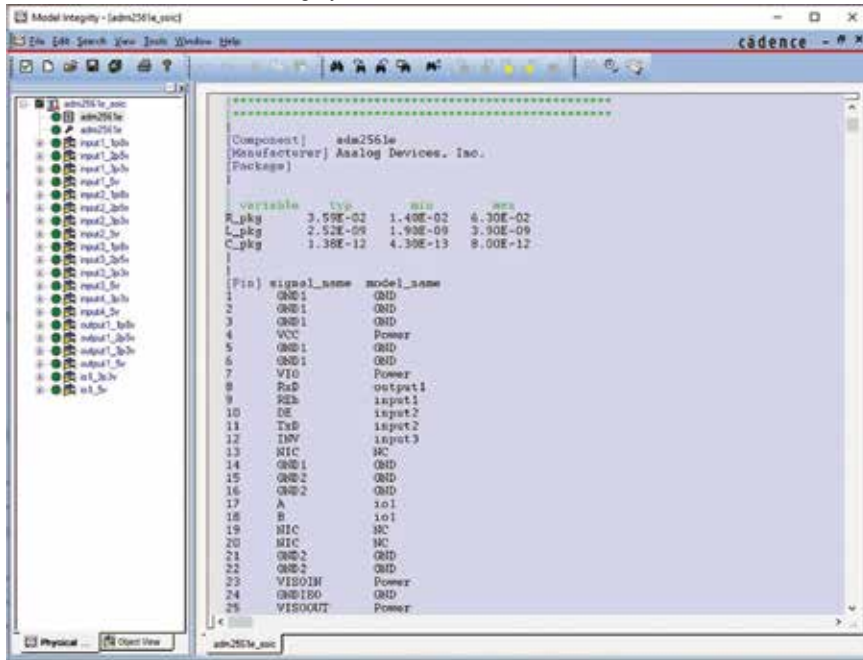
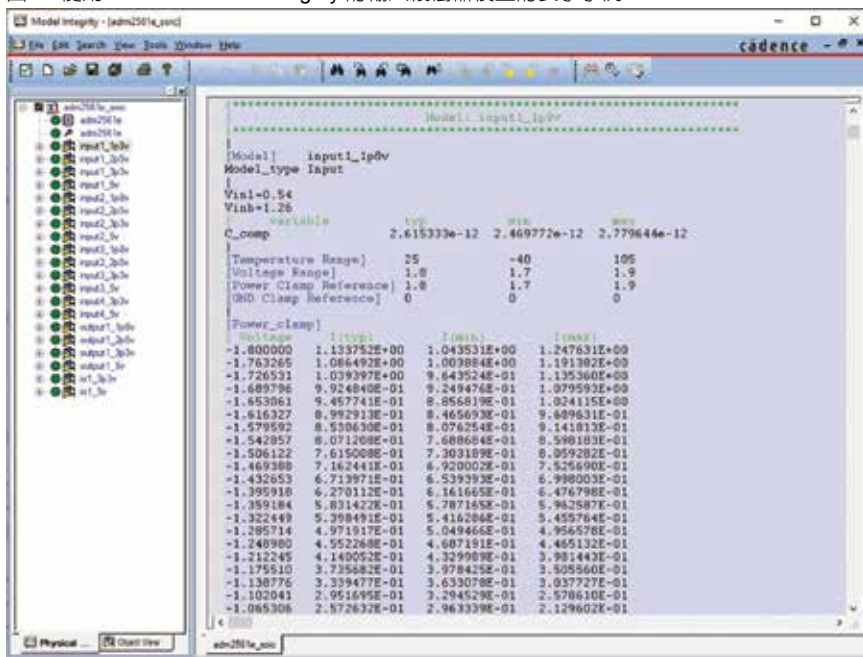


圖 7：使用 Cadence Model Integrity 的輸入緩衝器模型的表示示例



### ■封裝寄生效應

模型關鍵字：[Package]

此項目說明元件封裝的電氣特性，包括集總電阻、電感和電容值。如果還知道接腳的 RLC 寄生效應，應將其與接腳清單一起列在模型中 [Pin] 關鍵字之下。其能提供一個更精準的模型，會覆蓋 [Package] 關鍵字下列出的 RLC 值。

IBIS 模型的第三部分描述緩衝器模型。這裡呈現 I/O 緩衝器的行為，特別是其 I-V 和 V-t 資料。首先使用 [Model] 關鍵字給出模型名稱。模型名稱應與 [Pin] 關鍵字下的第三列中列出的名稱一致。對於每個緩衝器模型，必須指定參數 Model\_type。緩衝器電容也必須在參數 C\_comp 下給出，以協助從焊盤回看緩衝器所看到的電容。

可以建模的緩衝器有不同類型，每種類型適用不同的特殊規則。下面說明 IBIS 模型中四種最常見類型的緩衝器及其要求：

### ■輸入緩衝器

模型類型：輸入

此模型類型需要輸入邏輯閾值，列在參數 Vinl 和 Vinh 之下。如果未定義，模擬器將使用分別為 0.8 V 和 2 V 的預設值。這些參數協助模擬器執行時序計算並檢測訊號完整性違規。

### ■雙態輸出緩衝器

模型類型：輸出

此模型類型表示始終使能的輸出緩衝器，若不是驅動為高位準，就是驅動為低位準。其包括時序測試負載值，列在參數 Vref、Rref、Cref 和 Vmeas 之下。這些參數不是必需的，但它們在模型中的存在有助於模擬器執行電

路板級時序計算。

請注意，由於不能禁用此類緩衝器，因此不會列出關鍵字 [Power Clamp Reference] 和 [GND Clamp Reference]，也不會提供 [Power Clamp] 和 [GND Clamp] 的 V-I 表格資料。

### ■三態輸出緩衝器

圖 8: 使用 Cadence Model Integrity 的雙態輸出緩衝器模型的表示示例

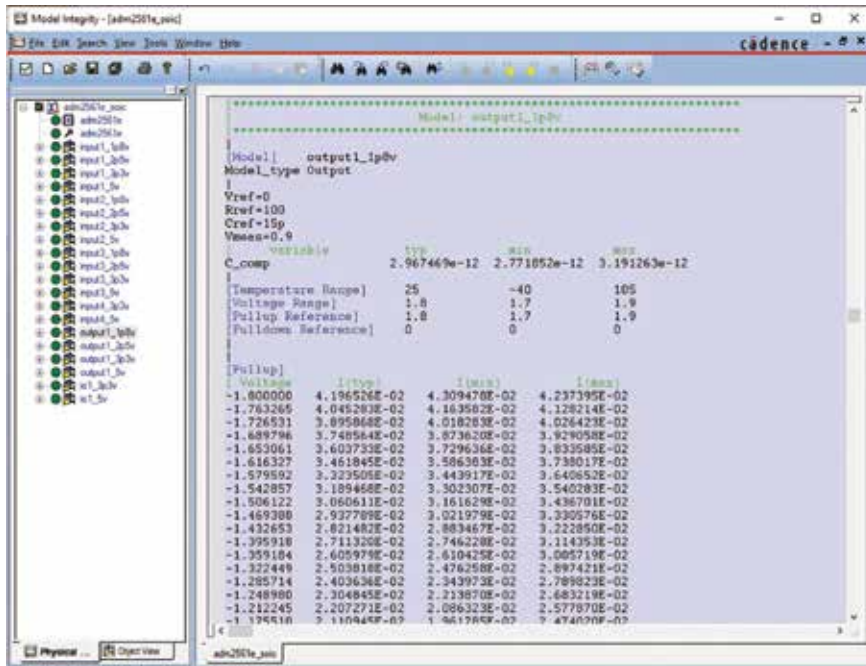
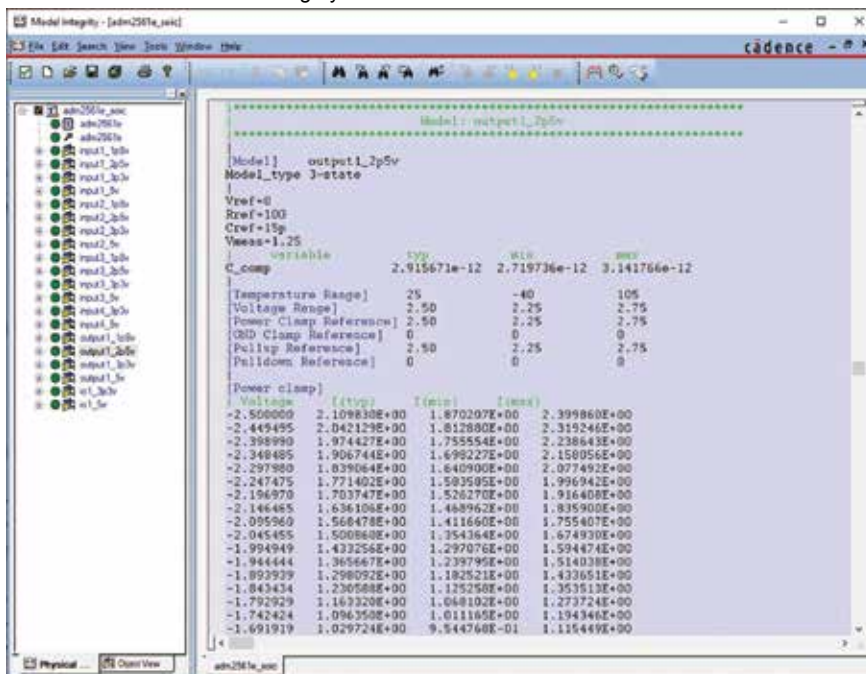


圖 9: 使用 Cadence Model Integrity 的三態輸出緩衝器模型的表示示例



模型類型：三態

該模型類型表示輸出緩衝器，不僅有驅動高位準和驅動低位準狀態，還有高阻抗狀態，因為此類緩衝器可以禁用。與輸出模型類型一樣，也包括時序測試負載值，列在參數 Vref、Rref、Cref 和 Vmeas 之下。在模型中增加這些參數有助於模擬器執行電路板級時序計算。

### ■ I/O 緩衝器

模型類型：I/O

此模型類型是輸入和輸出緩衝器的組合。因此，該模型包含的參數有 Vinl、Vinh、Vref、Rref、Cref 和 Vmeas。

模型製造商在產生 IBIS 模型時必須注意這些指南，更多指南也可以在 IBIS 開放論壇網站上的 IBIS 手冊中找到，請遵循適當的建模指南，否則模型將無法通過驗證。

### 模型驗證

驗證 IBIS 模型分為兩部分：解析器測試和相關處理。

### 解析器測試

建構模型時，最好使用已經具有 Golden Parser 的軟體，該程式用於執行語法檢查，並參考模型版本規範驗證所創建的 IBIS 模型的資料是否匹配。具備此功能的一些軟體有 Cadence Model Integrity 和 Hyperlynx Visual IBIS Editor。

如果模型通過解析器測試，則表示著所產生的模型遵循標準格式和規格，V-I 資料與 V-t 資料匹配。如果未通過，最好找出錯誤原因。最簡單的可能原因是模型使

圖 10: 使用 Cadence Model Integrity 的 I/O 緩衝器模型的表示示例

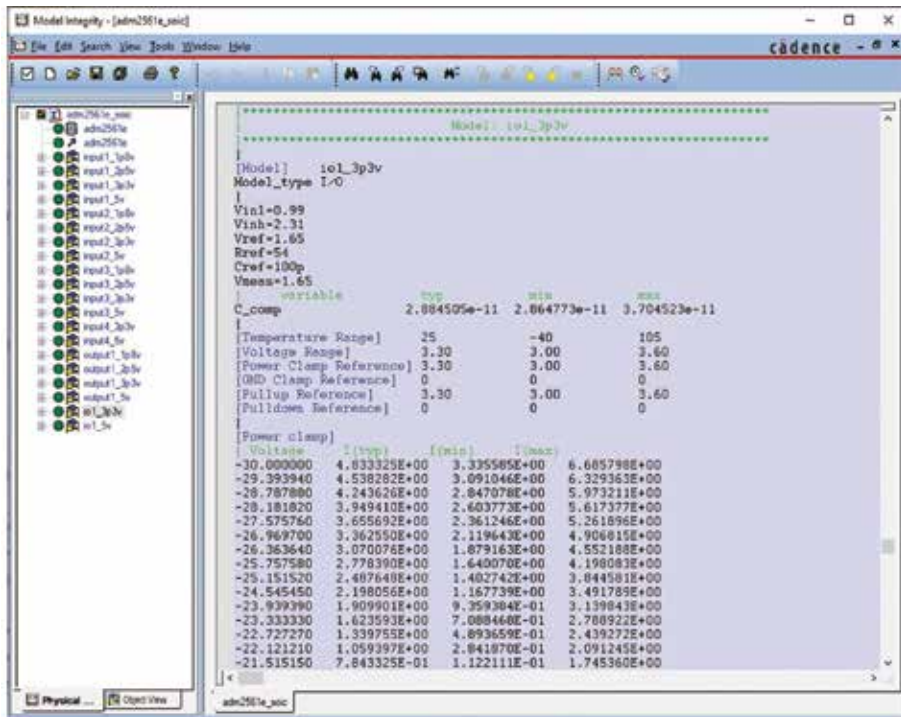
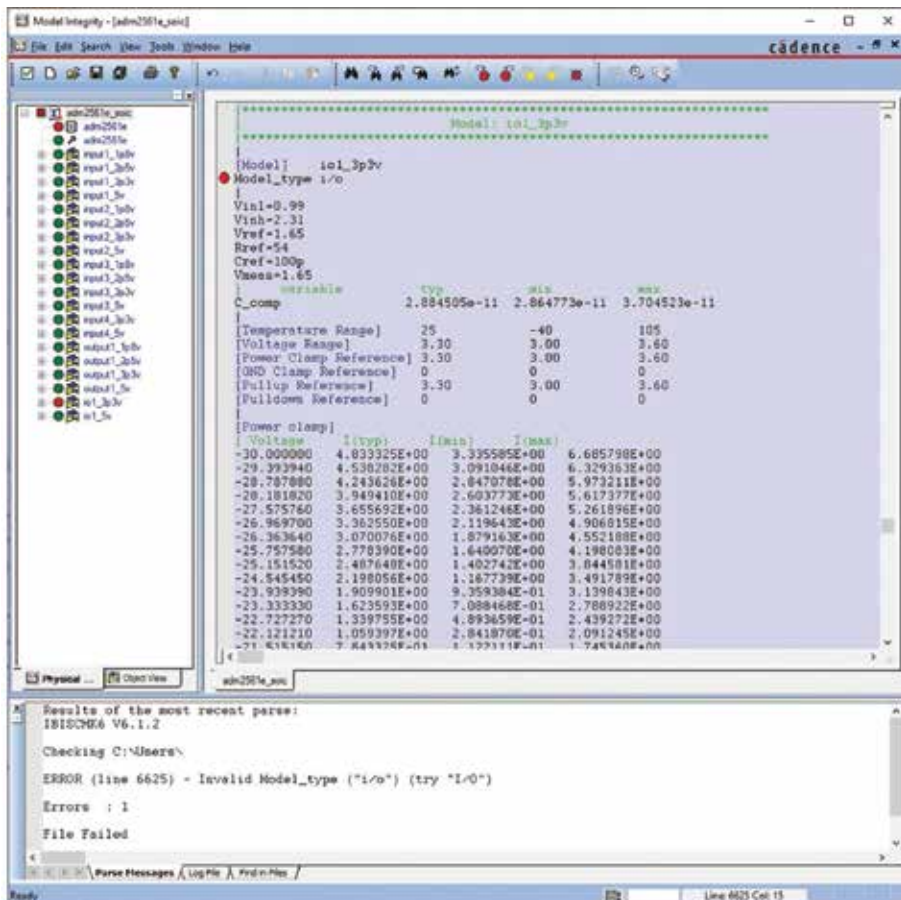


圖 11: 使用 Cadence Model Integrity 的未通過解析器測試的緩衝器模型



用的格式或關鍵字不符合 IBIS 規範，這很容易糾正。其他類型的錯誤有 V-I 和 V-t 資料不匹配。發生這種情況時，錯誤可能位於上拉或下拉 V-I 資料中，或位於 V-t 資料中。V-I 資料表示的行為與 V-t 資料表示的行為不匹配時，就是如此情況。要解決此問題，可能需要重新模擬。但在此之前，首先應檢查放在模型中的電壓和負載值，看它們是否正確。如果錯誤原因是錯誤定義了電壓值之類的簡單原因，那麼就不必花費更多時間去重新模擬。

圖 11 和圖 12 分別顯示了通過和未通過解析器測試的 IBIS 模型示例。

在圖 11 中，注意在解析器測試期間，軟體如何標記導致模型未通過測試的錯誤。這使得模型製造商很容易糾正模型錯誤，糾正之後才進入下一驗證步驟。此示例的錯誤原因是緩衝器使用的模型類型不對。IBIS 規範要求以大寫格式輸入 I/O 模型類型，但此圖使用了小寫格式。

圖 12 顯示的模型通過了解析器測試。注意在 Model\_type 關鍵字中，I/O 已更改為大寫格式，這就解決了錯誤。

請注意，只有通過驗證的模型才能進入相關處理。

### 相關處理

人們可能會問，如何確保



所產生的模型與實際元件具有完全相同的行為？答案是相關處理。

IBIS 模型存在不同的品質等級 / 相關性：

品質等級	描述
0 級	通過 Golden Parser (ibischk)
1 級	與檢查清單檔中一樣完整、正確。
2a 級	與模擬相關
2b 級	與測量相關
3 級	以上全部

本文介紹了一個品質等級為 2a 的 IBIS 模型。通過解析器測試之後，將對模型進行模擬，包括 RLC 封裝寄生效應和外加負載。負載通常是在產品手冊中找到的時序測試負載值，用於表徵 I/O 緩衝器。類似的情況，元件的設計原理圖將使用相同的設定和負載進行模擬。兩種模擬的結果將疊加，以驗證所產生的模型是否與基於原理圖的結果行為一

致。下一篇文章將使用開源軟體介紹一個產生 IBIS 模型的用例。

## 為何 IBIS 模型對模擬如此重要

IBIS 模型受到大多數 EDA 供應商的廣泛支持。它們易於使用，檔較小，因而模擬時間更快。其不包含專有製程和電路資訊，大多數半導體供應商都願意向其客戶提供 IBIS 模型。其不僅具備所有這些優點，還能精準模擬元件的 I/O 行為。

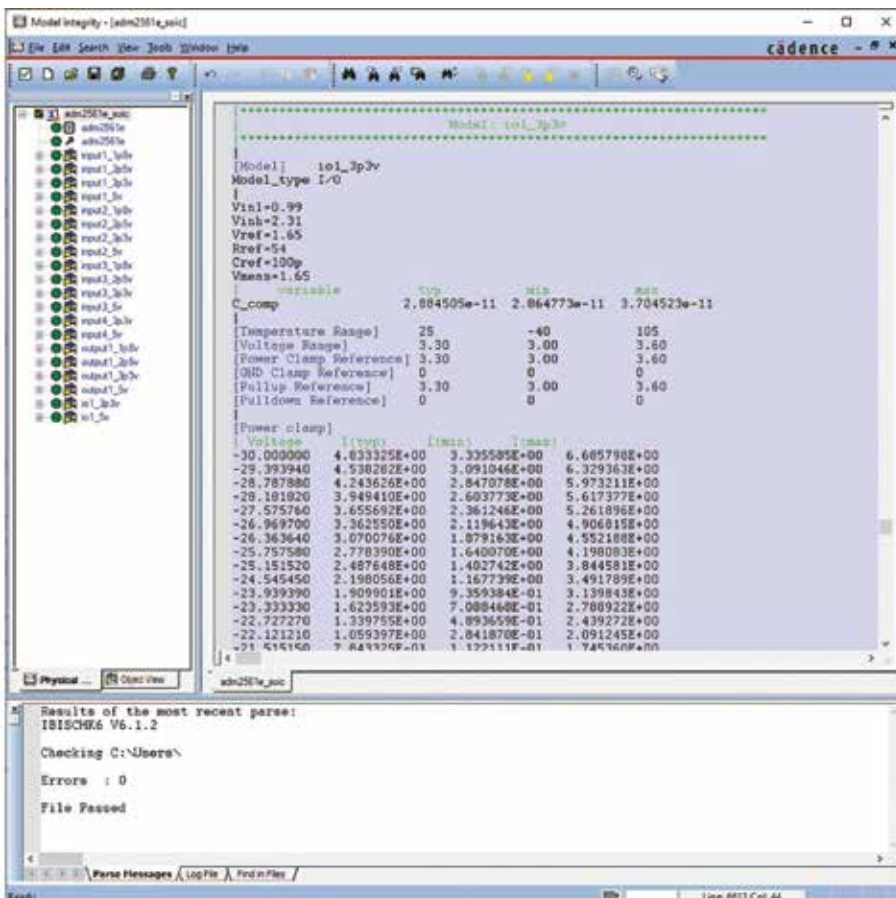
利用 IBIS 模型，設計人員可以預見並解決訊號完整性問題，而不必等到電路板原型製作或製造階段。這使得他們可以縮短電路板開發週期，進而有助於加快產品上市時間。

簡言之，客戶之所以使用 IBIS 模型，是因為在模擬中使用不僅有助於節省成本，而且能節省設計和偵錯時間，從而能更快從電路板設計中產生收入。

## 參考電路

- Casamayor, Mercedes。AN-715—走近 IBIS 模型：什麼是 IBIS 模型？它們是如何產生的？。ADI，2004 年。
- IBIS 建模手冊 (IBIS 4.0 版)。IBIS 開放論壇，2005 年 9 月。
- IBIS 7.0 版。IBIS 開放論壇，2020 年 4 月。
- Roy Leventhal 和 Lynne Green。半導體建模：用於訊號、電源和電磁完整性模擬。Springer，2006 年。

CTA



並有更多的可用空間。

## 未來的需求

隨著更多的電動汽車上路，駕駛員期望能在更短的時間內為他們的汽車充電。考慮以下的充電場景，這很可能在不到 10 年的時間裡成為現實。一個路邊充電站有五個直流充電樁，當五輛汽車同時停下來，在每個充電樁上充電。如果每輛汽車配置一個 100 千瓦時的電池，已經充了 25% 的電，駕駛員希望在 15 分鐘內充滿到 75% 的電量，那麼需要從電網輸送到充電站的總電量是：

$$5 * (75\% - 25\%) * 100 \text{ kWh} / 0.25\text{h} = 1\text{MW}$$

為充電站供電的電網需要有能力管理這些間歇性的 1 MW 峰值，這對電力輸送基礎設施有若干影響。將需要高效和複雜的有源功率因數校正 (PFC) 段，以確保電網的頻率不受影響，並保持穩定和高效。還需要昂貴的變壓器，以連接低壓充電站和高壓電網，從發電廠到充電站輸送電力的電纜需要適當的尺寸，以處理正在輸送的電流水準。對於配備有較高容量電池的車輛，峰值電力需求將更大。

## 太陽能填補缺口

利用當地可再生資源如太陽能或風能產生的電力是個更簡單和更經濟的解決方案，無需安裝新的輸電線路和大型變壓器。就其性質而言，這些能源也是間歇性的，但如果細心管理，可以用來滿足電動車充電對電網產生的間歇性需求。在過去十年中，太陽能光電技術的價格已下降了近 80%，這有助於可再生能源系統的持續增長，而這又正是由減少碳排放的要求所推動的。今天，全球發電量中，太陽能發電占比不到 5%，但預計到 2050 年將增長到三分之一以上。太陽能發電的增長將影響到發電和用電方式，將需要對發電站進行管理，確保電網不過度供電，人們將越來越多地消費安裝在自己家裡的住宅太陽能系統所生產的電力。這將要求仔細平衡集中式主電源的供電和本地可再生能源的發電，以

及客戶多變的需求。對於我們的充電站例子，將其直接連接到由太陽能光電裝置供電的子電網，其供電能力為 500 千瓦，電網只需提供 500 千瓦。

## 後備解決問題

然而，使用光電裝置的電力意味著最快的充電速度只能在白天太陽最亮的時候實現，這是個不可持續的提案。一個更現實的解決方案可以透過使用儲能系統 (ESS) 來實現。這些電能相當於天然氣或石油儲罐，可用於多種用途 (家庭和工業)。在家庭應用中，將光電逆變器連接到儲能電池，在白天由太陽能充電，然後在夜間可以為電動車充電，這很容易實現。在工業環境中，ESS 裝置可用於不同的目的調節來自光電和其他可再生資源的電力，或為黑啟動提供後備支援，省去柴油發電機。使用 ESS 也有經濟意義，因為市場對電動車更快充電的需求在增長，而 ESS 支持在更長的時間範圍對現有的輸電線路逐步升級或替換。這些系統的市場預計將從現在的 20 GWh 快速增長到 2050 年超過 2000 GWh。對於我們的充電站，ESS 的行為就像一個大電池，能夠儲存並根據需要從太陽能裝置 (或其他可再生資源) 向充電樁輸送能量，任何多餘的能量將被輸送到電網。應選用適當尺寸的 ESS，以在峰值電力需求和儲能能力之間取得最佳平衡 (其比率主要取決於當地可用的太陽能、風能，或其他發電量)、充電樁的數量以及當地連接的其他負載。

隨著電動汽車銷量的增加，駕駛員將期望能在更短的時間內為他們的汽車充電，這意味著對電動汽車快速充電基礎設施的需求將迅速增長。一個快速分析表明，現有電網的設計不能應對由此產生的間歇性峰值需求。使用太陽能光電裝置結合儲能系統，可能是現實的和商業上可行的替代方案，否則可能需要對電網基礎設施進行全面改造。CTA