

具有可擴展功率和性能的收發器：

關鍵任務通訊解決方案(上)

■作者：Michelle Tan / ADI 產品應用工程師

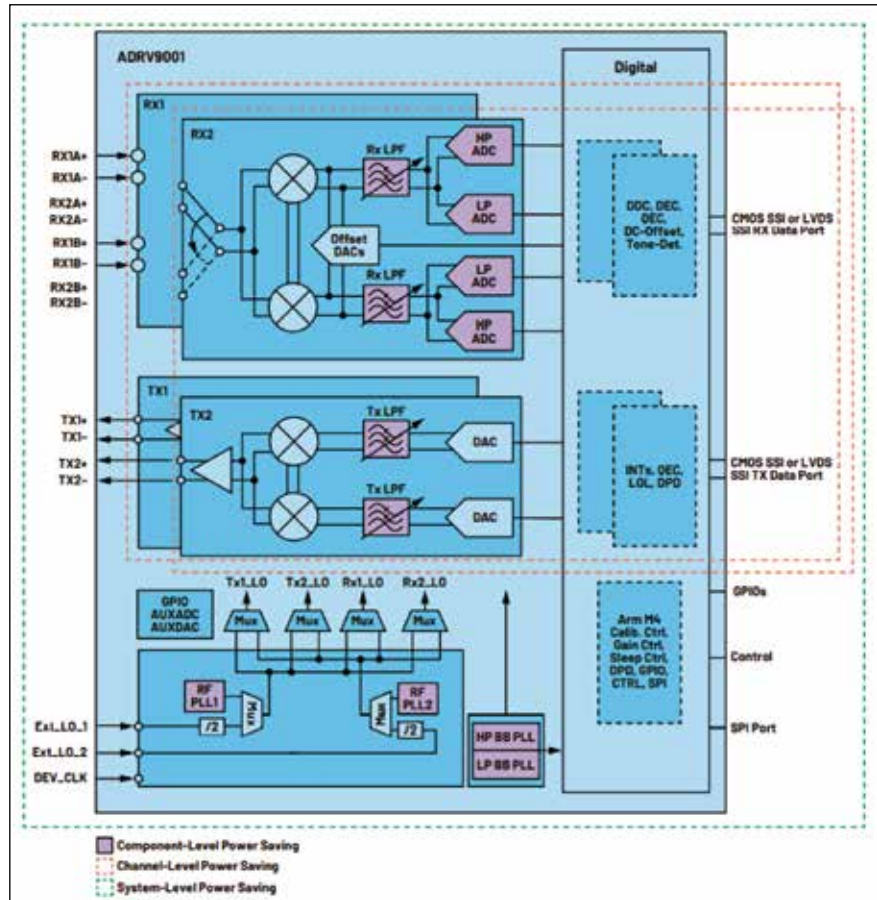
摘要

本文探討了 ADRV9001，這是 ADI 最新一代軟體定義無線電 (SDR) 收發器單晶片積體電路 (IC)，目的在為衛星、軍事、陸地移動、公用事業基礎設施和行動通訊網路的眾多關鍵任務型通訊應用提供可擴展的功率和性能。首先從元件級別、通道級別和 IC 系統級別介紹 ADRV9001 中的三個使用者定義節能選項。然後，進一步討論被稱為監測模式的一項獨特的系統功能，該功能不僅為 ADRV9001 節省功率，並能夠讓用戶降低基頻積體電路 (BBIC) 的運行功率，以實現整個系統的最優化節目標。本文並展示了每個節能選項的節能效果，並詳細說明與之相關的性能權衡因素。

簡介

ADRV9001 屬於高度敏捷、使用者可配置的新一代 SDR IC 收發器產品系列。其提供卓越的射頻性能，具有一系列先進的系統特性，例如多晶片同步 (MCS)、數位預失真 (DPD)、動態設定檔切換 (DPS) 和快速跳頻 (FFH)。此 IC 支援頻分雙工 (FDD) 和時分雙工 (TDD) 操作，射頻頻率範圍從 30 MHz 到 6 GHz，涵蓋特高頻 (UHF) 頻段、甚高頻 (VHF) 頻段、工業、科研、醫療 (ISM) 頻段以及行動通訊

圖 1: ADRV9001 三個不同級別的節能選項的示意圖。



頻段。其兼具窄頻 (低至 12 kHz) 和寬頻 (高達 40 MHz) 訊號處理能力，可實現從 24 kSPS 到 61.44 MSPS 幾乎連續的取樣速率。

因為具備上述所有這些功能，非常適合作為平台用於許多不同的關鍵任務型應用。ADI 的合作夥伴開發了一些通用系統化模組 (SOM)，例如 Alciom、Epiq Solutions、NextGen RF Design 和 Vanteon Wireless Solutions。這些 SOM 產品針對

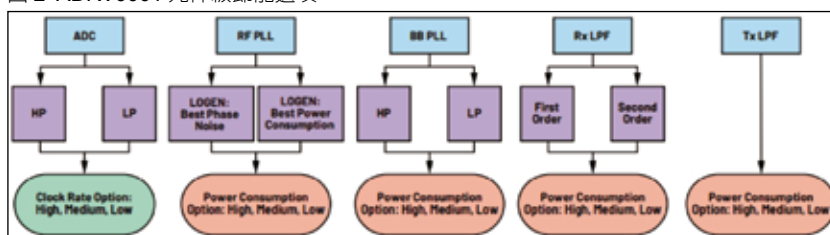
關鍵任務型通訊，包括工業自動化和先進的計量應用。其具有相同的特性，即透過此 IC，實現性能、功率、尺寸和成本之間的良好平衡。圖 1 展示元件、通道和系統級別的主要節能選項。注意：ADRV9001 系列中不同版本的收發器具有不同的通道數量和不同的系統特性，圖 1 簡化了這些差別。

如圖 1 所示，元件級節能選項 (以紫色顯示) 主要涉及類比數位轉換器 (ADC)、射頻鎖相迴路 (RF PLL)、基頻 (BB) 鎖相迴路、類比發射低通濾波器 (Tx LPF) 和接收低通濾波器 (Rx LPF) 等組件。與大部分傳統收發器不同的是，ADRV9001 為 I 和 Q 資料路徑提供一對高性能 (HP) 和低功耗 (LP) ADC 以供用戶選擇。另外，對於每個元件也提供多種節能選項。圖 1 以紅色顯示一對發射和接收通道的通道級節能選項。這是專為 TDD 應用設計的，因為發射和接收操作彼此時間多工，所以當一個通道工作時，另一個通道閒置而可以被關斷。ADRV9001 透過要求不同的喚醒時間恢復運行來提供不同級別的通道節能方案。系統級節能選項以綠色顯示；其可以用於預計會長時間處於不活動狀態的應用中，以節省更多功耗，例如數位行動無線電 (DMR) 手持系統。¹

除了這些節能選項，收發器並提供監測模式，允許 ADRV9001 和 BBIC 在系統閒置期間進入睡眠狀態。在睡眠狀態下，ADRV9001 可以定時喚醒一個接收通道來執行訊號檢測。因此，可以卸下 BBIC 進行訊號檢測的責任，讓其在整個閒置階段內休眠，以實現最優化的整體系統節能目標。

在以下章節，我們將深入探討所有節能選項和監測模式。透過深入瞭解相關的性能權衡，設計工程師可以探索所有潛在的節能可能性，在控制功耗的同時，確保實現令人滿意的系統性能。

圖 2: ADRV9001 元件級節能選項。



組件級節能

在設備初始化階段，通過軟體發展套件 (SDK) 提供的應用程式設計介面 (API) 配置各個硬體元件，可以輕鬆實現元件級節能。圖 2 展示了提供多種節能選項的主要硬體元件，包括 ADC、RF PLL、BB PLL、接收 LPF 和發送 LPF。要正確配置這些元件便必須瞭解性能權衡。

ADRV9001 允許在 HP ADC 和 LP ADC 之間進行選擇。HP ADC 基於連續時間 sigma-delta (CTSD) 架構，寬度為 5 位元。LP ADC 基於壓控振盪器 (VCO) 架構，寬度為 16 位元。HP 和 LP ADC 提供類似的動態範圍性能 (從滿量程到熱雜訊之間的範圍)，但具有不同的線性度性能。² 圖 3 比較 HP ADC 和 LP ADC 的輸入三階互調截點 (IIP3) 和輸入二階互調截點 (IIP2) 性能。其在室溫環境和最大接收器增益下，使用寬頻設定檔，對兩個連續波 (CW) 訊號音 (具有 1 MHz 頻率間隔) 進行測量。注意：x 軸表示第一個訊號音 (較低頻率) 的基頻頻率，第二個訊號音訊率比第一個訊號音高 1 MHz。

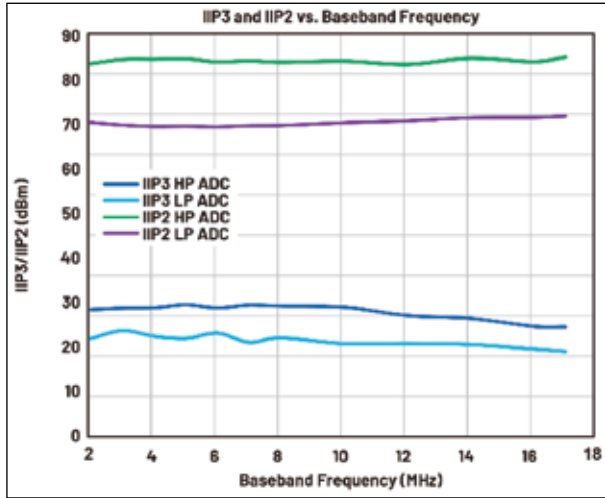
如圖 3 所示，HP ADC 和 LP ADC 都具有良好的線性性能。而言，HP ADC 的 IIP2 和 IIP3 性能分別比 LP ADC 高出約 12 dB 和 6 dB，但 HP ADC 會消耗更多功率。對於 HP ADC 和 LP ADC，用戶還可以選擇高、中、低 ADC 取樣速率。選擇較高的取樣速率可以提高雜訊性能，而且，其降低了抗混疊濾波器設計對轉換具銳度的要求，但需要消耗更多功率，以及更快的速度處理資料。

該收發機包含兩個 RF PLL，每個都驅動自己的本振 (LO) 產生器。其提供兩種 LO 產生器選項，以實現卓越的相位雜訊性能或傑出的功耗性能。傑出的功耗模式透過略微犧牲相位雜訊性能來降低功耗。

注意：卓越的相位雜訊性能選項僅適用於低於 1 GHz 的 LO 頻率。對於每種模式，提供具有不同的 LO 輸出擺幅的三種不同功耗選項。擺幅越大，相位雜訊性能越高，功耗也越高。

BB PLL 產生所有基頻和資料埠

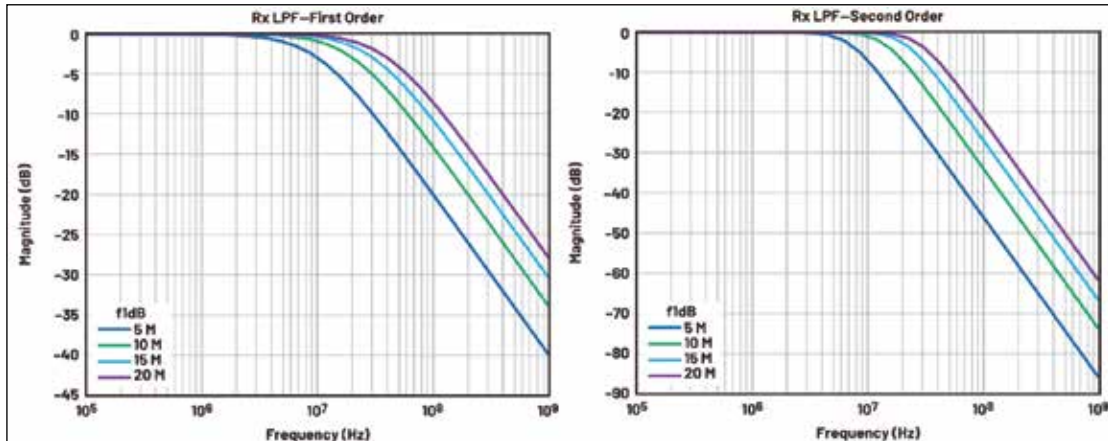
圖 3: ADRV9001 的 HP ADC 和 LP ADC 的線性性能比較。



相關時脈。與 ADC 類似，BB PLL 提供 HP 和 LP 選項。HP BB PLL 的可編程頻率範圍為 7.2 GHz 到 8.8 GHz，而 LP BB PLL 的可編程頻率範圍為 3.3 GHz 到 5 GHz。在產生時脈，以支援更廣泛的採樣速率方面，HP BB PLL 具有更大的彈性。當訊號取樣速率大於 53.33 MHz 時，必須使用 HP CLK PLL。在支援某些取樣速率方面，LP BB PLL 雖存在限制但功耗較低。

接收 LPF 透過支援 5 MHz 到 50 MHz 的可變頻寬來衰減帶外訊號，同時將基頻訊號的電流轉換為電壓。在跨導放大器 (TIA) 模式下，其被配置為一階單極點濾波器，在雙二階 (BIQ) 模式下，被配置為二階濾波器，其轉換函數中有兩個複極點。雖然兩種模式的頻內性能相似，但相較於一階 TIA 模式，二階 BIQ 模式可以獲得額外的帶外衰減。圖 4 比較

圖 4: 不同 LPF f1dB 配置下的一階和二階 Rx LPF 頻率回應。



了兩種濾波器在不同 f1dB 配置下的模擬頻率回應，可看出選擇二階 LPF 會比選擇一階模式消耗更多功率。此外，二階 LPF 的頻內雜訊比一階 LPF 高 2.5 dB 左右。對於一階和二階模式，使用者可以透過犧牲雜訊和線性性能，進一步選擇高、中、低三種不同的功耗水準。

發射 LPF 是一種二階巴特沃茲濾波器，用於衰減數位類比轉換器 (DAC) 的採樣鏡像。其並將來自 DAC 的電流轉換為電壓，並透過對輸出執行低通濾波來重構類比頻譜。與接收 LPF 一樣，其透過犧牲線性性能來提供高、中、低三種功耗水準選擇。

配置所有元件採用最高功耗選項通常可實現最佳性能。對於 FDD 1T1R LTE 20 MHz 設定檔，透過在發射和接收通道都處於活動狀態時配置最高功耗選項，測量得出 ADRV9001 的總功耗約為 1800 mW。注意：即使採用相同配置，測量結果也可能會因硬體和溫度而有所不同。表 1 顯示通過配置不同的節能選項所實現的節能量。在這個 1T1R LTE 20 MHz 設定檔中，接收通道 1 和發射通道 1 均已啟用，並且 LO 配置為 900 MHz。注意：表 1 中每一行的數字顯示了僅啟用這個單獨節能選項時可實現的相關節能量 (mW)。例如，僅使用中等時脈速率的 HP ADC 可以節省約 72 mW，這是相對於啟用所有最高功耗選項時的最高功耗約 1800 mW 而言。

根據表 1，如果應用對性能的要求不高，透過為每個元件選擇最低功耗選項，在這個設定檔下，可以節省約 480 mW 的總功耗。注意：元件級節能

選項大部分是靜態的，表示一旦在裝置初始化階段進行配置，就不能隨時對其執行動態更改。HP ADC 或 LP ADC 之間的選擇除外，可以透過 API

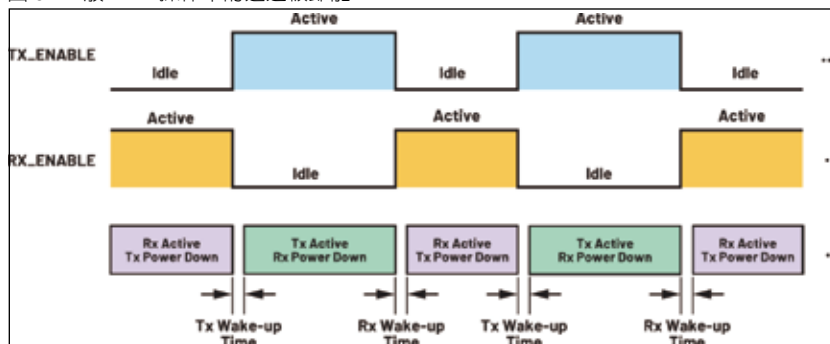
命令隨時更改。

另一個值得一提的是，靜態節能選項與其電源域的配置相關。ADRV9001 需要五個不同的電源域：1 V 數位 (VDD_1P0)、1.8 V 數位 (VDD_1P8)、1 V

表 1: ADRV9001 元件級節能測量

ADC		Power Saving (mW)
HP	Medium Clock Rate	-72
	Low Clock Rate	-41
	High Clock Rate	-100
LP	Medium Clock Rate	-177
	Low Clock Rate	-158
RF PLL		
Best Phase Noise	Medium Power Consumption	-44
	Low Power Consumption	-84
	High Power Consumption	-50
Best Power Consumption	Medium Power Consumption	-80
	Low Power Consumption	-108
BB PLL		
HP	Medium Power Consumption	-5
	Low Power Consumption	-10
	High Power Consumption	-45
LP	Medium Power Consumption	-47
	Low Power Consumption	-49
Rx LPF		
Second Order	Medium Power Consumption	-26
	Low Power Consumption	-40
	High Power Consumption	-77
First Order	Medium Power Consumption	-101
	Low Power Consumption	-116
Tx LPF		
Medium Power Consumption		-29
Low Power Consumption		-47

圖 5: 一般 TDD 操作中的通道級節能。



類比 (VDDA_1P0)、1.3 V 類比 (VDDA_1P3) 和 1.8 V 類比 (VDDA_1P8)。其中，用於為所有發射和接收通道 LO 電路供電的 VDDA_1P0 是可選的。此電源域可以使用內部低壓差 (LDO) 穩壓器供電，產生所需的 1 V 電壓。或者，可以繞過一些 ADRV9001 內部 LDO 穩壓器，由外部供電，這樣，就可以透過關閉 LDO 穩壓器和採用效率更高的外部電源來實現更高水準節能。³ 注意：本文中執行的所有測量都使用內部 LDO 穩壓器為 VDDA_1P0 電源域供電。

通道級節能

與靜態元件級節能不同，通道級節能是動態的，專為 TDD 操作設計。如圖 5 所示，在 TDD 中，發送和接收操作彼此之間時間多工。一個通道處於活動狀態時，另一個通道閒置；所以，可以將其關閉，以降低功耗。與元件級節能不同的是，關斷閒置通道不會導致性能降低，但需要更長的喚醒時間才能恢復正常運行。

一種上電和關斷通道的方法是：分別使用通道使能訊號 (TX_ENABLE/RX_ENABLE) 升緣和降緣。如圖 5 所示，被關斷的通道在對應的致能訊號升緣開始喚醒，並且需要耗費一些時間，才能進入完全運行狀態。如果有更多個通道元件關斷，則需要更長的喚醒時間。用戶應該評估，所需的喚醒時間是否滿足 TDD 應用中的發射和接收通道轉換時間要求。

ADRV9001 提供三種不同的通道級節能模式：模式 0、模式 1 和模式 2。每個更高的模式關斷與通道相關的額外元件，需要更長的喚醒時間。表 2 總結了這三種模式，以及在不同的 RF PLL 校準模式和 RF PLL 參考時脈速率下大致需要的喚醒時間。

和 RF PLL 參考時脈速率下大致需要的喚醒時間。

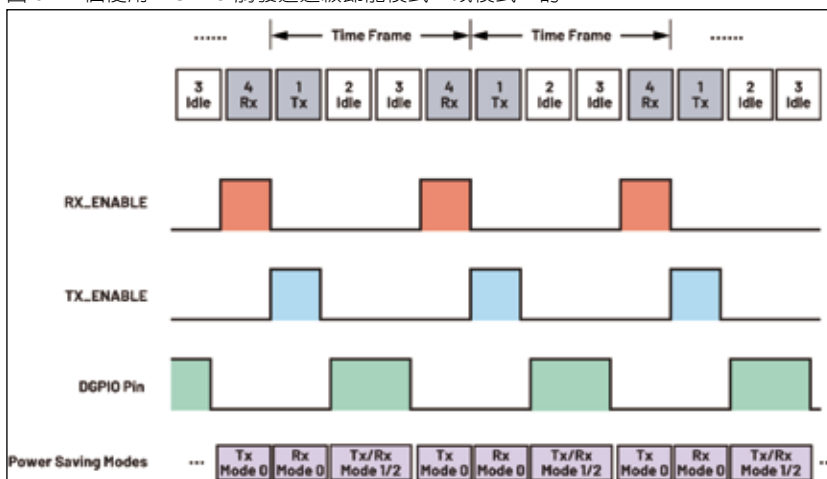
如表 2 所示，在更高的通道級節能模式下，會關斷額外的通道元件，這導致需要更長的喚醒時間。預設情況下，如果使用者沒有配置其他模式，通道節能模式 0 始終致能。在通道閒置時，會關斷類比和數位資料路徑元

件，例如混頻器、轉換器、濾波器等。在模式 0 中，只能採用 RX_ENABLE 和 TX_ENABLE 訊號來觸發上電和關斷。喚醒時間很短，約 4.5 μs 。通道節能

表 2: 通道級節能模式和所需的喚醒時間

通道元件關斷		Mode 0	Mode 1	Mode 2
Transmit	Analog and Digital Data Path	X	X	X
	Tx Internal PLLs		X	X
	Tx PLL LDOs and Channel LDOs			X
Receive	Analog and Digital Data Path	X	X	X
	Rx Internal PLLs		X	X
	Rx PLL LDOs and Channel LDOs			X
不同配置下的喚醒時間		Mode 0	Mode 1	Mode 2
在 RF PLL 正常校準模式和不同的 RF PLL REF CLK 速率下，大約需要的上電時間 (μs)	RF PLL REF CLK = 30 MHz	4.5	350	500
	RF PLL REF CLK = 50 MHz	4.5	180	380
	RF PLL REF CLK = 100 MHz	4.5	170	370
在 RF PLL 快速校準模式和不同的 RF PLL REF CLK 速率下，大約需要的上電時間 (μs)	RF PLL REF CLK = 30 MHz	4.5	100	300
	RF PLL REF CLK = 50 MHz	4.5	60	260
	RF PLL REF CLK = 100 MHz	4.5	40	240

圖 6: 一個使用 DGPIO 觸發通道級節能模式 1 或模式 2 的



模式 1 會進一步關斷通道的內部 PLL。PLL 上電時，必須重新校準，使得 PLL 喚醒時間包含 PLL 上電時間和 PLL 校準時間。ADRV9001 提供兩種 PLL 校準模式：正常模式和快速模式。快速模式不能像正常模式一樣保證在整個溫度範圍內實現鎖定，但其更適用於通道在短時間內保持特定頻率的情況。如表 2 所示，快速模式所需的校準時間比正常模式短；因此，PLL 可以更快喚醒。此外，更高的 RF PLL 參考時脈速率也會降低 PLL 校準時間。通道級節能模式 2 進一步關斷 PLL LDO 穩壓器和通道 LDO 穩壓器，會增加固定數量的喚醒時間，用於開啓 LDO 穩壓器。注意：在測量表 2 中顯示的喚醒時間時，使用 ADRV9001 184.32 MHz 標準系統時脈速率。當使用具有任意取樣速率的自訂設定檔時，系統時脈速率可能會改變，並相應改變 PLL 上電時間 (降低系統時脈速率會增加所需的 PLL 上電時間)。使用者可以從 ADRV9001 收發器評估軟體 (TES) 中獲取系統時脈資訊。

模式 1 和模式 2 可以和模式 0 一樣，透過 RX_ENABLE 和 TX_ENABLE 訊號升級進行觸發。在一對發射和接收通道共用相同的內部 PLL 及其 LDO 穩壓器時，如果一個通道處於啟動狀態，由於 PLL 及其 LDO 穩壓器都必須上電，因此模式 1 和模式 2 可實現的節能有限。當兩個通道都閒置時，則可以實現更高的節能。與模式 0 不同，模式 1 和模式 2 也可以由預先分配的數位通用輸入 / 輸出 (DGPIO)

接腳觸發。但是，一個 DGPIO 接腳會上電和關斷發射和接收兩個通道。所以，只有在發射和接收通道都閒置的情況下，才能使用 DGPIO 接腳方法。

圖 6 顯示了一個使用 DGPIO 接腳來觸發節能模式 1 或模式 2 的示例。在本例中，整個 TDD 時間段被劃分為多個時間段，每個時間段由四個時隙組成。第一個是發送時隙，接著是兩個空閒時隙，最後一個是接收時隙。預設情況下，模式 0 始終致能，

這會關斷閒置通道。但是，在空間時隙 2 和 3 期間，發射和接收通道都處於閒置狀態；因此，可以使用 DGPIO 接腳方法來觸發節能模式 1 或模式 2，其僅比模式 0 更加節能。

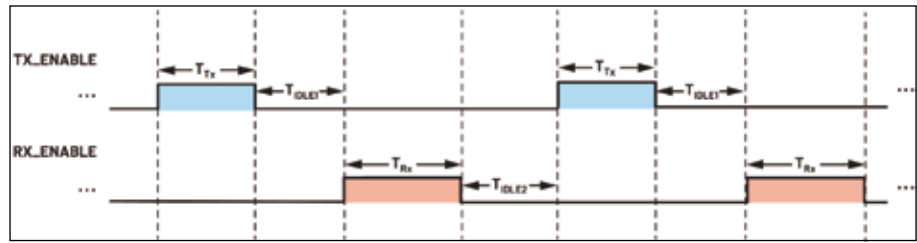
需要格外注意的是，DGPIO 接腳方法應始終觸發比 RX_ENABLE 和 TX_ENABLE 訊號更高級別的通道級節能模式，如圖 6 中的示例所示。在發射和接收通道轉換時間不足，導致模式 1 和模式 2 無法被 RX_ENABLE 和 TX_ENABLE 訊號觸發的情況下，DGPIO 接腳方法有助於實現更多節能。

在有些 TDD 應用中，一個通道可能被初始化，但在很長時間內不會使用。在這種情況下，會為使用者提供 API 指令來關斷未使用的通道，與模式 2 類似（關斷其資料路徑、PLL 和 LDO 穩壓器）。這會使未使用的通道進入休眠狀態。在通道開始運行之前，用戶可以使用另一個 API 命令來啟動它以確保未使用的通道實現傑出的通道級節能。後續章節將更深入地探討通道 / 系統狀態。

為了展示透過三種不同的通道級節能方法實現的節能，我們使用具有 24 kSPS 的 DMR 設定檔。在 DMR 手持系統中，電池壽命是決定用戶體驗的關鍵因素之一。上電之後，DMR 手持裝置將在三種不同的狀態之間切換：發送、接收和閒置。典型的週期示例為 5-5-90，這表示手持裝置約 5% 的時間用於發送，5% 的時間用於接收，剩餘 90% 的時間處於閒置狀態。一般來說，5-5-90 週期示例下的電池壽命資料應作為重要的系統參數在 DMR 手持裝置資料手冊中列出。¹

由於功耗對 DMR 應用非常重要，因此在元件級別採用了最優的節能選項。此外，針對一對發射和接收通道，僅採用一個 PLL。由於 ADRV9001 接收器使用中頻 (IF) 模式，發射器使用零中頻模式，所以從一個通道切換至另一個通道時，PLL 會重新調諧。圖 7 描述一個通用 TDD 時序配置。T_{TX} 和 T_{RX} 分別表示發射和接收有效時間。T_{IDLE1} 和 T_{IDLE2}

圖 7: 在使用通道級節能模式時，用於進行功耗測量的通用 DMR TDD 時序配置。



表示閒置時間。簡單起見，未指明喚醒時間，因為相較於通道啟動和閒置時間，其較為短；所以，在功耗計算中無關緊要。

表 3 顯示在通道級節能模式 0、1 和 2 下，在 T_{TX}、T_{RX} 和閒置時間 (T_{IDLE1}/T_{IDLE2}) 內測得的功耗。在該測量中，LO 配置為 900 MHz。

在已知不同時段下的功耗之後，可以進一步計算平均功耗：

$$P_{AVG} = P_{TX} \times \left(\frac{T_{TX}}{T_{TOTAL}} \right) + P_{RX} \times \left(\frac{T_{RX}}{T_{TOTAL}} \right) + P_{IDLE} \times \left(\frac{T_{IDLE1} + T_{IDLE2}}{T_{TOTAL}} \right) \quad (1)$$

$$T_{TOTAL} = T_{TX} + T_{RX} + T_{IDLE1} + T_{IDLE2}$$

以典型的 5-5-90 DMR 用例為例，在使用模式 2 時，平均功耗為 580 × 5% + 502 × 5% + 173 × 90%，約為 210 mW。

表 3: 使用通道級節能模式 0、1 和 2 時，TDD DMR 設定檔在不同時間段下的功耗

通道級節能模式	Power Consumption (mW)		
	P _{TX} (Transmit Only)	P _{RX} (Receive Only)	P _{IDLE} (Idle)
Mode 0	580	525	368
Mode 1	580	509	205
Mode 2	580	502	173

如表 3 所示，由於 PLL 及其相關 LDO 穩壓器可以關斷，因此模式 1 和模式 2 在閒置時段內可節省更多電量。但是在通道啟動時間（發射或接收）內，由於 PLL 及其 LDO 穩壓器是兩個通道間共用，因此不能關斷；因此，只是關斷與閒置通道相關的元件，例如通道 LDO 穩壓器，因此所實現的節能將非常有限。CTA