Analog & Power

如何以最佳電源解決方案提 升 RF 訊號鏈相位雜訊性能

■作者:Mitchell Sternberg/ADI 系統應用工程師 Erkan Acar/RF 系統應用工程師 David Ng/ 電源系統經理 Sydney Wells 應用工程師

如今的射頻 (RF) 系統變得越來越複雜。高度的複雜性要求所有系統指標 (例如嚴格的連結和雜訊預算) 達到最佳性能。確保整個訊號鏈的正確設計非常重要。而訊號鏈中,有一個部分經常會被忽視,那就是直流電源。它在系統中佔據著重要地位,但也會帶來負面影響。RF 系統的一個重要度量是相位雜訊,根據所選的電源解決方案,這個指標可能降低。本文研究電源設計對 RF 放大器相位雜訊的影響。測試資料證明,選擇合適的電源模組可以使相位雜訊改善 10 dB,這是優化 RF 訊號鏈性能的關鍵。

什麼是相位雜訊?

相位雜訊是指當訊號到達系統的接收端時, 由於意外的超前或滯後而產生的訊號中的雜訊。正 如幅度雜訊是與訊號標準幅度之間的偏移或偏差一 樣,相位雜訊是與訊號標準相位之間的偏移或偏差。

理想的振盪器輸出正弦波,如公式 1 所示:

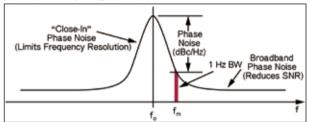
$$V_{ideal}(t) = A \sin(2\pi f t) \tag{1}$$

這個正弦波呈現完美的週期性,並且 $V_{ideal}(t)$ 的 傅立葉變換表示為輸出波形頻率的脈衝函數。更真實的振盪器輸出表示中包括相位 (和振幅)中的隨機波動,如公式 2 所示:

$$V_{ideal}(t) = [A + E(t)] \sin(2\pi f t + \phi(t))$$
 (2)

該波形包括一些隨機過程 $\phi(t)$,會在一定程度上導致訊號相位偏移。這種相位偏移導致非理想時

圖 1: 非理想正弦波的相位雜訊。



脈輸出的傅立葉變換看起來與圖 1 更為相似。

由於相位是輕微偏移,所以現在訊號中存在多個頻率分量。因此,訊號圍繞中心頻率周圍擴散。

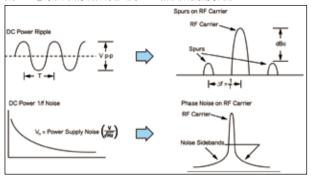
相位雜訊的成因和貢獻

訊號鏈的 DC 電源解決方案是導致相位雜訊的一個重要成因,但它常被忽視。為訊號鏈供電的電源軌上的任何噪音或漣波都可能在内部耦合。這會導致相位雜訊增加,從而可能隱藏發送的頻寬中的關鍵頻率分量,或從載波中引入雜散偏移。這些雜散靠近載波,所以特別難處理,且因為嚴格的轉換頻段要求,會為濾波器造成很大挑戰。

許多不同的因素都會導致產生相位雜訊。來源主要有三個,分別是白底雜訊、散粒雜訊和 1/f,或者稱為閃爍雜訊。白底雜訊是電流通過時,自由電子的隨機熱運動引起的。它類似於散粒雜訊,這種雜訊是因為電流的隨機性能引起的。不同於白底雜訊和散粒雜訊,閃爍噪音會隨頻率變化。它源於半導體晶格結構中的缺陷,本質上也是隨機的。閃爍雜訊隨著頻率的增加而降低;所以,低 1/f 角頻非

nalog & Power

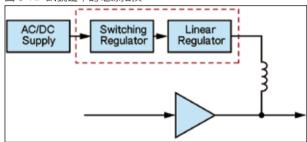
圖 2: 電源軌中的雜訊及其對 RF 載波訊號的影響。



常有用。典型的相位雜訊曲線可以近似表示為各個區域,各區域的斜率為 $1/f^{X}$,其中 x=0 時對應於白色雜訊區域(斜率 = 0 dB/ 十倍頻程),而 x=1 時對應於閃爍相位雜訊區域(斜率 = -20 dB/ 十倍頻程)。 $x=2 \cdot 3 \cdot 4$ 的區域更接近載波頻率。

電源解決方案

圖 3:RF 訊號鏈中的電源拓撲。



在RF訊號鏈中,確保適當的偏置和為放大器提供電源可能具有挑戰性,特別是在漏極電壓也用於輸出埠時。市面上有許多類型的電源解決方案和拓撲。具體需要哪種電源解決方案取決於您的應用和系統要求。本實驗採用低壓差(LDO)線性穩壓器和降壓開關穩壓器採集資料,如圖3所示。降壓開關穩壓器是一種典型的解決大壓降的解決方案,效率高,工作溫度低。切換電源可以將更高的電壓(例如12 V)降低至更常用的晶片級電壓(例如3.3 V和1.8 V)。但是,它們可能為輸出電壓帶來嚴重的開關雜訊或漣波,導致性能大幅下降。LDO穩壓器也可以降低這些電壓,且雜訊更低;但是,它們的功耗主要表現為熱量。當輸入電壓和輸出電壓之間的差值較小時,使用LDO穩壓器是一個不錯的選擇,但當連接環境熱阻 д

超過 30°C/W 時,從 FPGA 和 ASIC 獲取的大電流會導致 LDO 穩壓器的性能迅速下降。

測試設定

本實驗使用了三款不同的 ADI 電源產品: LTM8063、LTM4626 和 LT3045。表 1 匯總了所用電源解決方案的部分產品手冊規格。

表 1: 所用電源解決方案的產品手冊規格

	LTM8063	LTM4626	LT3045
拓撲結構	Buck Module	Buck Module	LDO 穩壓器
輸入電壓範圍	3.2 V 至 40 V	3.1 V 至 20 V	1.8 V 至 20 V
輸出電壓範圍	0.8 V 至 15 V	0.6 V 至 5.5 V	0 V 至 15 V
輸出電流	2 A	12 A	500 mA
雜訊	~15 mV 漣波	~35 mV 漣波	1 μV rms
切換頻率	200 kHz 至 2 MHz	600 kHz 至 2 MHz	_

輸入訊號掃描 100 MHz、200 MHz、500 MHz,以及 1 GHz 至 10 GHz 的頻率。選擇 10 Hz 至 30 MHz 頻率偏移,分析了相位雜訊。測試設定如圖 4 所示。輸入 RF 訊號由 Rohde & Schwarz FSWP50 相位雜訊分析儀從内部產生。此款振盪器性能卓越,使用它是因為能清楚表現電源導致的附加相位雜訊或調變雜散。

使用兩個 ADI 放大器產品來表示 RF 訊號鏈中

圖 4: 本實驗使用的測試設定的簡化框圖。

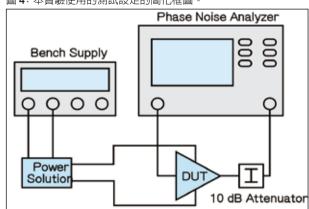


表 2: 所田 RF 放大器的資料手冊規格

衣 Z· 別用 KF 拟人裔的复数于而风俗				
	HMC8411	ADPA9002		
頻率範圍	10 MHz 至 10 GHz	DC 至 10 GHz		
VDD (典型値)	5 V	12 V		
IDD (典型値)	56 mA	385 mA		
增益	15.5 dB	15 dB		
輸出 P1dB 補償 (典型値)	20 dBm	29 dBm		

Analog & Power

的一個模組。

結果

圖 5 比較在由 LTM8063 和試驗台電源供電時,功率放大器的相位雜訊回應。可以看到,在超過 1/f 頻率後,功率放大器的性能稍微降低。功率放大器消耗更多供電電流,所觀察的相位雜訊大約增加 2 dB 至 4 dB。

圖 5:(a) HMC8411 和 ADPA9002 在 2 Ghz 時的性能,(b) 試驗 台和 LTM8063 供電的 ADPA9002 在兩個不同的輸入頻率下的相位雜訊回應。

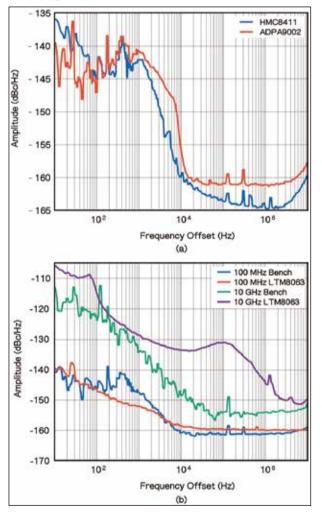
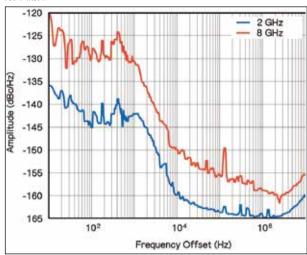


圖 6 顯示在輸入頻率為 2 GHz 和 8 GHz 時, HMC8411 的相位雜訊響應。回應緊隨其後,共模相 位雜訊/頻率關係如公式 3 所示:

$$\phi(fc) \approx 20log\left(\frac{fc}{f_{ref}}\right)$$
 (3)

圖 6: HMC8411 與 LTM8063 的相位雜訊回應,顯示相位雜訊 / 頻率關係。

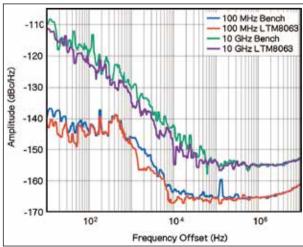


這種關係顯示,輸入頻率每增加一倍,相位雜訊 大約增加 6 dB。可以看出,頻率增大 4× 時,在 10 Hz 至 100 Hz 頻率偏移下,相位雜訊大約增加 12 dB。

圖 7 顯示在由 LTM8063 供電和由試驗台電源 供電時,HMC8411 在 100 MHz 和 10 GHz 時的相 位雜訊響應。試驗台電源相位雜訊回應被用於判斷 某些電源解決方案性能的基準。相較於試驗台電源, LTM8063 在多種頻率下都具有卓越性能,寬頻雜訊 基準僅增加約 2 dB。

一般會採用大電流模組 (例如 LTM4626) 作為主電源,以便配電網路根據各個電路模組的要求降壓。從圖 8 中,可以看到 LTM8063 與串聯 LT3045 超低雜

圖 7: 由試驗台和 LTM8063 供電的 HMC8411 在兩個不同的輸入 頻率下的相位雜訊回應。





nalog & Power

訊 LDO 穩壓器的 LTM4626 的相位雜訊性能相似。如 果LTM8063提供的電壓和電流輸出能滿足設計要求, 圖 8: 採用各種電源解決方案時,HMC8411 的相位雜訊回應。f.= 5 GHz o

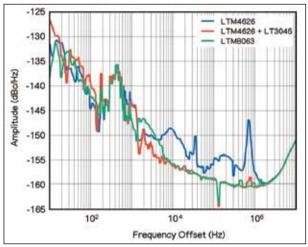
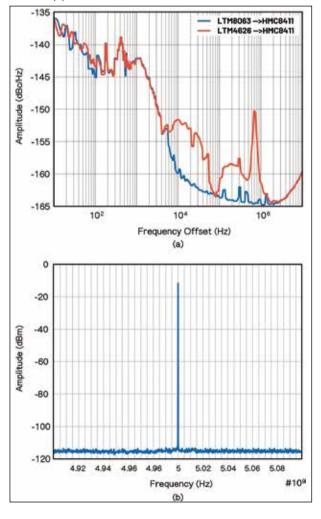


圖 9:(A) 由不同開關穩壓器供電的 HMC8411 在 5 Ghz 的相位雜 訊響應,(b)由 LTM4626供電的 HMC8411的頻譜中沒有雜散



該電源解決方案可以節省大幅成本和電路板空間。

從圖 9a 可以看出,切換電源在不同頻段下, 可以表現出明顯不同的行為。對於 5 kHz 以下的功 率 LNA 相位雜訊, LTM8063 和 LTM4626 對它的 影響可忽略不計,這一點上兩者相似,但在5 kHz 以上, 兩者之間的表現相差很大。LTM4626 針對 高階數位產品設計和優化。這些元件通常需要高效 率和快速的瞬態回應,因此它們的電源可能具有極 低的被動阳抗、快速切換邊緣率、高控制迴路增益 和頻寬等特件。這些特件會在輸出電壓中產生幾臺 伏的擾動。雖然這些擾動在數位系統中無關緊要, 但卻會降低訊號鏈產品的性能。儘管如此,使用 LTM4626, SFDR 為 102.7 dB 時, 輸出頻譜中沒有 明顯的雜散,如圖 9b 所示。但是,LTM8063 是針 對低雜訊 (EMI 和輸出)設計的,會在訊號鏈應用中 優化其性能。它具有很好的低頻穩定性、很小的輸 出擾動,在開關基波及其諧波上的雜訊更小。

結論

在進行訊號鏈分析時, 必須考慮到所有雜訊來 源。DC 電源解決方案這個噪音源常常被忽視掉,這 可能會影響和嚴重降低訊號鏈的性能。實驗結果顯 示,選擇正確的電源模組非常重要,在 10 kHz 偏移 下,可以使相位雜訊改善多達10 dB。在這個應用中, LTM8063 提供的結果最好。雖然串聯 LT3045 的 LTM4626 能提供同等相位雜訊性能,但選擇正確的 電源解決方案對於優化 RF 訊號鏈還是非常重要的。

參考電路

- ■Erkan Acar。「為何完全整合式轉換迴路元件可實現卓越的相 位雜訊性能」。ADI,2021年4月。
- Jarrah Bergeron。「分析及管理電源雜訊和時脈抖動對高速 DAC 相位雜訊的影響」。類比對話,第51卷第1期,2017年3月。
- Delos, Peter 和 Jarrett Liner。「改善 DAC 相位雜訊測量以支 援超低相位雜訊 DDS 應用」。類比對話,第51卷第3期, 2017年8月。
- ■Kester, Walt.「MT-008 教程:將振盪器相位雜訊轉換為時間抖 動」。ADI,2009年。
- ■Liu, Leo。「全面瞭解和分析開關穩壓器雜訊」。ADI,2019 年 1 月 · CTA