

# 聚醯亞胺薄膜 如何應用於數位隔離器

相較於傳統的光耦合器，數位隔離器在高速、低功耗、高可靠性、小尺寸、高整合度和易用性方面更具優勢。數以億計使用微變壓器的數位隔離器已廣泛用於許多市場，包括汽車、工業自動化、醫療和能源。這些數位隔離器之所以具有高壓性能，主要原因在於：在堆疊式繞組變壓器的頂部螺旋繞組和底部螺旋繞組之間使用了聚醯亞胺膜 (Polyimide Film)。本文將介紹數位隔離器的結構，其中使用聚醯亞胺膜作為隔離層。為了滿足多種安全標準，例如 UL 和 VDE，數位隔離器需要具有承受短時耐受電壓、湧浪電壓、工作電壓等各種高壓性能。研究了聚醯亞胺在交流或直流等各種高壓波形下的老化行為，並透過聚醯亞胺壽命模型推算出隔離器的工作電壓。此外，還將討論透過改善結構來提升聚醯亞胺的高壓使用壽命。

■作者：Baoxing Chen/ADI 院士  
Sombel Diahm/ 圖盧茲大學拉普拉斯 ADI 駐校研究員

## 簡介

電路元件之間的隔離作用一般是保證高壓安全或者資料完整。比如，隔離可保護系統端的敏感電路元件和人機介面，防止現場端的危險電壓造成損害或傷害，現場端有感測器、執行器等更穩固的元件。隔離還可消除會影響資料擷取精度的共模雜訊或接地迴路。雖然幾十年來一直由光耦合器提供隔離，但其存在很大的侷限性，包括低速、高功耗、可靠性有限。它們採用低頻寬，傳輸延遲時間長，這使其難以滿足許多隔離式現場匯流排通訊越來越高的速度要求，例如工業自動化系統中的 RS-485。

這些應用中的 LED 功耗高，大幅限制了功率有限的工業系統的系統總功率預算，例如 4 mA 至 20 mA 的製程控制系統。隨著時間推移，特別是在高溫條件下，光耦合器的電流傳輸比不斷降低，使其無法再滿足汽車等嚴苛應用的可靠性要求。

數位隔離器消除了傳統隔離方面的缺陷，相較於光耦合器，它們在高速、低功耗、高可靠性、小尺寸、高整合度和易用性方面更具優勢。使用微變壓器<sup>1,2</sup> 的數位隔離器支援整合多個變壓器和其他必要的電路功能。數位隔離器使用的堆疊式螺旋在頂部線圈和底部線圈之間提供緊密的磁耦合，在相鄰

螺旋之間則提供極低的磁耦合。如此，可以將多個通道整合在一起，而通道彼此之間幾乎不產生干擾。頂部螺旋和底部螺旋之間的磁耦合只取決於大小和分隔距離。與光耦合器的電流傳輸比不同，它不會隨著時間的推移而降低，所以這些基於變壓器的數位隔離器具有高可靠性。這些變壓器的自諧振頻率從幾百 MHz 到幾 GHz，可以為數位隔離器實現 150 Mbps 至 600 Mbps 頻率。這些變壓器的高品質因數遠高於 10，使得這些數位隔離器的功耗比光耦合器低幾個數量級。

圖 1 所示的光耦合器透過在 LED 晶片和光電二極體晶片之間填充幾毫米厚的模制原料來實現隔離。對於圖 2 所示基於變壓器的數位隔離器來說，隔離性能主要由晶片級微變壓器頂部和底部線圈之間 20  $\mu\text{m}$  至 40  $\mu\text{m}$  厚的聚醯亞胺層決定。我們將介紹這些隔離器的詳細結構、這些聚醯亞胺膜的沉積

圖 1：(a) 光耦合器示意圖，(b) 光耦合器封裝截面圖。

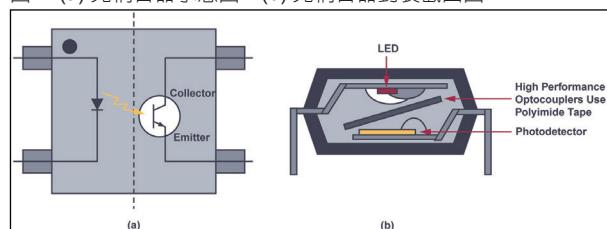
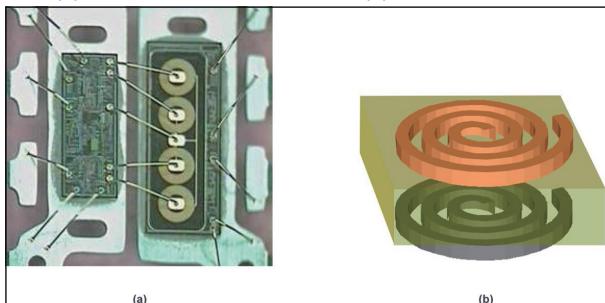


圖 2:(a) 採用塑膠封裝的數位隔離器，(b) 變壓器截面圖。



方法、聚醯亞胺膜的特徵、高壓性能，以及數位隔離器的老化行為。

## 數位隔離器使用聚醯亞胺膜

聚醯亞胺是由亞胺單體組成的聚合物。聚醯亞胺被許多數位隔離器用於絕緣材料，原因有很多，包括卓越的擊穿強度、熱穩定性和機械穩定性、耐化學性、ESD 性能，以及相對較低的介電常數。聚醯亞胺除了具有不錯的高壓性能外，還具有卓越的 ESD 性能，能夠承受超過 15 kV 的 EOS 和 ESD 事件。<sup>3</sup> 在能量有限的 ESD 事件中，聚醯亞胺聚合物會吸收一些電荷，形成穩定的自由基，從而中斷雪崩過程，並排出一些電荷。其他介質材料（例如氧化物）通常不具備這種 ESD 耐受性，一旦 ESD 位準超過介電強度，即使 ESD 能量很低，也可能會發生雪崩。聚醯亞胺還具有很高的熱穩定性，失重溫度超過 500°C，玻璃化轉變溫度約 260°C；以及很高的機械穩定性，抗拉強度超過 120 MPa，彈性伸長率超過 30%。聚醯亞胺雖然具有較高的伸長率，但是其楊氏模量約為 3.3 GPa，因此不易變形。

聚醯亞胺具有卓越的耐化學性，這是它被廣泛用於高壓電纜絕緣塗料的原因之一。聚醯亞胺膜可以塗覆在半導體晶圓襯底上，其卓越的耐化學性也有助於促進聚醯亞胺層頂部的 IC 處理，例如用於製作 iCoupler 變壓器線圈的 Au 電鍍層。最後，介電常數為 3.3 的厚聚醯亞胺膜很適合與小直徑 Au 變壓器線圈配合使用，大幅降低隔離閘的電容。大多數 iCoupler 產品在輸入和輸出之間的電容小於 2.5 pF。由於上述這些特性，聚醯亞胺被越來越廣泛地用於微電子應用中，是非常適合 iCoupler 高壓數位

隔離器的絕緣材料。

## 數位隔離器的結構和製造

數位隔離器主要由三個部分組成：隔離閘耦合元件、絕緣材料和訊號傳輸調變解調電路。絕緣材料用於讓隔離閘達到一定的隔離等級，而隔離等級主要取決於絕緣強度及其厚度。介電材料主要分為兩種：有機材料（例如聚醯亞胺）和無機材料（例如二氧化矽或氮化矽）。氧化物和氮化物均具有 700 V/μm 至 1000 V/μm 的卓越介電強度。但是，它們本身的高應力也會阻礙在大規模現代 IC 晶圓上可靠形成 15 μm 至 20 μm 的厚膜。有機膜的另一個缺點是：容易受到 ESD 影響；很小的電壓過應力都會導致災難性的雪崩擊穿。聚醯亞胺這類有機膜由很長的 C-H 鏈構成，一個能量有限的小型 ESD 事件可能會破壞一些局部的 C-H 鏈路，但不會破壞材料的結構完整性，對 ESD 表現出更高的耐受度。在介電強度方面，聚醯亞胺不如氧化物或氮化物——大約 600 V/μm 至 800 V/μm。但是，由於膜本身的應力低，無需耗費過多成本，即可形成厚度達到 40 μm 至 60 μm 的更厚的聚醯亞胺層。30 μm 聚醯亞胺膜的耐壓範圍為 18 kV 至 24 kV，要優於 20 μm 氧化物的耐壓範圍（14 kV 至 20 kV）。對於具有強大的 ESD 性能和抗衝擊電壓（例如在雷擊中出現的電壓）的高耐壓能力的應用，基於聚醯亞胺的隔離器是不錯的選擇。

商用聚醯亞胺膜以光刻膠的形式提供，它們按照嚴格管控的厚度沉積在晶圓上，然後採用標準的光刻製程成型。圖 3 顯示了數位隔離器所用的隔離變壓器的製程流程。對頂部金屬層形成底部線圈的 CMOS 晶圓旋轉塗覆第一層光敏聚醯亞胺，然後採用光刻技術形成聚醯亞胺層。然後，對聚醯亞胺進行熱固化，以實現高結構品質。對頂部線圈層電鍍，然後塗覆第二層聚醯亞胺層，並進行成形和硬化，形成頂部線圈封裝。由於沉積而成的聚醯亞胺膜沒有空隙（如圖 4 所示），不會發生電暈放電現象，所以變壓器設備也具有良好的老化特性，非常適合在連續的交流或直流電壓下工作。

圖 3: 隔離變壓器的工業流程圖。

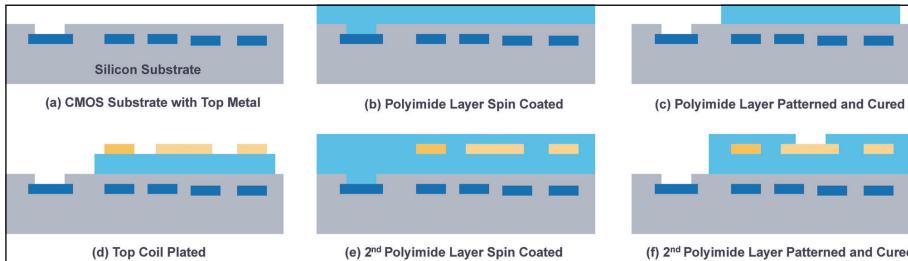
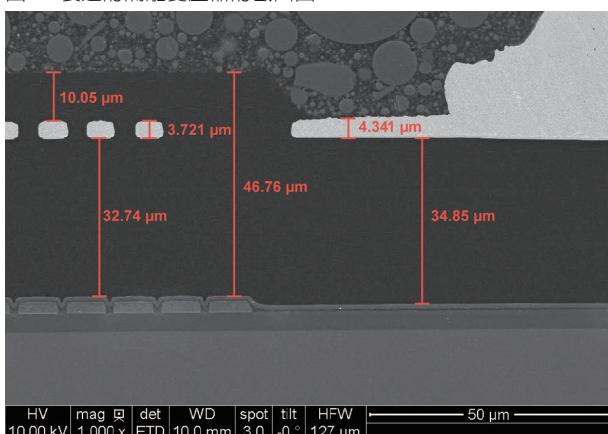


圖 4: 製造的隔離變壓器的截面圖。

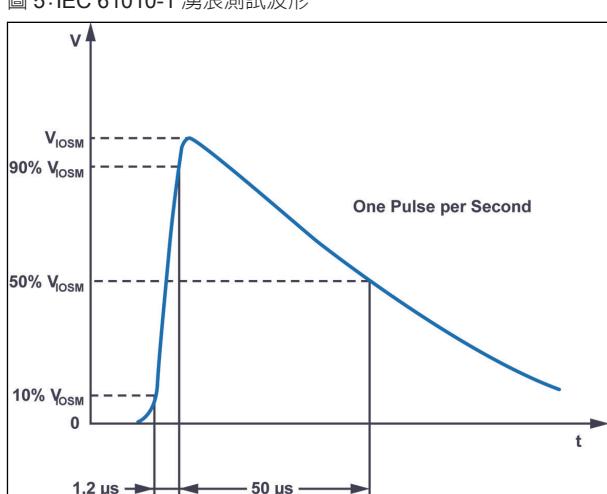


## 適合數位隔離器的高壓性能

隔離等級根據 UL 1577，由 1 分鐘持續時間內的最大耐受電壓決定。在進行出廠測試時，會使用數位隔離器額定電壓的 120%，對其測試 1 秒鐘。對於 2.5 kV rms 1 min 額定數位隔離器，對應的出廠測試設定為 3 kV rms 下 1 秒鐘。在實際應用中，需注意兩個重要的高壓性能參數。一個是最大工作電壓，在該電壓下，絕緣層需要在整個連續交流或直流操作下保持完好。例如，根據 VDE 0884-11，在額定電壓 120% 的電壓下，故障率為 1 ppm 時，提供增強隔離的隔離器的壽命需要大於 37.5 年。例如，如果增強型數位隔離器的額定工作電壓為 1 kV rms，在故障率為 1 ppm 時，其在 1.2 kV rms 下的壽命需要大於 37.5 年。同樣，在額定電壓 120% 的電壓下，在故障率為 1000 ppm 時，提供基本絕緣的隔離器的壽命需要長於 26 年。另一個重要的應用參數是元件能承受的最大瞬態隔離電壓。瞬態測試波形可能各不相同，圖 5 顯示的是根據 EN 60747-5-5 或 IEC 61010-1 的示例波形。從 10% 升高到 90% 所用的時間為約 1.2 μs，從峰值降低到 50% 所用的時間為 50 μs。這是為了模擬雷擊條件，所以對隔離器來說，具有能夠滿足現場要求的強大的湧浪性能是非常重要的。ESD 耐受性是半導體元件的一個重要特性，具有很高的湧浪性能，代表著它也具有卓越的 ESD 耐受性。

所用的時間為 50 μs。這是為了模擬雷擊條件，所以對隔離器來說，具有能夠滿足現場要求的強大的湧浪性能是非常重要的。ESD 耐受性是半導體元件的一個重要特性，具有很高的湧浪性能，代表著它也具有卓越的 ESD 耐受性。

圖 5: IEC 61010-1 湧浪測試波形



## 聚醯亞胺膜的特性

圖 6 顯示在晶圓級測量的旋塗聚醯亞胺膜本身具有的主要的電氣特性：一方面，聚醯亞胺的直流體積電導率在 40 V/μm 的電場範圍內很低，約 10-16，在至少高達 150 V/μm 的範圍內，一直保持在很低的水準。另一方面，在 60 Hz 時，聚醯亞胺膜的交流擊穿電場值達到最小，為 450 V rms/μm。所有這些因素使得旋塗聚醯亞胺膜成為非常適合可靠的數位隔離器應用使用的絕緣材料。

圖 7 顯示了採用 30 μm 厚的聚醯亞胺膜的隔離器的湧浪性能。這些隔離器將通過高達 18 kV 的湧浪測試，對於負脈衝，第一次失敗的電壓為 19 kV，對於正脈衝，第一次失敗的電壓為 20 kV。

## 聚醯亞胺膜的老化

我們透過高壓耐久試驗研究聚醯亞胺的使用壽命。只要時間和電壓足夠，任何絕緣體都是可以擊

圖 6: 在晶圓級測量的旋塗聚醯亞胺膜本身具有的主要的電氣特性：(a) 直流導電率與電場之間的關係，(b) 交流擊穿電場分佈。

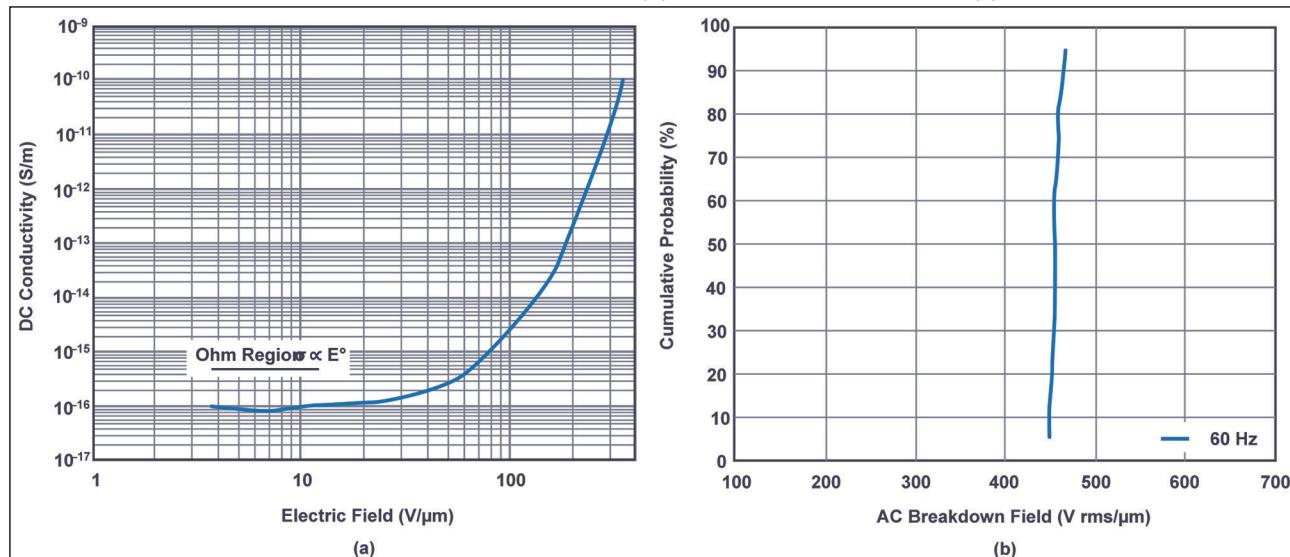
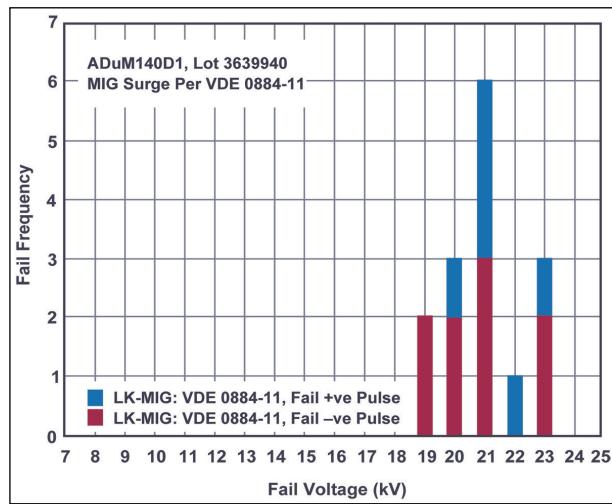
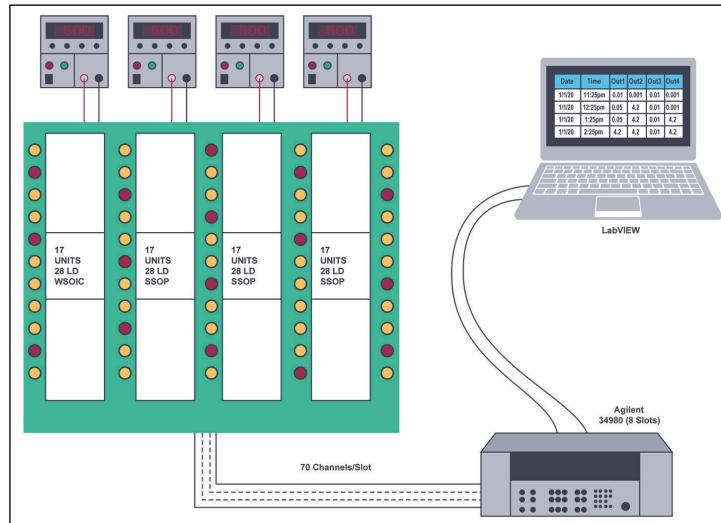
圖 7: 採用 30  $\mu$ m 厚的聚醯亞胺膜的隔離器的湧浪性能。

圖 8: 高壓耐久測試的實驗性設定。



穿的。圖 8 顯示了一個示例設定。將多個元件並聯在一起，由高壓電源對多組元件施加不同的高壓，使用開關 / 測量裝置 (例如 Agilent 34980 和電腦) 來監測這些元件被擊穿的時間。這個過程可能耗時長久，擊穿這些元件可能需要幾天到幾個月的時間。

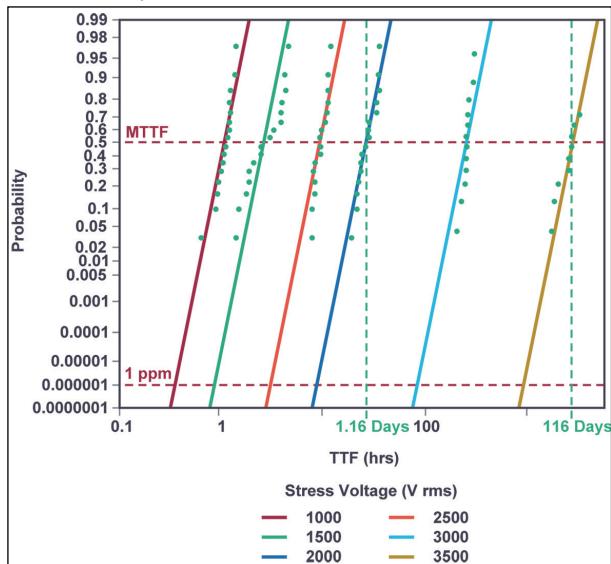
如圖 9 所示，分析元件故障的時間分佈可以透過威伯爾圖表來進行。對由 16 個零件組施加 6 種不同的電壓，每組都會形成不錯的威伯爾分佈圖。透過威伯爾圖，可以估算平均無故障時間 (MTTF)，或者在某些故障率 (例如 1 ppm) 下發生故障的時間。很明顯，在高壓下發生故障的時間比在低壓下發生

故障的時間較短。根據 VDE 0884-11，從最小到最大的 MTTF 需要跨越至少兩個數量級，在最低測試電壓下，63% 的故障時間會超過  $1E7$  秒或約 116 天。圖 9 顯示在這 6 種電壓下產生的資料集滿足這些要求。

為了推斷工作電壓，會基於應力電壓繪製失敗時間圖。對於基本絕緣，透過 20% 的降額電壓來決定工作電壓，此時，故障時間或 1000 ppm 下的使用壽命大於 24 年。同樣，對於增強絕緣，透過 20% 的降額電壓來決定工作電壓，此時，1 ppm 下的使用壽命大於 30 年。

主要的擊穿機制是透過電荷注入，這是由於電子直接從電極衝擊到聚醯亞胺表面區域所造

圖 9：採用 20 μm 厚的聚醯亞胺層的隔離器的威伯爾分佈圖。



成的。在  $HV_{ac}$  條件下，當電荷被注入到聚醯亞胺表面時，擊穿過程開始。電荷可以積留在表面的某些積留點。積留之後，電能釋放出來，儲存的靜電電能會導致局部機制緊張。透過量子啟動過程，其最終會引起局部自由體積（空隙或微裂隙），它們會形成更多局部積留點。如果  $HV_{ac}$  持續足夠長的時間，這個過程將導致絕緣能力持續降低，最終被電擊擊穿。

透過熱力學分析，使用壽命  $L^4$  可以如公式 1 所示：

$$L \sim \frac{e^{-(E - E_t)^n}}{(E - E_t)^m} \quad (1)$$

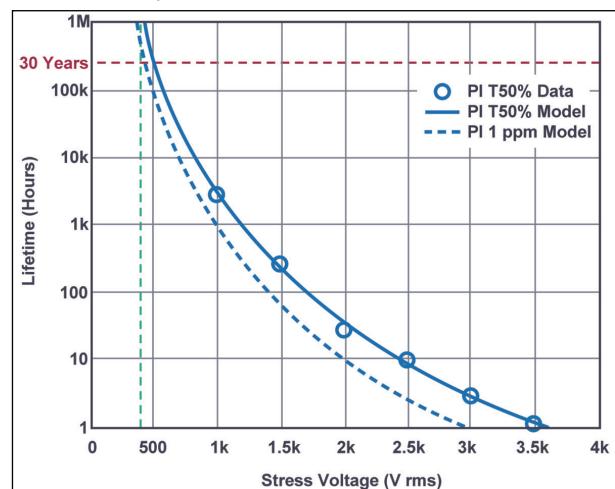
其中， $E_t$  是無電荷注入發生的閾值場， $m$  和  $n$  是比例常數。

我們按照在 ANSI/IEEE 標準 930-1987（「電絕緣電壓耐久性資料的統計分析 IEEE 指南」）中指定的程式，分析 iCoupler 元件的  $HV_{ac}$  耐受性資料，由此得出：

如公式 2 所示，這種唯象擬合被用於計算最短的使用壽命，因為它假定熱力學模型沒有指定閾值場。如果我們嘗試測量閾值場， $HV$  測試的持續時間會變得非常長。我們使用公式 2 來類比圖 10 中的故障時間。大家可以看到，模型和資料非常匹配。

$$L \sim e^{V^{-n}} \quad (2)$$

圖 10：採用 20 μm 厚的聚醯亞胺層的隔離器的故障時間圖。



我們還發現，iCoupler 元件在直流或單極交流電壓下的使用壽命比在雙極交流電壓下要長得多；至少高出兩個數量級。對於單極波形，積留電荷會在電極周圍形成一個內部場屏障區域，進一步阻止電荷注入聚醯亞胺層，如圖 11 所示。在雙極交流波形中，電場反向會阻止形成這種穩定的場屏障，積留區域會繼續侵入聚醯亞胺層，最終導致電擊擊穿。另一方面，在直流或單極交流電壓下， $SiO_2$  的使用壽命更短。

圖 10 所示的使用壽命是基於最壞情況下的雙極交流波形。對於單極交流或直流波形， $HV$  使用壽命甚至更長。本文採用的模型與聚醯亞胺絕緣相關，

圖 11：場屏障區域，積留電荷形成零淨電場。

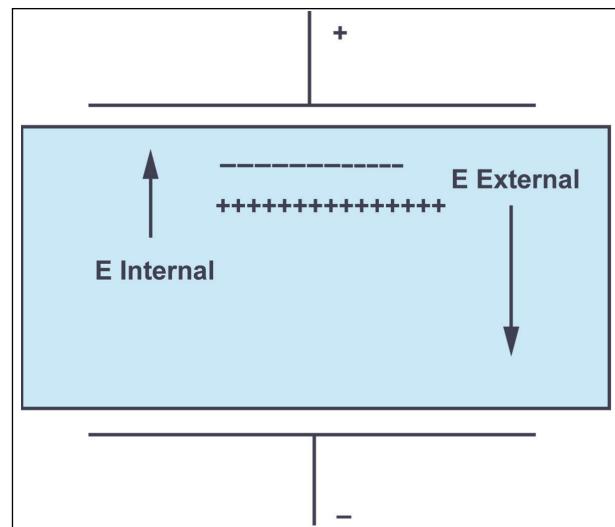
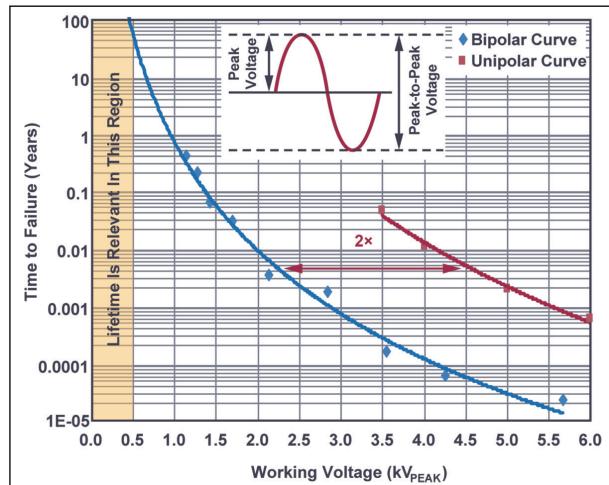


圖 12: 交流雙極電壓與單極電壓之間的故障時間比較。



與使用  $\text{SiO}_2$  級緣體作為主要的隔離手段的級緣體無關。同樣，用於預測基於  $\text{SiO}_2$  的數位隔離器 HV 使用壽命的模型與基於聚醯亞胺的隔離系統無關。

圖 12 顯示了聚醯亞胺薄膜在單極電壓和雙極電壓下的使用壽命對比。可以看出，在同樣的故障時間下，單極電壓的峰值應力電壓是交流雙極電壓的 2 倍。從根本來說，使用壽命由聚醯亞胺薄膜的峰對峰值電壓決定，而不是由其峰值應力電壓決定。

## 聚醯亞胺薄膜的結構改善

為了提升聚醯亞胺的高壓耐壓性，可以使用圖 13 所示的電荷注入屏障<sup>5,6</sup>。電荷注入屏障最好使用具有大帶隙和高介電常數的氧化物或氮化物。高介電常數有助於降低電極附近的電場，而大帶隙可以增大對電荷注入的電能屏障。

為了分析給定隔離系統的電荷注入，可以繪製能帶圖，如圖 14 所示。圖 13 顯示了隔離系統使用的 4 種重要材料，分別是：頂部線圈材料 Au、頂部線圈與底部線圈之間的隔離材料聚醯亞胺、作為電荷注入屏障的氧化物，以及 Au 下面的種晶層 TiW。

圖 13:(a) 不帶和 (b) 帶氮化物電荷注入屏障的變壓器隔離。

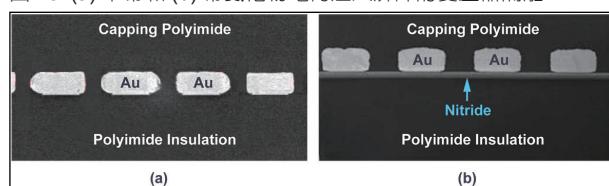
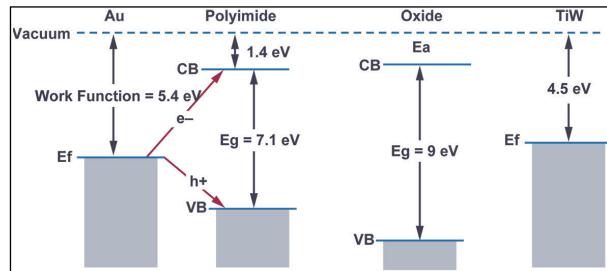


圖 14: 電荷注入的能帶圖。



根據能帶圖，可以計算出 Au 或 TiW 向聚醯亞胺、氧化物 (電子) 或孔中注入的電荷量。

圖 15 顯示了在 1000 V 下，測量得出的聚醯亞胺和採用 SiN 注入屏障的聚醯亞胺的充電電流隨時間的變化。相較於只使用聚醯亞胺，使用採用 SiN 屏障的聚醯亞胺時，穩態電流降低了超過 5 倍以上。突顯電荷注入過程明顯減少，衆所皆知，在高電場下，電荷注入過程是造成電老化的主要原因。

圖 15: 聚醯亞胺和採用 SiN 注入屏障的聚醯亞胺的充電電流比較 (1 kV 時)。

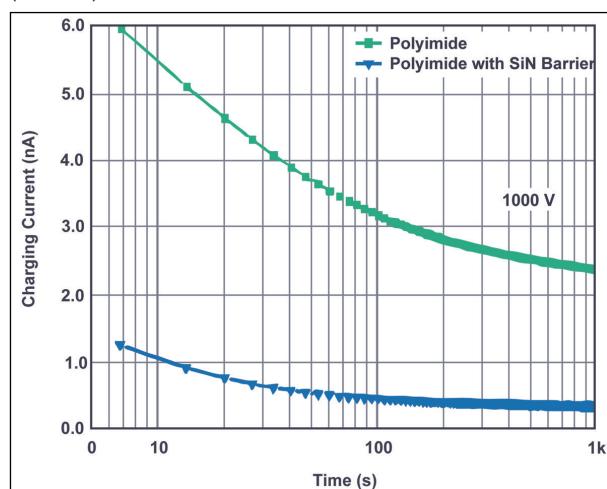
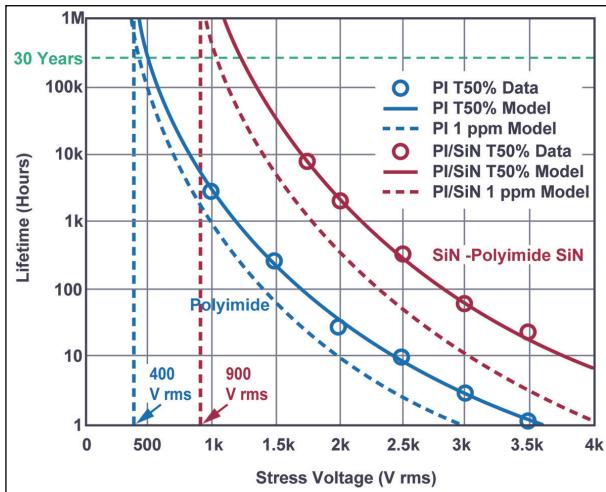


圖 16 顯示了採用聚醯亞胺和採用聚醯亞胺 / SiN 屏障的單晶片配置在 60 Hz、1 kV rms 至高達 3.5 kV rms 下的故障時間 (HVE 測試) 與施加的交流電壓。圖中顯示了 50% 時的使用壽命，以及 1 ppm 時對資料集的推斷值。此外，對於這兩種情況，還報告了在使用壽命為 30 年時的工作電壓 (推測)。採用聚醯亞胺級緣的工作電壓為 400 V rms，而改善後採用 SiN 注入屏障的數位隔離器的工作電壓 >900 V rms (1 ppm 時，電壓降額 20%

圖 16: 具和不具有 SiN 電荷注入屏障的聚醯亞胺隔離器的故障時間比較。



後為 750 V)。根據晶圓級分析比較結果，可以得出，是聚醯亞胺和金屬線圈之間的 SiN 注入屏障使用壽命和工作電壓得到了改善。這些 SiN 薄層會在空間電荷形成開啓時減少雙極電荷注入，從而降低電流，降低相關的熱效應，並且(很可能)延長在給定電壓下的使用壽命。

## 結論

從湧浪電壓到高壓耐受性，聚醯亞胺薄膜都具有卓越的高壓性能。我們已經確定這些膜的特性，可以透過使用具有大介電常數和大帶隙的電荷注入屏障來進一步增強其抗老化行為。本文詳細介紹了聚醯亞胺薄膜在數位隔離器中的應用，而其將是數

位隔離器建構隔離閘的卓越選擇。

## 參考電路

<sup>1</sup> 陳寶興。「採用 isoPower 技術的 iCoupler 產品：利用微變壓器跨隔離閘傳輸訊號和功率。」ADI，2006 年 4 月。

<sup>2</sup> 陳寶興、John Wynne、Ronn Klinger。「採用微型晶片內變壓器的高速數位隔離器。」Elektronik Magazine，2003 年 7 月。

<sup>3</sup> 橫跨隔離閘的湧浪：數位隔離器為加強絕緣確立標準。」ADI，2012 年 6 月。

<sup>4</sup> Len A. Dissado、Giovanni Mazzanti、Gian Carlo Montanari。「在電絕緣材料的使用壽命模型中整合空間電荷退化。」IEEE Transactions on Dielectrics and Electrical Insulation，第 2 卷，第 6 期，1995 年 12 月。

<sup>5</sup> Conor McLoughlin 等。「隔離器，以及構成隔離器的方法。」美國專利第 9,941,565 號。

<sup>6</sup> S. Diahm、L. O'Sullivan、E. Ceccarelli、P. Lambkin、J. O'Malley、J. Fitzgibbon、B. Stenson、P.J. Murphy、Y. Zhao、J. Cornett、A. Sow、B. Chen、S. Geary。「透過為數位隔離器應用客製氮化層介面，提升聚醯亞胺的隔離性能」。IEEE 第三屆國際電介質會議 (ICD)，2020 年 7 月。 CTA

# COMPOTECHAsia 暱書

每週一、三、五與您分享精彩內容

<https://www.facebook.com/lookcompotech>