

TLVR 高壓注意事項

電壓調節器 (VR) 指標的不斷變化引發越來越多挑戰性

■ 作者：Alexandr Ikriannikov

Analog Devices 首席應用工程師

TLVR 是一種相對較新的開發成果，技術人員仍在研究其技術細節和特性。本文重點關注 TLVR 的暫態特性，這會影響到磁隔離，以及整個主機板的電氣隔離和安全性問題。

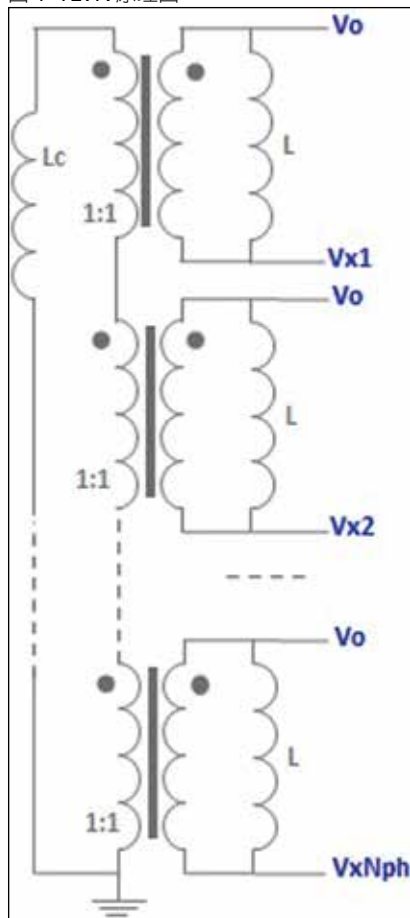
TLVR 和暫態特性

圖 1 所示為 TLVR 原理圖，用於多相位降壓型調節器。主電感繞組仍然連接在每相位的開關節點與 V_o 之間，而

增加的輔助繞組則彼此串聯，並與調諧電感 L_c 相聯。如果移除 L_c ，電路則恢復成 buck 轉換器中的分離電感。將 L_c 短路，則意味著每相位之間的相关性最強，具有最快的暫態效能，但會使電流紋波和效率變差。

TLVR 發生瞬變時，一個潛在問題是：所有輔助線圈繞組彼此串聯，

圖 1: TLVR 原理圖



成匝數比為 1:1 的典型變壓器。由於發生瞬變期間，buck 內的每一相位通常會啓動並對齊以改善效能：變壓器輔助側的電壓脈衝也將對齊。

考慮到 12V 至 1.8V 轉換應用中極具挑戰性的負載瞬變，所有相位上的高端 FET 都將盡可能快地打開，由此， $(V_{IN} - V_o) = 10.2V$ 電壓將同時作用到所有主線圈繞組，如圖 2 所示。在最差工作條件下，所有 1:1 變壓器將在其輔助側產生 10.2V 電壓，從而導致輔助側的電壓脈衝為： $(V_{IN} - V_o) \times N_{PH}$ 。這顯然威脅到系統的安全性。圖 2 給出了 TLVR 的典型粗略估值，主線圈繞組和輔助線圈繞組之間存在小的漏感，測得為 5nH。

圖 2: LVR = 150nH 的等效原理圖，最差條件負載暫態

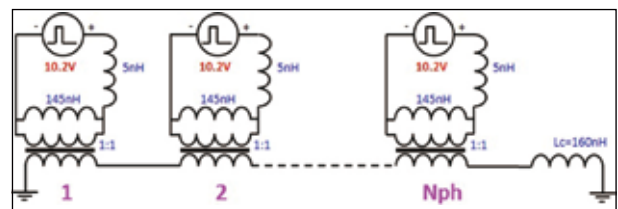


圖 3 所示為 $N_{PH} = 20$ 條件下的模擬，所有 V_X 開關節點具有 100ns 的 10.2V 脈衝。將所有輔助側 TLVR 電壓繪製成圖，可以看出串聯繞組產生的累積電壓。當 20 個相位鏈路輔助側繞組載入 $L_C = 160nH$ 時，將會導致以下高壓問題：a) 電路板電壓達到大約 123V；b) 如果將 L_c 斷開，電壓階躍可高達 197V。總電壓接近於最差工作條件下的數值： $(V_{IN} - V_o) \times N_{PH}$ 。

然而，圖 3 所示結果仍然過於樂觀。實際上，圖 3 中的模擬至少需要在 GND 平面和連接輔助側 TLVR 繞組的較寬走線之間添加寄生電容，大約為

圖 3: TLVR 最差工作條件下的暫態特性模擬：a) $L_C = 160\text{nH}$ ，b) L_C 開路， $N_{PH} = 20$

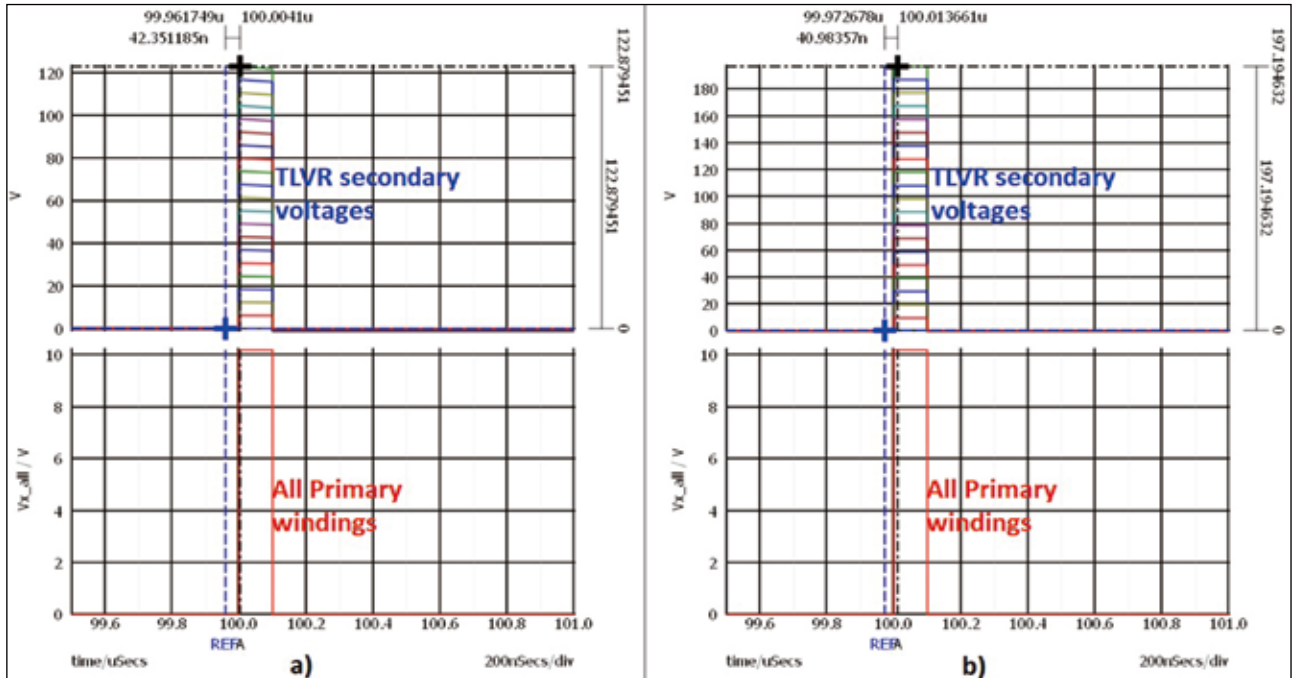
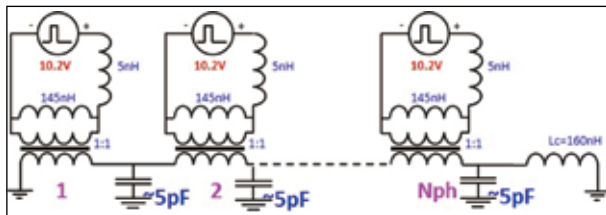
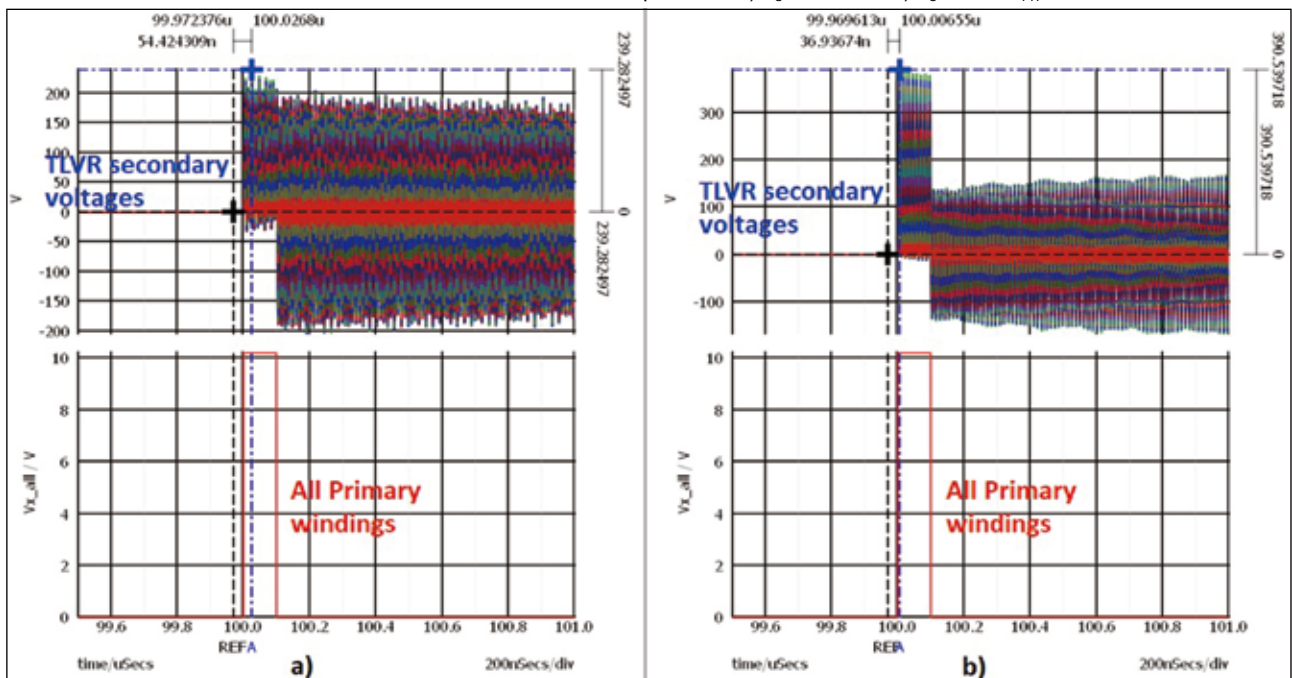


圖 4: 將電路板佈局寄生電容添加到 TLVR 等效電路的原理圖



5pF。圖 4 所示原理圖對應的模擬結果如圖 5 所示。寄生電容導致高 Q 值電路中出現大量的振盪。對於 $N_{PH} = 20$ 的相同情況下，當 $L_C = 160\text{nH}$ 時，電壓峰值為 239V；如果 L_C 從電路板上斷開，電壓峰值達到 390V。

圖 5: TLVR 最差工作條件下的暫態特性模擬，每個輔助側節點增加 5pF 電容，a) $L_C = 160\text{nH}$ ，b) L_C 開路， $N_{PH} = 20$



注意，電路板佈線寄生電容值實際上並不重要——僅影響振盪頻率和包絡，但不影響幅值。

緩解這種情況的一種方法是確保各相位在發生瞬變期間不對齊工作，這顯然會給暫態回應帶來限制。另一方法是限制連接的 TLVR 相位數。但是，由於 N_{PH} 足夠高才能有效降低電流紋波並提高效率，而 N_{PH} 足夠低才能限制最差條件下的輔助側電壓，實際應用中如何對這些限制加以平衡？

NPH 鏈路考量

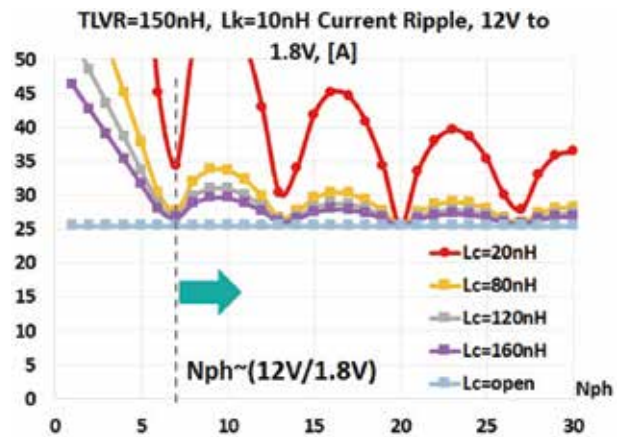
圖 6 所示曲線對耦合電感和 TLVR 的歸一化電流紋波進行了對照，以 V_o 為變數的函數 ($V_{IN} = 12V$)。該圖從分離電感 L (紅色曲線) 開始，給出了不同數量 N_{ph} 的結果，a) 單個耦合電感的磁耦合，或 b) TLVR 鏈路。假設工作條件：TLVR = 150nH，漏感為 5nH， $L_C = 120nH$ 。對於 C_L ，假設耦合比 $L_M/L_K = 5$ 。根據 N_{PH} ，磁耦合電感可以顯著降低具有相同電感值 L 的分離電感的電流紋波。另一方面，TLVR 的電流紋波則始終大於具有相同電感值 L 的分離電感的情況。TLVR 電流紋波在 $D = k/N_{PH}$ 區域有一個下陷。增加鏈路相數顯然有利於降低 TLVR 的電流紋波 (圖 6b)。

圖 7 給出了電流紋波隨 N_{PH} 的變化曲線，TLVR = 150nH， L_C 採用不同值。較低的 L_C 引入較

大誤差，但趨勢非常清晰：減少 N_{PH} 或降低 L_C 會造成電流紋波增大。注意，TLVR 始終比“基礎分離電感” ($L_C = \text{開路}$) 的紋波大。為保證電流紋波的影響受控，可計算得出所連接的最小相數大 N_{PH_min} 約為 $1/D$ 。也就是說，將 N_{PH} 至少增大到電流紋波曲線中的第一個下陷處，此時不同相位數的工作週期接近於交疊。

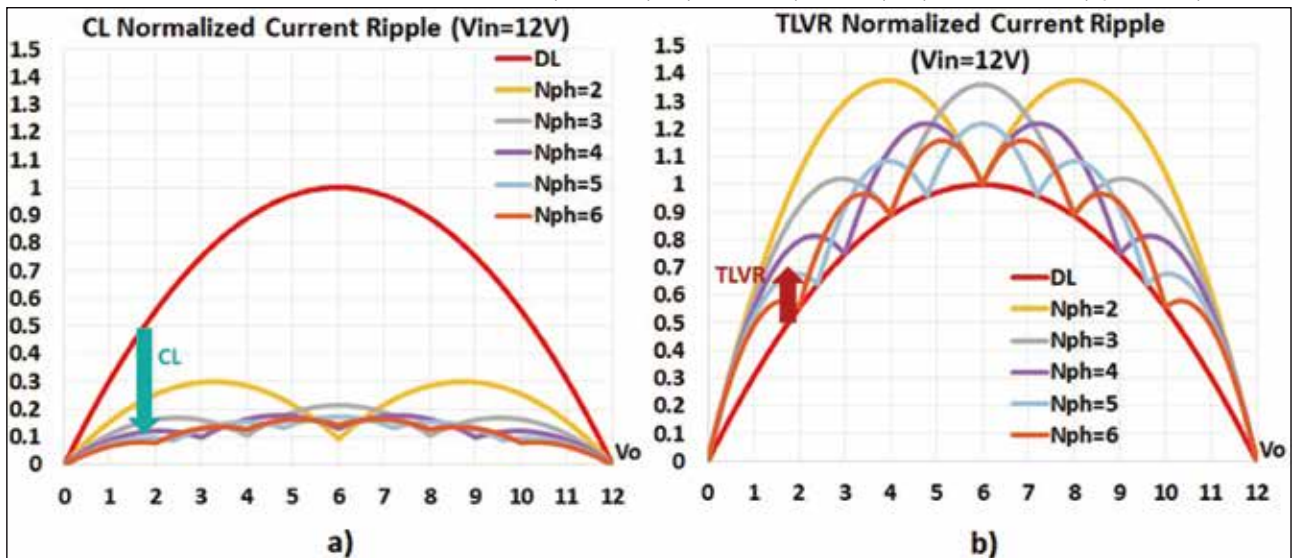
$$N_{ph_min} = \frac{V_{in}}{V_o} \quad (1)$$

圖 7: TLVR = 150nH，不同 L_C 下計算得到的電流紋波，隨所連接的 N_{PH} 而變化 ($V_{IN} = 12V$, $V_o = 1.8V$, $f_s = 400kHz$)



另一個結論是，所需的最小連接相數將隨著 V_o 的降低而增大，如式 (1) 所示。對於 $V_{IN} = 12V$ 、 $V_o = 1.8V$ ，TLVR 方案所要求的 N_{PH_min} 大約為 6；而

圖 6: 不同 N_{PH} 下計算的歸一化電流紋波，作為 V_o 的函數 ($V_{IN} = 12V$)，a) 耦合電感 ($L_M/L_K = 5$)，b) TLVR = 150nH ($L_C = 120nH$)



對於 $V_o = 0.8V$, N_{PH_min} 約為 15, 參見圖 8。當然, 如果能夠容忍電流紋波以及效率的進一步影響, 也可接受較小數量 N_{PH} 。

假設 12V 至 1.8V 轉換應用中, 設計目標是連接 $N_{PH} = 6$, 以保持 TLVR 電流紋波較低。圖 9 所示為原邊所有相位具有 100ns 脈衝 ($V_{in} - V_o$) 時, 輔助側 TLVR 的電壓。當 $L_c = 120nH$ 時, 輔助側電壓可達 77V。如果從 PCB 斷開 L_c , 空載時輔助側電壓振盪幅度高達 113V。

圖 8: TLVR = 150nH, 不同 L_c 下計算得到的電流紋波, 隨 N_{PH} 而變化。 $V_{in} = 12V$, $V_o = 0.8V$, $f_s = 400kHz$

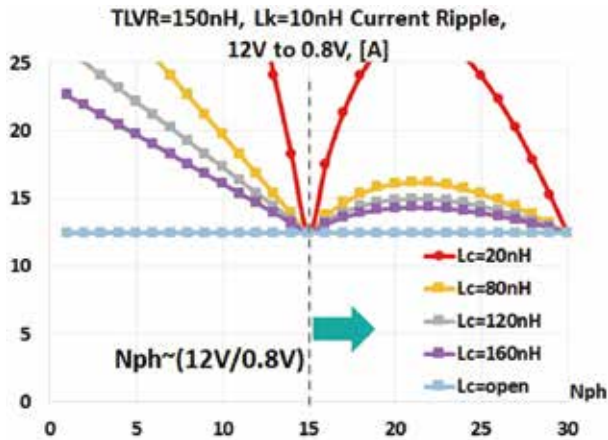
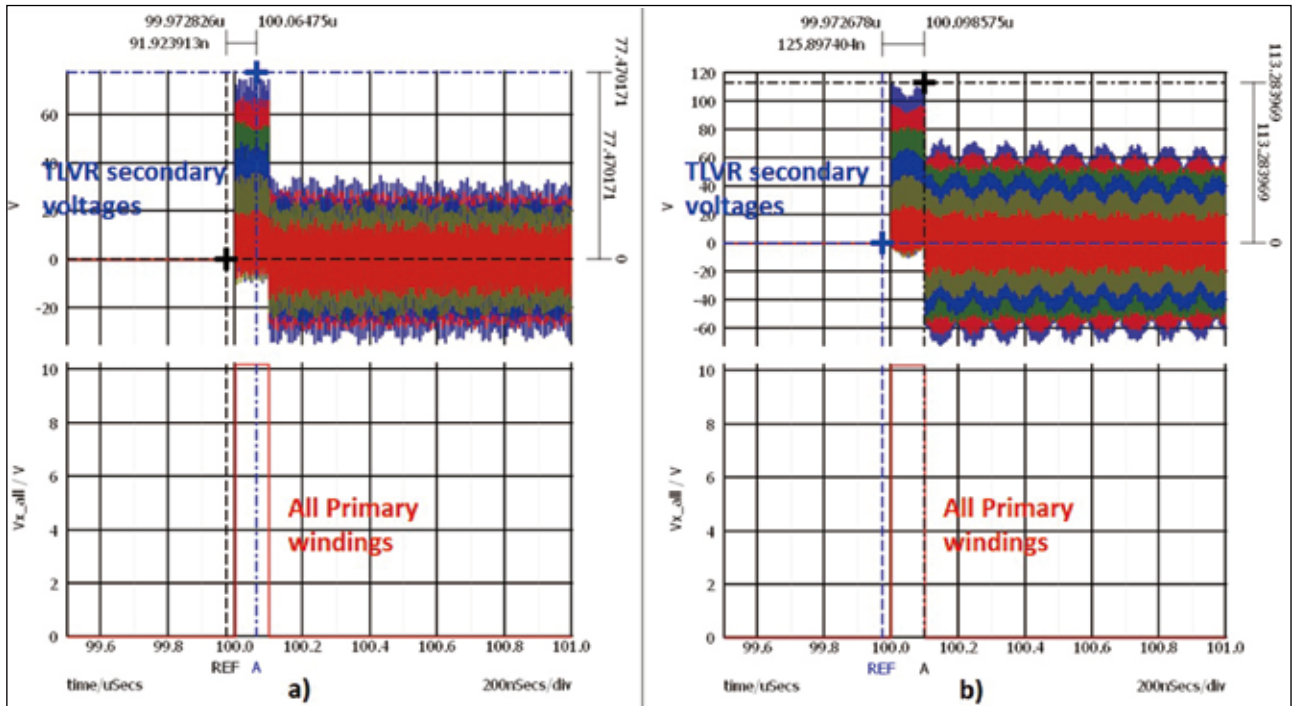


圖 9: TLVR 最差條件下性的暫態模擬, 每個輔助側節點增加 5pF 電容, a) $L_c = 120nH$, b) L_c 開路, $N_{PH}=6$



最差工作條件下, 輔助側 TLVR 電壓的粗略估計如式 (2) 所示, 其中乘數 “2” 源於振盪而非脈衝波形。

$$V_{peak} = 2N_{ph}(V_{in} - V_o) \quad (2)$$

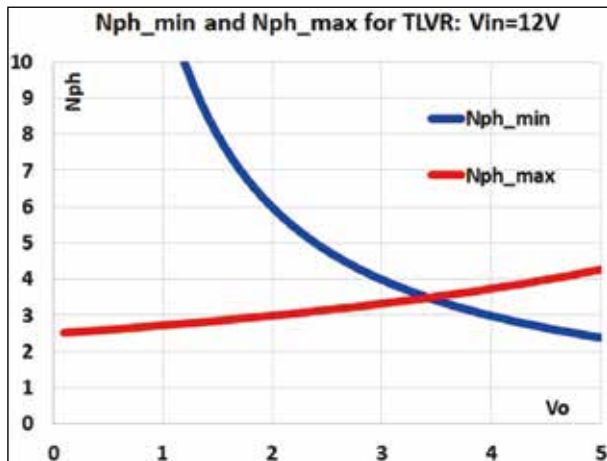
相應地, $N_{PH} = 20$ 時, 所估算的 V_{PEAK} 為 408V; $N_{PH} = 6$ 時, V_{PEAK} 為 122V, 分別對應於所模擬的圖 5b: 377V 和圖 8: 113V。

為了保證最差工作條件下, 輔助側電壓小於相應的最小 V_{PEAK} , N_{PH_max} 估算公式如式 (3) 所示。假設最大電壓額定值為 60V, 12V 至 1.8V 轉換設計中, $N_{PH_max} < 2.9$; 對於 12V 至 0.8V 轉換電路, $N_{PH_max} < 2.6$ 。這就帶來了保持電流紋波受控的問題, 因為當 $V_o = 1.8V$ 和 $V_o = 0.8V$ 時, 分別有 $N_{PH_min} = 6$ 個 $N_{PH_min} = 15$ 。如果安全等級要求將電壓限制在足夠低的幅度, 實際應用中, 似乎會額外增大電流紋波, 預計會顯著影響效率。

$$N_{ph_max} < \frac{V_{peak}}{2(V_{in}-V_o)} \quad (3)$$

圖 10 所示為 N_{PH_min} (效率) 和 N_{PH_max} (安全性) 曲線，以 V_o 為變數。假設安全等級要求 $V_{PEAK} = 60V @ V_{IN} = 12V$ 。只有當 V_o 達到 3.5V 以上時，才可能在 N_{PH_min} 和 N_{PH_max} 之間存在可能的解決方案；而對於較低的輸出電壓，出於對安全性的考慮， N_{PH_max} 將占主導地位，由此可能出現較高電流紋波，以及相應的效率下降。

圖 10： N_{PH_min} (效率) 和 N_{PH_max} (安全性) 作為 V_o 的函數，假設安全等級 $V_{IN} = 12V$ ，安全等級為 $V_{PEAK} = 60V$



當然，如果減小 N_{PH} ，由於每個連接組都需要一個調諧電感 L_C ，也會造成調諧電感總量增多。

總結

TLVR 是對分離電感在多相位電源設計中的改進，但它在改善暫態特性的同時引入了較大的電流紋波，致使效率降低。為了限制電流紋波的影響，建議所連接的 $N_{PH_min} > V_{IN}/V_o$ 。從安全性角度看，如果 PCB 在最差工作條件下需要限制電壓 V_{PEAK} ，則要求連接的相數 $N_{PH_max} < V_{PEAK}/((V_{IN} - V_o) \times 2)$ 。安全性的優先順序通常高於對電流紋波的要求，因此，採用 TLVR 可能存在電流紋波的影響，並犧牲一定的效率。

緩解高壓問題的另一種可能性是，確保控制器對齊操作的相位數始終不超過某個最大值，根據上文討論，60V 高壓限制對應的最大 N_{PH_max} 為 2 至 3 相位。該方法的挑戰在於它將限制系統的暫態回應速度。此外，還應考慮在穩態條件下出現過多的相交疊工作的問題。CTA

ADI 宣布該公司陳寶興博士當選 IEEE 會士

Analog Devices, Inc. 宣佈其技術院士 (Fellow) 陳寶興博士當選為 2022 年度 IEEE 會士，以表彰其於整合訊號 - 功率隔離和整合磁性元件方面的貢獻。IEEE 院士為電機電子工程師學會 (IEEE) 最高階之會員資格，象徵科技界所授予之崇高榮譽及重要的生涯成就。每年獲選院士的人數不得超過總參與投票人數的千分之一。

陳寶興博士表示：「能當選為 IEEE 會士我倍感榮幸。這項榮譽也見證了 ADI 在數位隔離技術方面的領先地位，而這完全基於公司隔離團隊數十年來的不懈努力。我很幸運能在這樣一個鼓勵和重視創新的協作環境中工作。」

陳寶興博士於 1997 年加入 ADI，並於 2010 年獲選為 ADI 院士。作為隔離技術團隊專家，他領導團隊開創了 iCoupler 和 isoPower 數位隔離技術，至今並持續各種創新，現已出貨的隔離通道數超過 44 億個，同時並負責領導 ADI 的晶片級熱電採集器研發工作。陳寶興博士先後發表 40 餘篇論文，並擁有 52 項美國專利。除擔任美國東北大學電氣和電腦工程系兼任教授之外，同時也是《IEEE 電源電子會刊》的副主編。陳寶興博士擁有密西根大學的物理學博士學位和電氣工程碩士學位，以及中國南京大學物理學學士學位。

IEEE 為全球先進科技的頂尖專業協會，旨在促進人類科技進步。所擁有超過 40 萬會員遍及 160 餘國，該協會於眾多領域皆屬權威組織，範圍涵蓋航太系統、電腦、電信、生醫工程、電力，以至於消費性電子領域等。



照片人物：陳寶興博士

在 LTspice 中應用拉普拉斯變換對傳遞函數進行建模

傳遞函數用於電子系統的設計，例如濾波器、電源和其他控制系統。傳遞函數的頻域分析涉及到拉普拉斯變換。本文探討 LTspice 中的傳遞函數實現方案，將理想的回應與建模的實現方案進行比較，並提供多個有用示例。有一些檔案可以協助理解和實踐本主題。

■ 作者：Joseph Spencer / ADI 現場應用工程師

簡介

當我們想要分析一個系統的輸出如何隨輸入變化時，會使用傳遞函數。這個系統可以是電阻分壓器的輸出電壓，也可以是您在踩油門時汽車的速度。為了分析系統，我們需要瞭解，當與頻率範圍內的輸入比較時，其輸出振幅和相位如何。為此，我們使用拉普拉斯變換。

$$F(s) = \int_0^{\infty} f(t)e^{-st} dt$$

目前有許多資源對拉普拉斯變換的數學邏輯和直覺性都展開了探討。為了達到我們的目的，我們可以把它看成一個數學工具，它讓我們能夠操作增

圖 1: 傳遞函數。

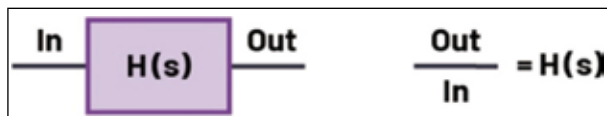
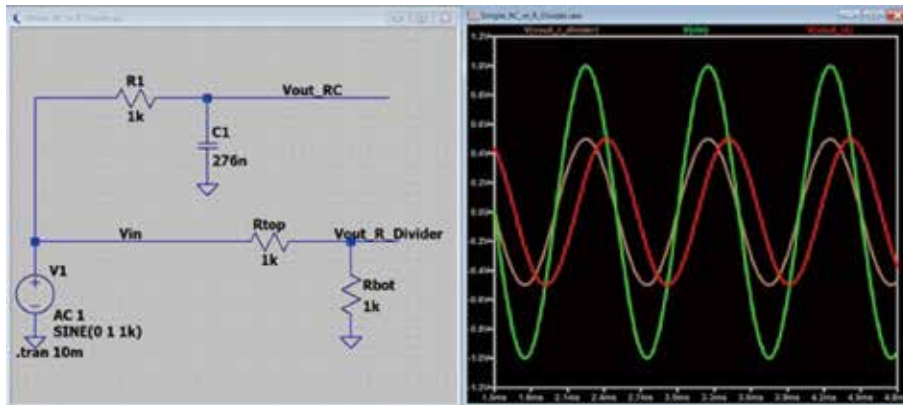


圖 2: 電阻分壓器和 RC 電路都將振幅降低一半，其中 $f = 1 \text{ kHz}$ 。RC 電路還會導致延遲。



益、頻率、相位和系統的指數回應。

圖 1 顯示了傳遞函數的基本思路。

圖 2 顯示了兩個不同的傳遞函數。電阻分壓器可以簡單表述為：

$$H(s) = \frac{1}{2} \quad (1)$$

RC 電路則使用稍複雜一些的公式 2 進行表述：

$$H(s) = \frac{1}{R + \frac{1}{sC}} = \frac{1}{1 + sRC} = \frac{1}{1 + \frac{s}{\omega_p}} \quad (2)$$

透過以這種形式來表述傳遞函數，我們可以從極點與零點角度來討論。這裡，在 $\omega_p = 1/RC$ 對應的位置有一個極點。雖然 RC 電路（紅色曲線）的 1 kHz 輸出與電阻分壓器的振幅相同，但其相位延遲較為明顯。透過使用拉普拉斯變換，我們可以表述 RC 電路的增益和相位如何隨頻率變化。可以參

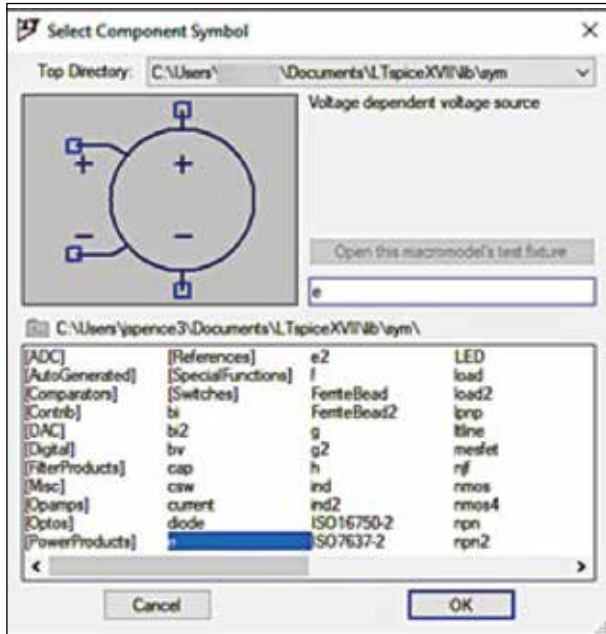
考示例檔 Simple_RC_vs_R_Divider.asc。¹

LTspice 中的拉普拉斯變換語法

要在 LTspice 中實現拉普拉斯變換，首先要在示意圖中加入一個與電壓相關的電壓源。其對話方塊如圖 3 所示。

右鍵點擊電壓源元素，打

圖 3: 加入一個與電壓相關的電壓源。



開元件屬性編輯器。在值欄位中，輸入 "Laplace = "，後接您的公式，其中應包含複變數 "s"。

在圖 4 中，{C} 和 {R} 包含在大括弧中，所以我們可以使用 .step spice 命令來重複使用某些值。

圖 5 模擬顯示一個 RC 阻抗分壓器的階躍回應，以及使用拉普拉斯變換表述的對等傳遞函數。運行模擬，² 我們可以看到，兩個輸出是匹配的。

在傳遞函數增大的過程中，我發現使用代碼編輯器非常有用，它可以自動重點顯示匹配的括弧。在文字編輯器中輸入公式，然後將其複製到 LTspice

圖 5: 一個簡單的 RC 電路，以及對等的拉普拉斯變換。

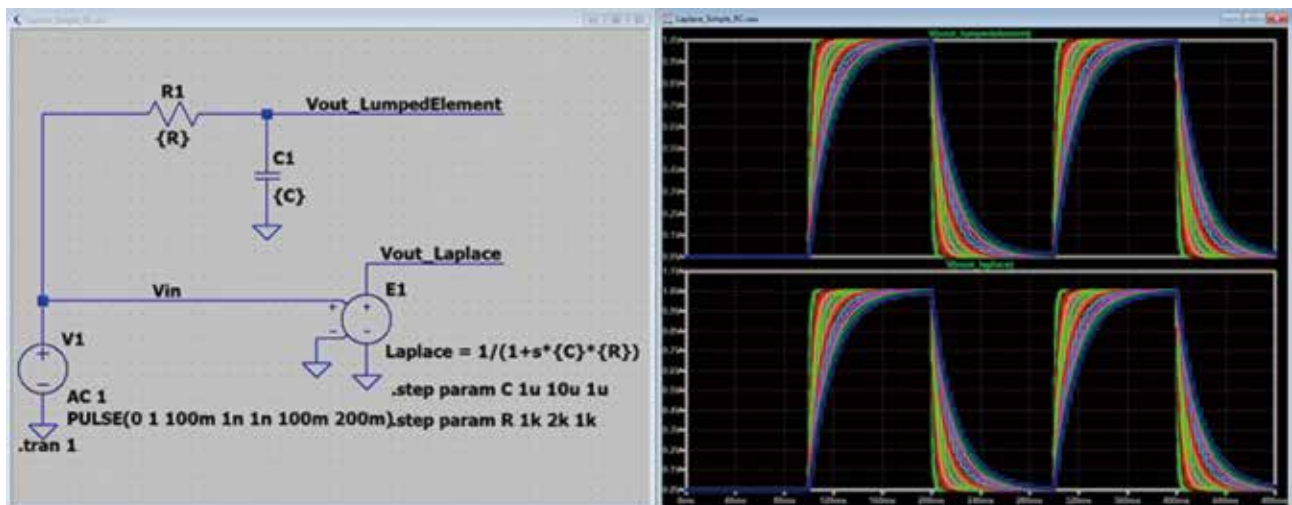


圖 4: 在值欄位中輸入公式。

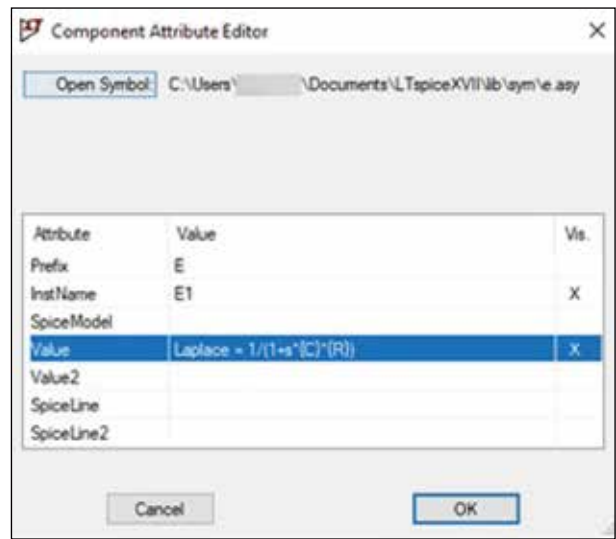
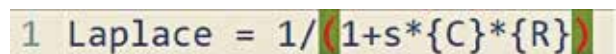


圖 6: 利用文字編輯器的語法重點顯示功能。



對話方塊中。參見圖 6。

關於極點和零點的回顧

公式 3 提供了一個傳遞函數示例。

$$H(s) = \frac{\omega_{p0}}{s} \times \frac{1 + \frac{s}{\omega_z}}{1 + \frac{s}{\omega_{p1}}} \quad (3)$$

拆解公式 3 的各個部分，我們首先會看到 ω_{p0}/s 項。這表示一個原極點。原極點與積分器同義，用以在低頻率下提供極高增益，從而消除控制系統中的穩態誤差。原極點產生恆定的 90° 相位延遲，

以及 -20 dB/十倍頻程的增益回應。 ω_{p0} 項表示增益因為原極點滾降至 0 dB 時的頻率。

求分子和分母的根可以分別得出零點和極點頻率。注意極點 / 零點頻率是由這些根的幅度 (即絕對值) 提供的。零點導致產生 90° 相位增幅, 且其頻率周圍的增益增大。極點導致產生 90° 相位延遲, 且其頻率周圍的增益降低。

如果將示例傳遞函數表述為:

圖 7: 極點和零點的實現。

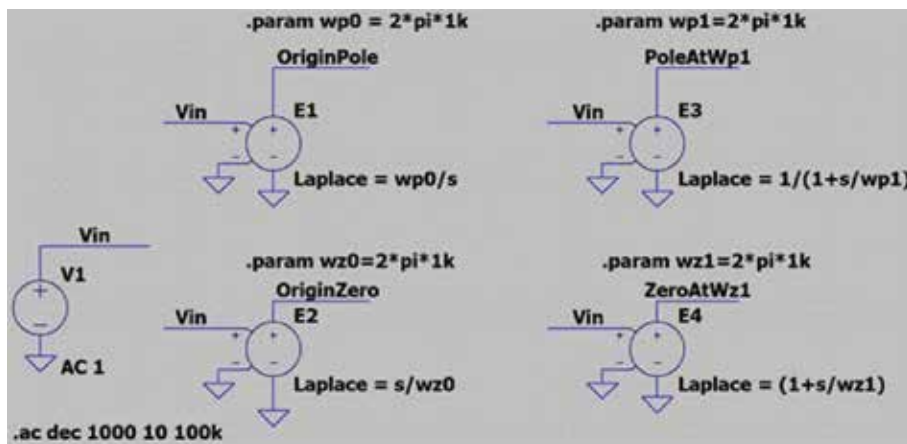
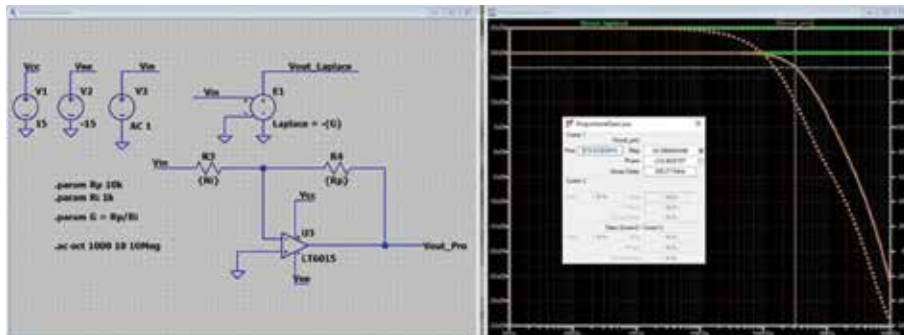


圖 8: 極點和零點 (均在 1 kHz 頻率下) 的頻率和相位回應。



圖 9: 比例增益。



$$H(s) = \frac{s}{\omega_{z0}} \times \frac{1 + \frac{s}{\omega_z}}{1 + \frac{s}{\omega_{p1}}} \quad (4)$$

最前方的 "s" 項現在表示原點處的零點。原點處的零點是純微分器的代表。它具有恆定的 90° 相位增幅, 增益隨頻率增大, 在頻率為 ω_{z0} 時達到 0 dB 增益。

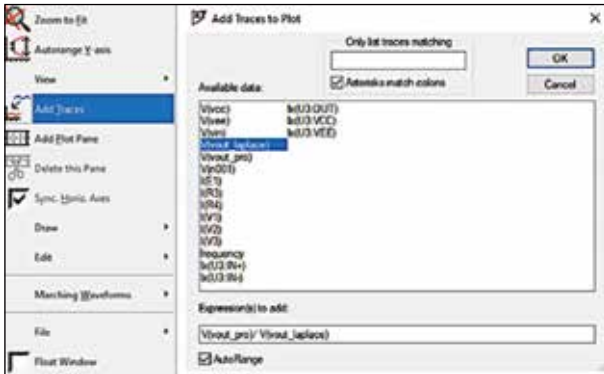
在圖 7 所示為這些不同極點和零點的實現。每個實現方案的頻率都為 1 kHz。得出的每個實現方案的增益和相位如圖 8 所示。可以參考示例檔 PoleZeroExamples.asc。³

比較理想和建模的實現方案

透過使用 LTspice 來對傳遞函數進行建模, 您可以利用龐大的建模元件庫。在第一個示例中, 我們來看看提供比例增益的反相運算放大器。在理想實現中, $H(s) = -R_p/R_i$ 。這應該會導致簡單的輸入電壓縮放, 以及 180° 相移。但如圖 9 所示, 在約 320 kHz 時, 對比理想增益, 增益滾降 3 dB, 且相位發生了明顯偏移。其推斷依據是 LT6015 的增益頻寬為 3.2 MHz, 圖 9 所示電路的增益為 -10 V/V。

在 LTspice 中, 您可以在波形檢視器中輸入您自己的公式。如果我們想要查看理想公式與運算放大器電路的增益和相位差, 那麼我們可以增加新波形。操作方式為, 右鍵點擊波形檢視器, 然後選擇增加曲線。然後, 可以增加運算式, 以得到一個節點除以另一個節

圖 10: 增加計算出的波形。



點 (即 $V(\text{vout_pro})/V(\text{vout_laplace})$) 的繪圖。參見圖 10。

其增益和相位比較如圖 11 所示，從圖中很明顯可以看出，在低頻率下，增益差為 0 dB，無相位差。可以參考示例檔 ProportionalGain.asc。⁴

二階 RLC 系統

Simon Bramble 的文章「二階系統電子控制理論：為工程師提供的實用分析」提供了二階系統

圖 11: 比較兩個波形的增益和相位。

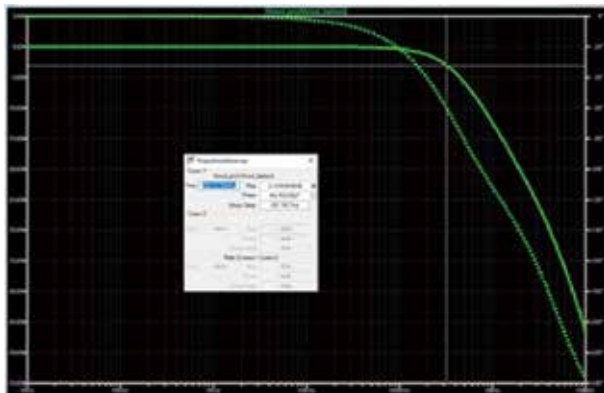
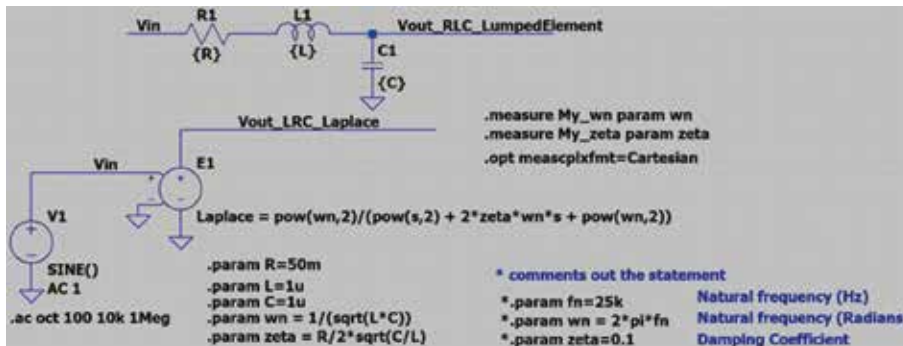


圖 12: 二階 RLC 系統。



的一般形式。⁵

$$H(s) = \frac{\omega_n^2}{s^2 + 2\zeta\omega_n s + \omega_n^2} \quad (5)$$

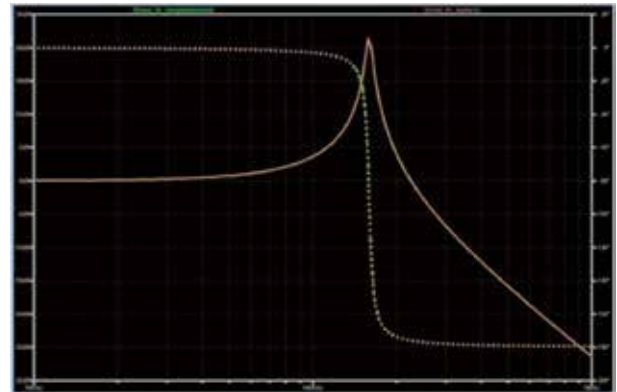
當表示為 LRC 時，我們可以使用以下公式：

$$\omega_n = \frac{1}{\sqrt{LC}}, \zeta = \frac{R}{2} \times \sqrt{\frac{C}{L}}$$

LTspice 實現方案如圖 12 所示。在該示例中，您可以指定 R、L 和 C，或者，您可以指定阻尼因數 ζ 和諧振頻率 ω_n 。

這個二階系統的頻率回應如圖 13 所示。圖中所示的峰化通常不可取，在進行設計時，例如，為降壓穩壓器設計輸入 EMI 濾波器時，通常需要對這一峰化進行衰減。可以參考示例檔 LRC_AC_Analysis.asc。⁶

圖 13: RLC 頻率回應。



微分器和安全極點

微分器如圖 14 所示。

和預期的一樣，原點處的零點導致增益在頻率範圍內增加 20 dB/十倍頻程。微分器用於提升對高頻率訊號的回應。實際上，我們並不會使用純微分器，而是會在實現過程中加入一個安全極點。加入安全極點是為了使系統不會對高頻率雜訊太過敏感。此外，請注意運算放大器實現方案中顯示的諧振峰值。在嘗試控制系統時，這個峰值最終可能會造成問題。

圖 14: 微分器。

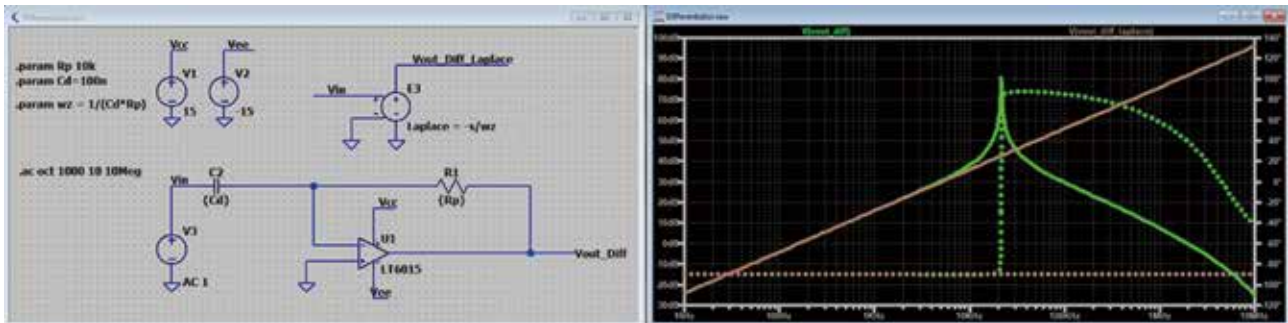


圖 15: 包含安全極點的微分器。

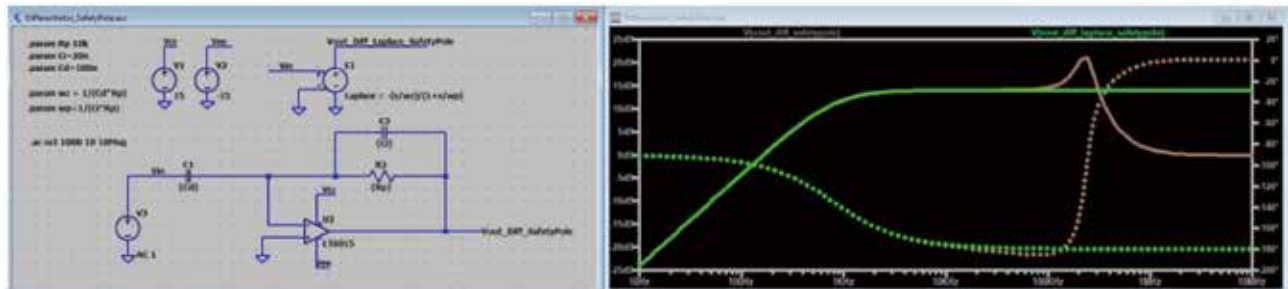


圖 14 所示的實現方案會在以下頻率時達到零 (增益達到 0 dB)

$$f_z = \frac{1}{2\pi \times 100 \text{ nF} \times 10 \text{ k}\Omega} = 159 \text{ Hz} \quad (6)$$

在我們的示例中，安全極點在此值的 5 倍處實現。圖 15 顯示包含安全極點的微分器實現方案。我們所需的極點頻率為 $5 \times 159 \text{ Hz} = 796 \text{ Hz}$ 。為了實現這個頻率，我們會使用電容值為輸入電容的 1/5 的回饋電容。計算整個傳遞函數的公式為：

$$H(s) = \frac{-s}{\omega_z} \times \frac{1}{1 + \frac{s}{\omega_p}} \quad (7)$$

其中 $\omega_z = 1/R_p C_d$ ， $\omega_p = 1/R_p C_i$ 。模擬 (參見圖 11) 顯示，在接近極點頻率時，該安全極點會將增益和相位雙雙降低。由運算放大器導致的峰化也會降低。

一階加延遲 (FOPD)

在對系統的行為建模時，FOPD 模型是一個有用工具。有關更完整的說明，請閱讀 John D. Hedengren 博士的「動態過程建模」報告。⁷ 簡而言之，過程可以用固定延遲、滿量程回應和時間常

數來描述。要實現固定延遲，我們會利用下方的拉普拉斯變換：

$$L\{\delta(t - \tau)\} = e^{-\tau \times s} \quad (8)$$

注意，時間常數由 $1 - 1/e = 63.2\%$ 定義。FOPD 模型表示為：

$$H(s) = \frac{k_{pF}}{1 + s \times \tau_F} e^{-s\theta_F} \quad (9)$$

k_p = 滿量程輸出

τ_F = 時間常數

θ_F = 時間延遲

圖 16 顯示的是滿量程為 100、時間常數為 10 s、延遲為 1 s 的系統實現方案。因為是在 $t = 1 \text{ s}$ 時應用輸入階躍，所以緊接著在圖 17 中 $t = 12 \text{ s}$ 時，輸出為 63.2 V。可以參考模擬檔 FOPD.asc。⁸

圖 16: 一階加延遲模型。

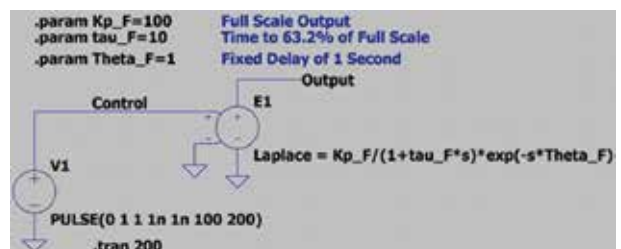
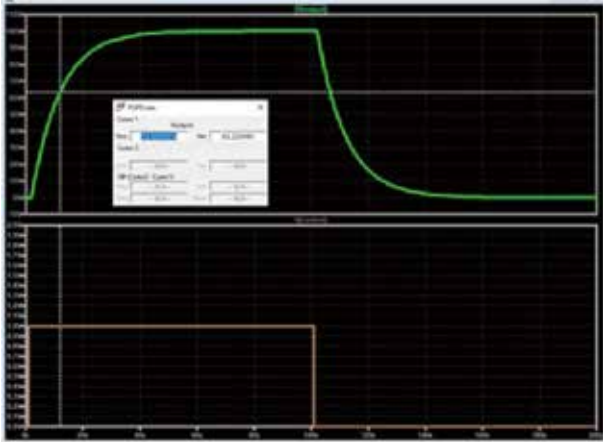


圖 17: 對輸入階躍的一階加延遲回應。



在 LTspice 中設計補償器

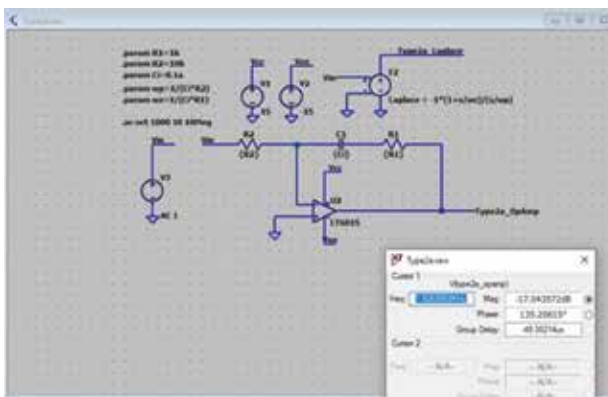
控制系統設計是跨越多個學科的複雜領域。補償器是閉迴路控制系統的一個關鍵組成部分。在得出被控系統的傳遞函數之後，就需要設計補償器來調節增益和相位，使閉迴路電路實現穩定性和高性能。

PI(2a 型) 補償器

許多系統可以使用 2a 型補償器進行補償，它由原極點 (積分器) 和一個零點構成。負反饋提供 180° 相位延遲，而原極點另外導致 90° 固定延遲。透過加入一個零點，可以在更高頻率下消除這個額外的 90° 相移。透過使用這種方法，我們可以確定在特定頻率下需要多少相移，並據此增加零點。

基於運算放大器的 2a 型控制器如圖 18 所示。2a 型傳遞函數可以表示為：

圖 18: 基於運算放大器的 2a 型補償器。



$$H(s) = -\frac{1 + \frac{s}{\omega_z}}{\frac{s}{\omega_p}} \quad (10)$$

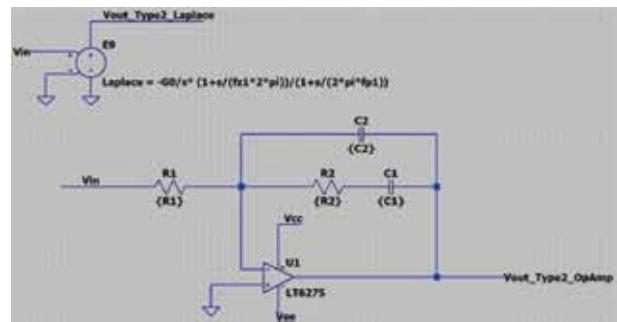
原極點頻率公式為 $\omega_p = 1/R_2C_1$ ，零點頻率為 $\omega_z = 1/R_2C_2$ 。

在此情況下，運算放大器的作用很明顯，導致增益和相位在更高頻率下相比理想值雙雙滾降。可以參考示例檔 Type2a.asc。⁹

2 型補償器

2 型補償器由一個原極點和一個極點 / 零點對構成，表現形式如圖 19 所示。

圖 19: 2 型補償器。



計算傳遞函數的公式為：

$$H(s) = -\frac{G_0 \left[1 + \frac{s}{\omega_{z1}} \right]}{s \left[1 + \frac{s}{\omega_{p1}} \right]} \quad (11)$$

極點 / 零點的位置為：

$$\omega_{z1} = \frac{1}{R_2 C_2}, \quad \omega_{p1} = \frac{1}{R_2 \frac{C_1 C_2}{C_1 + C_2}}, \quad G_0 = \frac{1}{R_1 (C_1 + C_2)} \quad (12)$$

此時，設計人員會面臨一個兩難的情況。R 和 C 的選擇對極點和零點都會產生影響。此外，還需

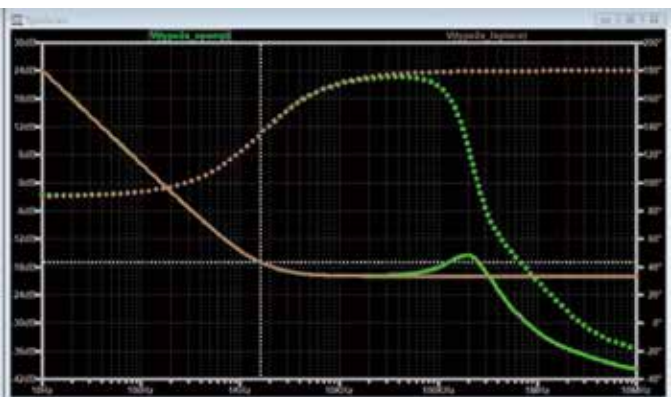
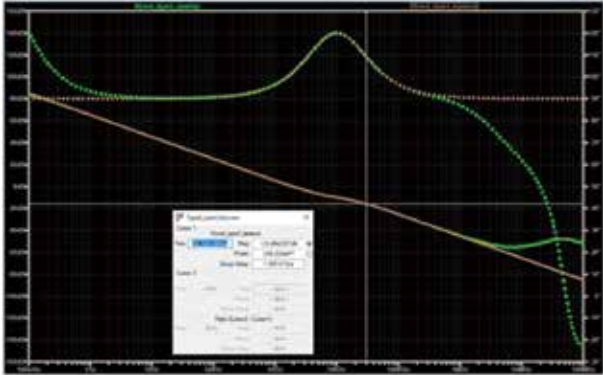


圖 20:2 型相位和頻率回應。

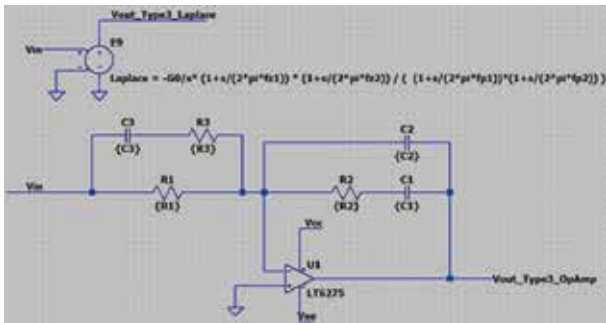


要確定加入極點和零點的位置。《設計線性和切換電源的控制迴路》一書推導了如何完成設計過程，並提供了一個相關示例。為了幫助讀者理解，我們在 LTspice 示例檔 Type2_autoCalcs.asc 中採用並說明了此方法。¹⁰ 該示例的輸出如圖 20 所示。該示例達成了在 10 kHz 時實現 10 dB 衰減和 30° 相位增幅的目標。和之前一樣，運算放大器在更高頻率下會顯示出其非理想特性。

3 型補償器

3 型補償器的表現形式如圖 21 所示。

圖 21:3 型補償器。



實現這個更複雜的傳遞函數是為了獲得更大的相位增幅。負反饋提供 180° 初始延遲。但是現在，我們能夠使用兩個零點，可以將相位增加 180°。透過加入兩個極點使高頻率增益和相位出現滾降。計算傳遞函數的公式為：

$$H(s) = -\frac{G_0 \left[1 + \frac{s}{\omega_{z1}}\right] \left[1 + \frac{s}{\omega_{z2}}\right]}{s \left[1 + \frac{s}{\omega_{p1}}\right] \left[1 + \frac{s}{\omega_{p2}}\right]} \quad (13)$$

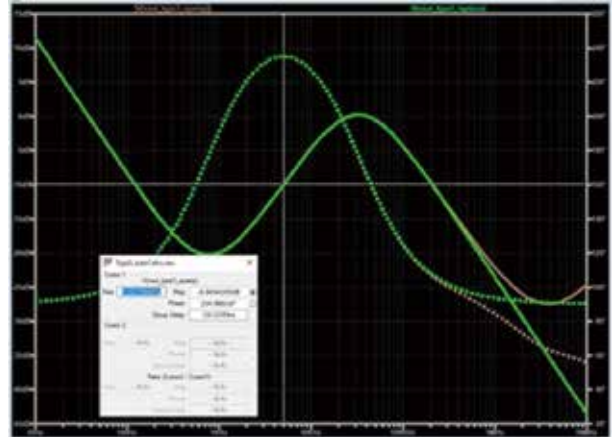
極點 / 零點的位置為：

$$G_0 = \frac{1}{R_1(C_1 + C_2)} \quad \omega_{z1} = \frac{1}{R_1 C_2} \quad \omega_{z2} = \frac{1}{(R_1 + R_3)C_3}$$

$$\omega_{p1} = \frac{1}{R_2 C_1 C_2} \quad \omega_{p2} = \frac{1}{R_3 C_3} \quad (14)$$

與 2a 型補償器一樣，涉及到選擇極點 / 零點位置，然後計算 R 和 C 的過程。《設計線性和開關電源的控制迴路》一書推導了如何完成設計過程，並提供了一個相關示例。為了幫助讀者理解，我們在 LTspice 示例檔 Type3_autoCalcs.asc 中採用並說明了此方法。¹¹ 該示例的輸出如圖 22 所示。該示例達成了在 5 kHz 時實現 10 dB 衰減和 145° 相位增幅的目標。和之前一樣，運算放大器在更高頻率下會顯示出其非理想特性。

圖 22:3 型補償器回應。



時域中的原極點

到目前為止，我們已經展示了 LTspice 如何利用電路元件和拉普拉斯變換來實現傳遞函數。所展示的示例採用的均是頻域。接下來自然可以在時域（即階躍回應）中分析這些傳遞函數。

為此，我們需要解決原極點和如何實現的問題。包含原極點（即純積分器）的傳遞函數為 $H(s) = 1/s$ 。這個傳遞函數在頻域（圖 23）中運行正常，但在時域中會出錯（圖 24）。

為了解決這個問題，我們可以改為使用行為電壓源和 idt() 函數。此方法如圖 25 所示。圖 25 還提供了回饋系統的開頭部分，它比較了對靜態回

圖 23: 原極點的 AC 分析運行正常。

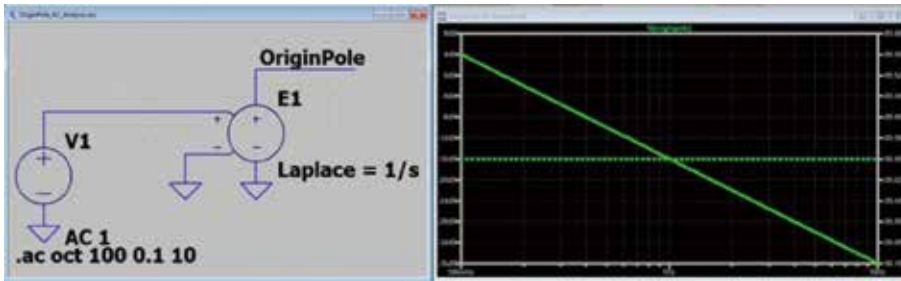


圖 24: 原極點瞬態分析失敗。

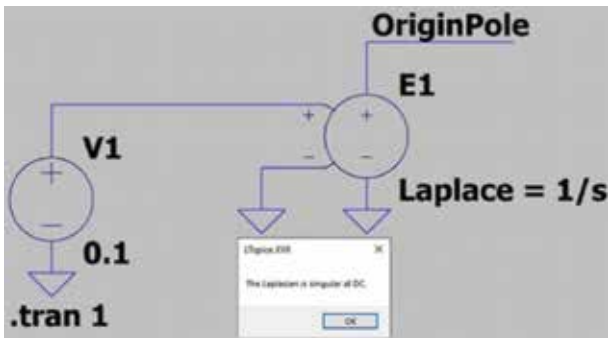
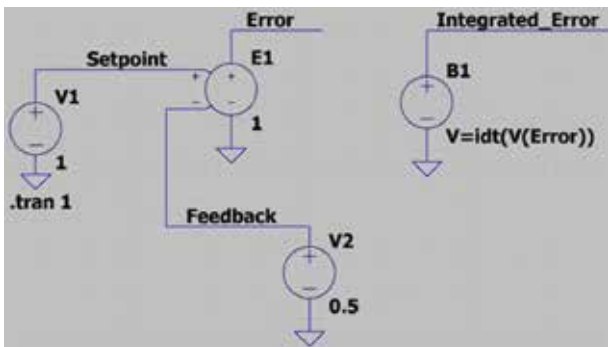


圖 25: 可在時域中正常運行的積分。



饋電壓的阻礙作用。可以參考示例檔 OriginPole_TransientAnalysis_idt.asc。¹²

濾波器設計

《線性電路設計手冊》¹³ 只是 ADI 提供的龐大教育材料庫中的一部分。該書第 8 章探討了類比濾波器。本章中探討的濾波器拉普拉斯標記法已作為示例檔 Laplace_Filters_LinearSystemsBook.asc 提供。¹⁴ 請參考 Precision Toolbox 中關於濾波器設計的部分，取得有關設計有源濾波器之協助。¹⁵

結論

本文透過比較集總元件標記法和基於拉普拉斯變換的公式，就如何實現傳遞函數提供了大量示例。這些示例作為教育材料的目的是將課堂理論和電路實現結合起來，為

各種補償器的實際設計提供協助。需要注意的是，對於切換模式電源，LTpowerCAD 是一種強大（且優選的）的補償設計資源。¹⁶ 雖然 LTspice 可能會被用於設計和理解某些補償器，但在設計電源時，LTPowerCAD 才是適合此項工作的工具。

參考電路

- ¹ Simple_RC_vs_R_Divider.asc。ADI
 - ² Laplace_Simple_RC.asc。ADI
 - ³ PoleZeroExamples.asc。ADI
 - ⁴ ProportionalGain.asc。ADI
 - ⁵ Simon Bramble。「二階系統電子控制理論：為工程師提供的實用分析」。《類比對話》，第 54 卷第 3 期，2020 年 9 月。
 - ⁶ LRC_AC_Analysis.asc。ADI
 - ⁷ John D. Hedengren。「動態過程建模。」
 - ⁸ FOPD.asc。ADI
 - ⁹ Type2a.asc。ADI
 - ¹⁰ Type2_autoCalcs.asc。ADI
 - ¹¹ Type3_autoCalcs.asc。ADI
 - ¹² OriginPole_TransientAnalysis_idt.asc。ADI
 - ¹³ 《線性電路設計手冊》。ADI，2008 年。
 - ¹⁴ Laplace_Filters_LinearSystemsBook.asc。ADI
 - ¹⁵ ADI Precision Studio。ADI
 - ¹⁶ Henry Zhang。「應用筆記 149：切換模式電源的模型和迴路補償設計。」凌力爾特，2015 年 1 月。
- Basso, Christophe。設計線性和切換電源的控制迴路，設計線性和切換電源的控制迴路
 - Differentiator_SafetyPole.asc。ADI
 - Type3_autoCalcs_steps.asc。ADI
 - 致謝：模擬均是透過 LTspice 完成。感謝科羅拉多大學博爾德分校 Shalom D. Ruben 博士對本文的指導。