

論元器件測試的品質 (II)

■文：羅徹斯特電子 Rochester Electronics 供文

“故障覆蓋率和殘餘缺陷率對系統可測性有何影響？”

當元件的殘餘缺陷率已知時，可確定殘餘缺陷率對電路板組裝後測試以及系統測試良率的影響。此時計算的是簡單的獨立事件概率。所得結果可用於確定組裝好的 PCB 在不需要維修的情況下正常工作的概率 (PCB 機械和焊接缺陷不計在內)，計算方法如下：

$$P = (1-D)N$$

其中：D 是小數形式的殘餘缺陷率 (由前文可得)

N 是電路板上的元件總數。

“典型故障模型”

如前文所述，故障模型分為許多類型，適用於不同類型的技術和器件系列，而其中許多模型在實際應用時會顯著增加時間和成本。因此，要選擇適當的故障模型，務必要深入瞭解這些模型、技術、目標市場以及元器件系列。

圖 2：組裝好的 PCB 正常工作的概率 (基於殘餘缺陷率和電路板上的元件數量計算)。

組裝好的 PCB 正常工作的概率 (%)													
元件數量	DPM (%)	100 0.01	500 0.05	1000 0.10	2000 0.20	3000 0.30	4000 0.40	5000 0.50	6000 0.60	7000 0.70	8000 0.80	9000 0.90	10000 1.0
	1	99.99	99.95	99.90	99.80	99.70	99.60	99.50	99.40	99.30	99.20	99.10	99.00
2	99.98	99.90	99.80	99.60	99.40	99.20	99.00	98.80	98.60	98.41	98.21	98.01	
20	99.80	99.00	98.02	96.08	94.17	92.30	90.46	88.66	86.89	85.16	83.46	81.79	
30	99.70	98.51	97.04	94.17	91.38	88.67	86.04	83.48	81.00	78.59	76.24	73.97	
40	99.60	98.02	96.08	92.30	88.68	85.19	81.83	78.61	75.50	72.52	69.65	66.90	
50	99.50	97.53	95.12	90.47	86.05	81.84	77.83	74.01	70.38	66.92	63.63	60.50	
60	99.40	97.04	94.17	88.68	83.50	78.62	74.03	69.69	65.61	61.76	58.13	54.72	
70	99.30	96.56	93.24	86.92	81.03	75.54	70.41	65.62	61.16	56.99	53.11	49.48	
80	99.20	96.08	92.31	85.20	78.63	72.57	66.96	61.79	57.01	52.59	48.52	44.75	
90	99.10	95.60	91.39	83.51	76.31	69.72	63.69	58.18	53.14	48.53	44.32	40.47	
100	99.00	95.12	90.48	81.86	74.05	66.98	60.58	54.78	49.54	44.79	40.49	36.60	
110	98.91	94.65	89.58	80.23	71.86	64.35	57.62	51.58	46.18	41.33	36.99	33.10	
120	98.81	94.18	88.69	78.64	69.73	61.82	54.80	48.57	43.04	38.14	33.79	29.94	
130	98.71	93.71	87.80	77.09	67.67	59.39	52.12	45.73	40.12	35.20	30.87	27.08	
140	98.61	93.24	86.93	75.56	65.66	57.06	49.57	43.06	37.40	32.48	28.20	24.49	
150	98.51	92.77	86.06	74.06	63.72	54.82	47.15	40.55	34.86	29.97	25.77	22.15	
160	98.41	92.31	85.21	72.59	61.83	52.66	44.84	38.18	32.50	27.66	23.54	20.03	
170	98.31	91.85	84.36	71.15	60.00	50.59	42.65	35.95	30.30	25.53	21.50	18.11	
180	98.22	91.39	83.52	69.74	58.23	48.60	40.57	33.85	28.24	23.56	19.65	16.38	
190	98.12	90.94	82.69	68.36	56.50	46.70	38.58	31.87	26.32	21.74	17.95	14.81	
200	98.02	90.48	81.86	67.01	54.83	44.86	36.70	30.01	24.54	20.06	16.40	13.40	

記憶體件：

出於多方面的原因，記憶體件非常獨特。記憶體件的內容可變但功能固定，存儲的內容可以直接定址，因此，非常容易達到較高的存儲單元覆蓋率。實際上，在對記憶體件進行測試時，存儲單元覆蓋率必須達到 100%。然而，對記憶體件而言，基本單元失效並非是最主要的失效模式。在架構層面，記憶體件具備

圖 3：採用特定的記憶體測試演算法檢測出的記憶體失效模式。

讀出放大器和行 / 列解碼器，會導致出現多種類型的模式敏感故障，而這些故障僅可通過複雜的記憶體測試模式才能檢測出來。記憶體件常見的失效模式包括：寫入恢復速度慢、讀出放大器恢復速度慢、解碼器故障、刷新靈敏度低、電容耦合缺陷以及存取時間長等。為找出模式敏感缺陷，通常會用到下列複雜的記憶體測試模式：單字奔跳模式 (GALPAT)、對角線奔跳模式 (GALDIA)、列奔跳模式 (GALCOL)、對角線偏移模式 (DIAPAT)、交替多列模式、交替多行模式 (移動變反)、組合行奔跳模式、組合列奔跳模式 (蝴蝶模式) 等。

對各個存儲單元而言，大部分殘餘的記憶體故障（包括模式敏感故障在內）均無法通過基本固定測試模型檢測出來。此類故障通常被識別為路徑延遲故障，相比之下，此故障類別涵蓋的故障比基本單元固定類別模型多得多。

例如：對於 $16K \times 8$ 靜態記憶體件，與單一的存儲單元固定故障相比，路徑延遲故障的數量要超

存儲器測試模式	目標故障										
	單元開路與短路	地址的唯一性	讀出放大器的交互	單元抗干擾靈敏度	列抗干擾靈敏度	行抗干擾靈敏度	訪問時間	寫入恢復速度	數據靈敏度	刷新靈敏度	静态数据保持
全 0	0	0	0	0	0	0	0	0	0	0	0
全 1	0	0	0	0	0	0	0	0	0	0	0
行進法 (March)	0	0	0	0	0	0	0	0	0	0	0
GALPAT 算法	0	0	0	0	0	0	0	0	0	0	0
列干扰	0	0	0	0	0	0	0	0	0	0	0
数据块乒乓	0	0	0	0	0	0	0	0	0	0	0
环绕干扰	0	0	0	0	0	0	0	0	0	0	0
写入恢复速度	0	0	0	0	0	0	0	0	0	0	0
遍历算法	0	0	0	0	0	0	0	0	0	0	0
地址测试	0	0	0	0	0	0	0	0	0	0	0
移动变反	0	0	0	0	0	0	0	0	0	0	0
行干扰	0	0	0	0	0	0	0	0	0	0	0
行 GALPAT	0	0	0	0	0	0	0	0	0	0	0
列 GALPAT	0	0	0	0	0	0	0	0	0	0	0
对角线偏移	0	0	0	0	0	0	0	0	0	0	0
棋盘 (Checkerboard) 读/写	0	0	0	0	0	0	0	0	0	0	0
缓冲行 GALPAT	0	0	0	0	0	0	0	0	0	0	0
缓冲列 GALPAT	0	0	0	0	0	0	0	0	0	0	0
缓冲相邻 GALPAT	0	0	0	0	0	0	0	0	0	0	0
缓冲写入噪声干扰	0	0	0	0	0	0	0	0	0	0	0
缓冲乒乓	0	0	0	0	0	0	0	0	0	0	0

白色	找出缺陷的概率較低
黄色	找出缺陷的概率达到一定水平
绿色	找出缺陷的概率較高

出 8000 倍以上，二者相差將近 4 個數量級。在以下示例中， n 指的是可定址存儲範圍的大小。

16K x 8 靜態儲存器	
單元固定故障	路徑延遲故障
$(n \bullet 8)$	$2(2n^2 + n)$
131,072	1,073,774,592

熔絲型 PLA/PLD 器件：

可程式設計邏輯陣列 (PLA) 由三個主要部分構成：輸入解碼器、AND 陣列 (合取項) 以及 OR 陣列 (析取項)。在這些陣列的每一個交叉點，都存在特定類型的交叉點故障，這是熔絲型電路的物理結構所特有的故障。這些故障分為多個不同的類別。可程式設計邏輯元件 (PLD) 的典型故障包括：固定引腳故障、固定邏輯故障、熔絲熔斷故障、熔絲未斷故障以及扇出故障。對於許多熔絲型元件，數目最為龐大並且最為棘手的故障模型為熔絲熔斷故障，這往往也是此類元件最為常見的故障類型。這是因為，在確定該類元件邏輯行為的物理區域中，大部分為熔絲陣列。考慮到布林邏輯形成的本質 (乘積項之和，和項之積)，大多數熔絲通過“熔斷”來形成所需的電路。熔絲熔斷故障是指因熔絲本應熔斷但卻未正常熔斷而產生的故障。

1992 年 6 月 30 日，美國軍用標準“電子設備通用要求標準”(MIL-STD-454N) 發佈。此文檔匯總了可供引用的一系列電子元件相關要求，其中包含熔絲型可程式設計邏輯元器件的相關內容。至 1995 年 5 月 4 日，MIL-HDBK-454“電子設備通用指南”發佈，此文檔廢止。

以下內容摘自 MIL-STD-454N 第 64 條要求“微電子元件”的第 4.3 條“熔絲型元件”：

“4.3 熔絲型元器件。用戶在對熔絲型元器件 (PROMS、PAL、PLD 等) 進行程式設計時，至少應依據 MIL-STD-883，方法 5005，A 組，第 7 和第 9 小組的規定，在程式設計後從參數和功能角度執行電氣測試，以驗證特定的程式配置以及熔絲熔斷

的有效性。當執行電路板級或者子系統 / 系統級類比時，應對所有熔絲型元器件進行測試。”

在當時而言，此項要求非常合理。對於這類可程式設計元件，在進行物理程式設計之前，無法確定其邏輯故障。但這些邏輯故障的表現因最終使用者的獨特設計而異，因此檢測時需要針對最終使用者的設計而採用獨特的測試程式。如果設計師使用十種不同的 PAL22V10A 器件，則在測試過程中，就必須採用十種獨特的測試程式，每種元件設計採用一種。如今，這項要求已被通用指南所取代，但儘管這種“無用”的元器件測試方式幾乎毫無意義，卻仍在被廣泛使用。對於品質要求高的關鍵系統而言，這種測試顯然並不適用。

模擬器件 / 混合信號器件：

傳統的數位故障模型僅適用於檢測類比電路的災難性故障。災難性故障實際上是指短路或開路故障，而並非模擬器件的常見故障。模擬器件較為常見的故障與 R、C、L、Kn 和 Kp 相關，並涉及複雜的寄生建模以及電晶體級建模。針對目標參數進行測試時，這些故障通常會導致器件“超出容差範圍”。儘管可以對這些類型的故障執行離散傳裡葉變換，但測試自動生成演算法非常複雜，而且要生成合格的測試演算法需要非常長的類比時間。即便是最簡單的類比電路，也需要大量的類比時間，因此，這些技術在很大程度上還停留在學術研究階段。

對於大多數模擬元件和混合信號元件，窮舉測試是應用最為廣泛的測試技術。在測試簡單的類比電路時，這種技術採用較小的功能向量集，並對器件資料表中所列的所有條件和參數執行廣泛的參數測試。在測試混合信號器件時，情況大致相同，但需要採用不同類型的測試系統，其中包括類比波形發生器和能夠測定元件變換特性的類比信號捕獲工具。窮舉測試也是傳統模擬元件和混合信號元件的最佳測試方案。

微處理器 / 微控制器：

微處理器和微控制器堪稱最難以生成高品質測

試解決方案的元件類型。對它們進行測試時，測試程式通常包含數以百萬計的測試向量，而且故障分級也極為困難。高品質的微處理器測試程式不僅要執行處理器指令集中的每一條指令（操作碼），還必須跨資料匯流排驗證測試結果，以確保潛在故障的可觀察性；而低品質測試程式往往不會對結果進行驗證。不僅如此，每條操作碼的運算元和標誌都必須達到適當的覆蓋率以確保處理器的邏輯操作及匯流排的物理性質。所有的索引模式都必須進行驗證，而 PLL 操作、重定、中斷和其他非同步特性都必須經過測試。此外，所有週邊電路功能（DMA、看門狗、中斷控制器、計時器等）也必須納入測試範圍。這類元件的測試程式通常需要定制開發非常複雜的軟體工具（模擬器 / 模擬器），才能達到適當的測試覆蓋率。由於必須保證處理器能夠運行任何最終使用者軟體代碼，而且此類器件是大部分系統的核心元件，因此，合適的軟體工具極為重要。

“什麼是結構化測試？”

結構化測試模型通常指非行為性或者非功能性門級模型。結構化測試並不會直接判定器件行為是否正常，也不會對設計的功能性進行測試，其目的是確保底層構建模組組裝正確。這種測試有一個前提假設：如果底層構建模組組裝正確而且工作正常，則採用由這些構建模組構成的邏輯門的設計同樣能夠正常工作。

結構化測試的優點在於，測試生成過程會側重於測試相對簡單的電路元件，而無需處理複雜電路中呈指數爆炸式增長的邏輯狀態。結構化測試的不足之處在於，該技術要求對器件的內部電路有著詳細瞭解，而只有器件 OEM 或者 OEM 授權代理商才瞭解這些資訊。

“什麼是特徵化測試？”

大多數標準測試程式只能判斷元件能否通過測試，這種測試通常稱為“合格 / 不合格”測試。測試週期結束後，只是將合格元件與不合格元件區分出

來，而不會為我們提供其他更多資訊，例如測量結果與設定限值的接近程度等資訊。而這正是特徵化測試的工作內容，特徵化測試不僅僅對器件進行測試，還會收集每項參數的測量資料，然後進行統計分析。這種分析往往涵蓋集中趨勢、差異、位置、工藝能力等指標，而且分析結果通常會以描述性統計資料和圖表的形式呈現出來。

在執行特徵化測試時，還會對大多數資料表或者源控制檔中標識的“典型值”進行測試，而在“合格 / 不合格”生產測試套件中往往不會測試典型值。這種級別的測試不僅能夠將有缺陷元件從某批次物料中分離出來，還能就生產過程對某個元件或某批次物料的控制程度提供許多詳細資訊。這項技術對於識別可能的“異常”批次效果極佳，但由於增加了資料處理流程，不僅非常耗時而且成本高昂。

特徵化測試通常包括邊際測試、靈敏度測試（Schmoo 圖），參數典型值及設計保證值測試、拉電流和灌電流測試、電平閾值測試以及邊沿速率分析。特徵化測試還包括設計和製程特定的一些特殊測試，用於保證整個製造過程符合製程、電壓和溫度（PVT）的相關要求。某些特徵化測試在本質上可視為破壞性測試，僅作為鑒定測試而定期執行。絕對最大參數值（ABS MAX）測試就是這樣的情況，此時確定閾值的唯一方法是測量器件達到物理損壞臨界點時對應的值。

“品質與可靠性”

品質與可靠性經常被人相提並論，但實際上它們是兩個完全不同的概念。兩者在半導體元件的生命週期中都非常重要，而且元件的品質往往會直接影響元件的可靠性。

品質用於衡量元件在指定條件下，首次使用或在任何給定時間點使用時，執行既定功能的情況。品質也可以稱為特定時間的“快照”，元件的品質可以隨時進行測試。從定義上理解，測試過程就是測試品質的過程。

元件的可靠性是指元件在指定條件下，以及在

規定的時間段內，執行其指定功能的能力。可靠性代表元件投入應用後的壽命和性能。從數學角度來看，可靠性是指給定置信水準下的條件概率。可靠性鑒定計劃是評價器件可靠性水準的一種手段，在元件承受壓力、加速生命條件和加速環境條件的情況下，通過應用統計模型預測元件的預期壽命，以此確定元件的可靠性水準。

“執行多少測試為宜？”

這個問題很難回答，要正確回答這個問題，首先要充分理解本文介紹的各種概念。測試非常具有挑戰性，如果應用的測試方法不當，還可能產生毀滅性後果。在關鍵應用（軍事、航空航天、醫療等等）中，一旦出現元件失效，將產生災難性後果，因此務必要確保較高的“測試品質”（較高的故障覆蓋率）。

“結論”

縱觀整個半導體產品生命週期，在每個流程結束後都應執行全面的測試與驗證，從而降低給定產品的維修成本、縮短產品上市時間。每次漏掉一個錯誤而任其流入下一流程，都會使成本大大增加，並且需要更多的時間進行修正。此外保證各個流程的故障檢測能力也同樣重要。如果未能在元件級別將故障檢測出來，則會對 PCB 上的其他元件產生影響，從而大大降低 PCB 測試的故障覆蓋率。

儘管大多數人都能很好地理解半導體器件測試的綜合概念，但為當今的器件選擇合適的故障模型、測試方法、實現技術以及測試設備卻不那麼容易。不合適的選擇可能導致測試品質下降，會對許多系統設計（主要是對可靠性要求高的關鍵應用）造成不利影響。

“羅徹斯特電子的工程驅動測試方案”可確保在公司總部測試實驗室內待測的所有元件，無論產品功能、製程和技術、應用領域，都能達到適當的測試覆蓋率。我們會對測試程式進行開發和 / 或修改，確保交付的元件品質達到客戶及其系統的要求。考慮到大多數公司幾乎都不會對測試解決方案的品質進行審核甚至不會進行評估，此方案就顯得至關重要。由於存在上述情況，再加上測試本質上是一個無形的過程，許多協力廠商測試實驗室採用低品質測試方案對用於軍事應用的 COTS 器件進行“強化篩選”。但在這類關鍵性應用中，元件故障會帶來極為高昂的維修成本，更為糟糕的是，一旦性能達不到預期，可能會產生災難性後果。

關於品質，愛德華茲 · 戴明博士曾這樣說過：“僅僅依靠投入巨額資金並不會帶來高品質”，“品質的提升不能一蹴而就，必須久久為功。”結合本文來看，只有充分運用深厚的工程知識，再搭配技術上適合的所有方法，才能確保提升測試過程的品質。

這就是“測試的品質”。CTA

威訊、三星和高通利用毫米波頻譜實現達 711 Mbps 的上傳速度

威訊 (Verizon)、三星電子和高通技術公司持續拓展 5G 技術的極限，透過創新不斷推動這項變革性技術實現更高的效能。近期，此三家公司使用毫米波頻譜聚合頻段的實驗室試驗中，達成了 711 Mbps 的上傳速度。

雖然過去也有達成數千兆位元下載速度的紀錄，但這次的成果是此三家公司將數據上傳至網路上所能達到的最快速度。接近本次試驗中看到的上傳速度（作為參考，700 Mbps 以上的速度相當於在大約 10 秒內上傳 1 GB 的電影）將為在市中心街道、音樂會和足球場等人口稠密的場所將影片、圖片和資料上傳到雲端、社群網站帳戶或直接分享給其他人做好準備。

這些突破性的上行鏈路速度也將為企業帶來全新的企業專網使用案例。更快的上行鏈路速度可以為製造商提供品質管理解決方案，使用人工智慧辨識產品中只有通過超高畫質影片才能看到的微小缺陷。其他上傳密集的解決方案，例如多地點、大規模的監視錄影功能和以擴增實境為中心的客戶體驗，也將隨著這些上傳速度的提高而得到提升。

這次的展示使用包括毫米波載波聚合和單用戶多重輸入多重輸出 (SU-MIMO) 等的最新 5G 技術，並結合威訊提供的 400 MHz 5G 毫米波頻率和 20 MHz 的 4G 頻率，以超越目前最高的上傳速度。展示中使用的網路技術包括三星的 28 GHz 5G Compact Macro 與虛擬化 RAN (vRAN) 和 Core (vCore)，以及搭載旗艦 Snapdragon X65 5G 數據機射頻系統的智慧型手機形態的測試裝置。