

使用內部旁路電容的資料擷取

μModule 元件的 PSRR 特性表徵

■作者：Naveed Naeem / ADI 產品測試開發工程師
Samantha Fontaine / ADI 產品工程師

摘要

在優化資料擷取 (DAQ) 系統時，設計人員必須仔細考慮電源對高精度性能的影響。電源電路中通常都包含低壓差線性穩壓器和 DC-DC 切換模式轉換器的組合。切換模式轉換器的一個缺點是：它們會產生輸出紋波。雖然紋波幅度相對較低，但它們會耦合到類比訊號路徑的關鍵元件中，可能會破壞測量和降低性能。電源元件通常必須具備極低的雜訊，並且在 PCB 的多個位置進行充分的電源去耦，以防止訊號鏈的性能下降。

電源電壓抑制比 (PSRR) 是衡量系統抑制電源雜訊和干擾能力的量化指標。隨著 DAQ 解決方案透過系統級封裝 (SiP) 技術發展成為更完整的訊號鏈解決方案，可將電源去耦和精密訊號鏈封裝在一起，以提高整個系統的 PSRR。

PSRR 定義

電源電壓抑制比也稱為電源紋波抑制，實質上是電源電壓變化與輸出電壓的比值，用 dB 表示。

以下公式定義了如何計算 PSRR (A_{2V} 為電壓增益)。

$$PSRR \text{ (dB)} = 10 \log_{10} \left(\frac{\Delta V_{SUPPLY}^2 A_{2V}^2}{\Delta V_{OUT}^2} \right) \quad (1)$$

PSRR 是一個重要的參數，用於量化電路對電源雜訊和擾動的敏感度及其對電路輸出的影響。通常在較寬的頻率範圍 (直流到好幾個 MHz) 內測量，

PSRR 會隨頻率升高而降低。

系統設計人員經常在電路的電源節點中增加解耦電容，以減少可能耦合到敏感元件中的噪音和毛刺。對於放大器，將 0.1 μF 陶瓷電容放置在儘量靠近電源接腳的位置，以減少高頻耦合。此外，為了提供低頻解耦，可並聯連接較大的 10 μF 鉭電容，一般將其放置在更靠近電源的位置。

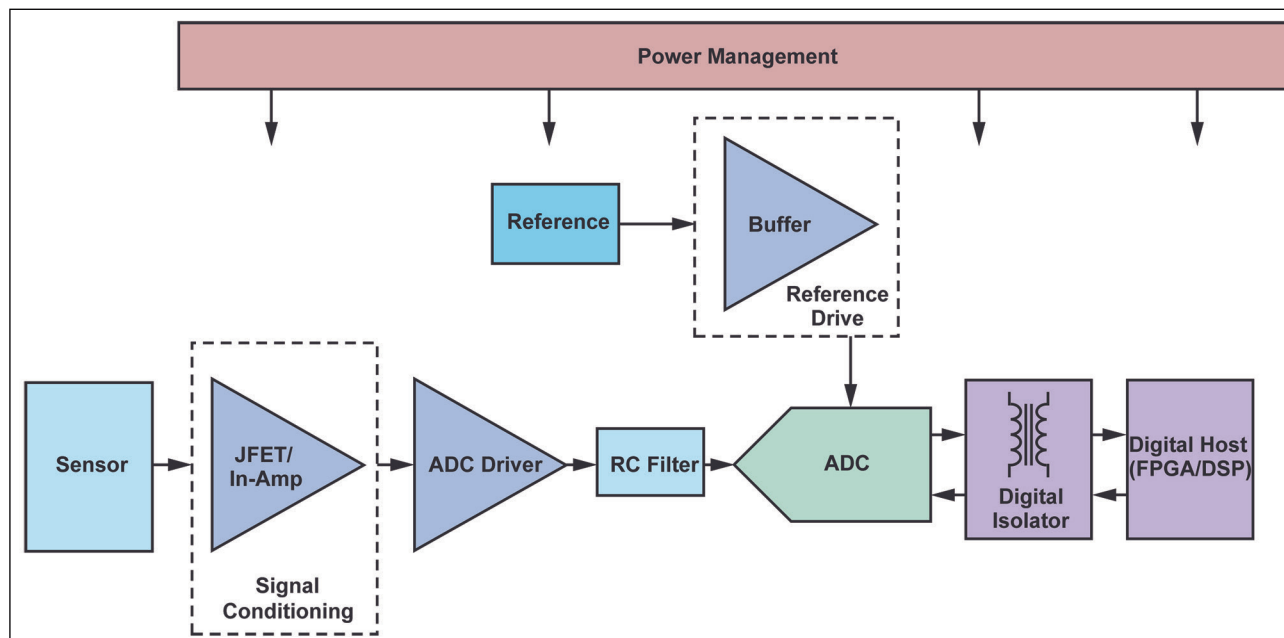
PSRR 推動因素

一些系統設計人員不願使用高功耗、低雜訊功率轉換元件，其中一個原因是他們希望獲得高功效比。電池供電的 DAQ 系統就是這種要求以低功耗獲取高性能的應用，因此需要設計對電源雜訊不敏感的 DAQ 系統。

現代設備通常包含多個由同一電池供電的系統。在一定條件下，如果一個系統或設備的功耗增加，那麼電池電壓，以及由該電池供電的其他設備的電源電壓都可能發生變化。由於這些原因，在設計系統的電池管理電路時，dc PSRR 參數非常重要。設計人員可以根據系統的靈敏度，使用 LDO 穩壓器來幫助消除壓降。在電池供電系統中，如果需要紋波觸發降壓、升壓或反相穩壓器，則 AC PSRR 也是一個重要參數。

對於工業應用，系統雜訊是關鍵指標。例如，附近設備的電磁干擾 (EMI) 會與電源耦合，導致出現雜訊雜散和其他誤差。為了幫助大幅減少這些雜

圖 1：典型的精密資料擷取訊號鏈。



訊雜散，使用解耦電容和合適的 PCB 設計技術（例如接地、遮罩，以及正確放置元件）非常重要。

圖 1 展示典型的精密資料擷取系統訊號鏈。各個元件都不同程度地受電源雜訊的影響。增加合適的解耦電容，可以提高圖 1 所示的訊號鏈各元件在更高頻率下的 PSRR 性能。

ADI 的訊號鏈 μ Module[®] 資料擷取解決方案可以幫助解決一些電源設計難題，例如優化線路佈局、增加解耦電容，以及在某些情況下，增加電源管理元件，例如 LDO 穩壓器。ADAQ4003 是一款 μ Module 資料擷取解決方案，所有電源都包含解耦電容，以降低其對擾動的敏感度。ADAQ7980/ADAQ7988 μ Module 資料擷取系統包括解耦電容和一個 LDO 穩壓器。整合式 LDO 穩壓器可以進一步簡化設計——系統設計人員只需提供一個乾淨電源為 μ Module 元件供電，如果需要，還可以旁路 LDO 穩壓器。

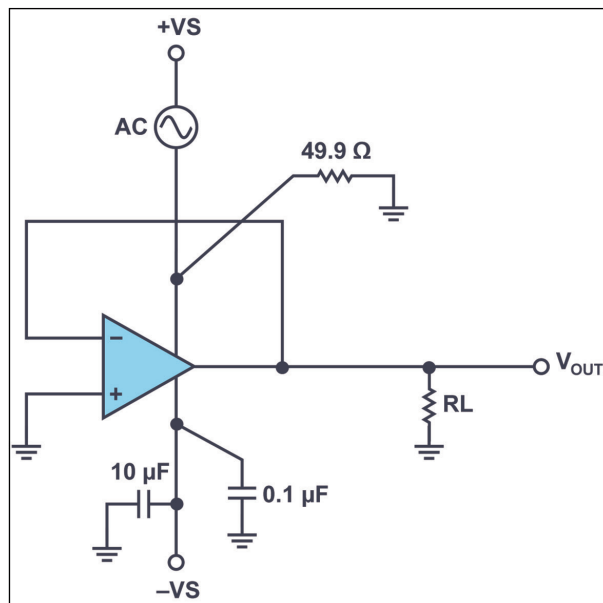
目前測試分立元件 PSRR 的方法

分立元件 PSRR 測試是特性表徵計畫中的常見組成部分，它採用一套完善的標準和方法進行。分

立元件 PSRR 測試通常在沒有任何外部電源去耦電容的情況下進行，以揭示供電軌上的大量雜訊對性能的直接影響。

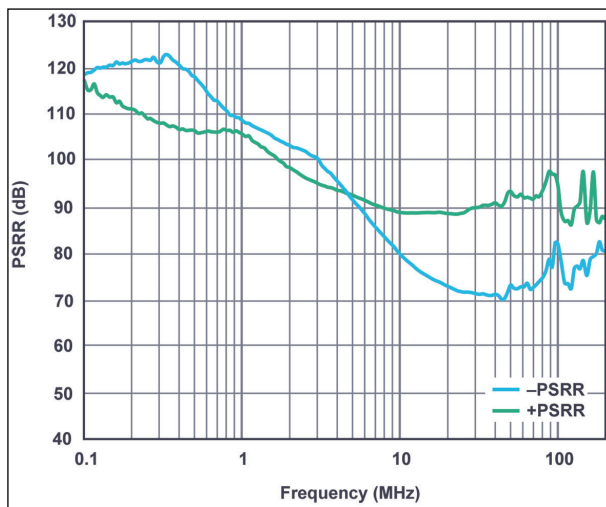
通常，可以使用函數產生器和示波器，或者使用網路分析儀，透過向直流電源電壓注入不同的頻率，並測量 DUT 輸出的擾動量來確定放大器的 PSRR 特性。

圖 2：分立式 PSRR 測試電路示例。



對分立元件執行 ac PSRR 測試需要將交流訊號注入直流電源電壓，並測量相對於電源激勵的輸出干擾。例如，在 100 kHz 頻率下，ADA4945 的 PSRR 為 115 dB。這表示電源上 1 V_{PEAK}, 100 kHz 的交流干擾表現為元件輸出端約 1.79 μ V_{PEAK} 的電壓訊號。

圖 3: ADA4945 全差分 ADC 驅動器的 PSRR 與頻率的關係。



測試 ADC 的 PSRR 性能與測試放大器類似，但它不是測試電壓輸出，而是數位碼輸出。對於 ac PSRR，ADC 的 PSRR 是該頻率下 ADC 輸出功率與該頻率下施加於 ADC VDD 電源的 200 mV p-p 正弦波功率的比值。圖 4 和圖 5 分別顯示 SAR ADC 的測試配置和得到的典型回應。

$$PSRR \text{ (dB)} = 10 \log \left(\frac{P_{VDD_IN}}{P_{ADC_OUT}} \right) \quad (2)$$

對於 dc PSRR 測試，誤差是由於電源電壓偏離標稱值而引起的滿量程轉換點的最大變化。

測試 SiP 以確定 PSRR 的挑戰在於：它們包含多個高達 30 μ F 的內部旁路電容，且大部分訊號產生器和網路分析儀需要盡力在更高頻率下驅動如此大的電容負載。

如何確定訊號鏈 μ Module 解決方案的 PSRR 特性

確定訊號鏈 μ Module 解決方案的 PSRR 特性

圖 4: 單端 ADC ac PSRR 測試電路。

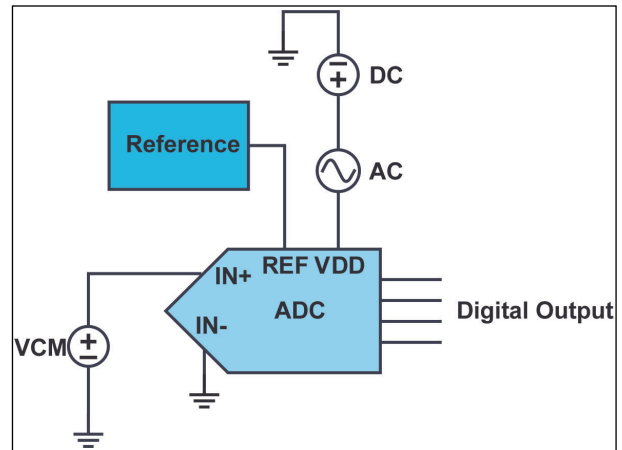
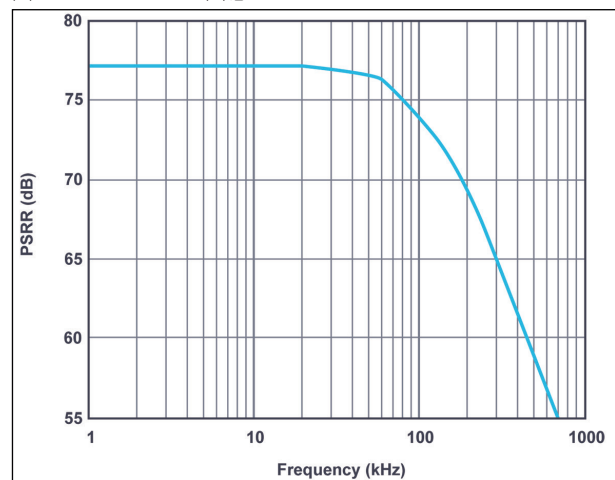


圖 5: ADC ac PSRR 回應。



時，使用的測試方法基本上與測試放大器時使用的方法相同。在直流電源電壓上疊加一個交流訊號，然後測量電源激勵和 μ Module 輸出之間的關係。但是，受內部電源解耦電容影響，在電源的輸入頻率增加時，也需要訊號源提供更高的電流驅動能力。內部電容確實可以提高對 ac PSRR 的抗干擾能力，但該測試目的，在於考量最糟糕的情況。

訊號鏈 μ Module 解決方案可用於各種應用，所以在最終應用中，必須和測試分立元件一樣測試 SiP 的 PSRR。雖然包含多個分立元件，但很難預測整個系統會如何回應交流電源激勵。

從特性表徵角度來看，要正確測試 PSRR，首要考慮因素包括內部旁路電容和合適的評估板設計 (本文的「評估板開發設計考量」一節將進一步介紹評估板設計)。任何內部旁路電容都會提高訊號鏈

µModule 解決方案的 ac PSRR，但這種電容也會影響執行測試的方式。

如前所述，訊號產生器不具備驅動較大電容負載的能力。例如，如果訊號鏈 µModule 解決方案的主電源上總共有 3 µF 內部旁路電容，並且 PSRR 測試需要最高 10 MHz 頻率和 50 mV p-p 振幅。根據這些條件，產生正弦波的訊號產生器需要能夠驅動約 4.71 A 電流，並且具有足夠頻寬來處理 10 MHz 訊號。這是基於解耦電容在 10 MHz 時的電阻

得出。

$$I_C = \frac{V_{PEAK}}{\left(\frac{1}{2\pi f C}\right)} \geq \frac{25 \text{ mV}}{\left(\frac{1}{2\pi \times 10 \text{ MHz} \times 3 \mu\text{F}}\right)} \geq 4.7124 \text{ A} \quad (3)$$

要提供足夠電流，可以使用高功率放大器 (例如 ADA4870) 來提供額外的源電流能力。此設定假設使用的函數產生器可以提供偏置 DUT 所需的直流電壓。如果不是這種情況，可以使用偏置器來隔離直流和交流訊號路徑，或者可以從給定的訊號產生器獲取可用的

直流偏置，以滿足其他所需的輸出要求。

ADA4870 評估板具備 SMA 輸入和 SMA 輸出，因此能夠提供一種相對簡單的方法來連接評估板和訊號產生器。

圖 6: 使用 ADA4870 的 PSRR 設定框圖。

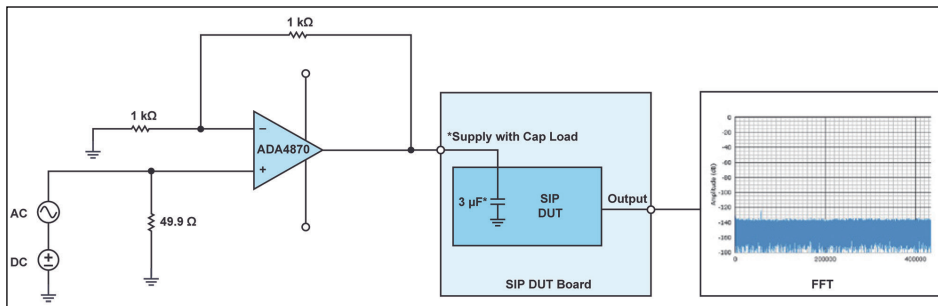


圖 7: 不良的電源層連接設計示例。

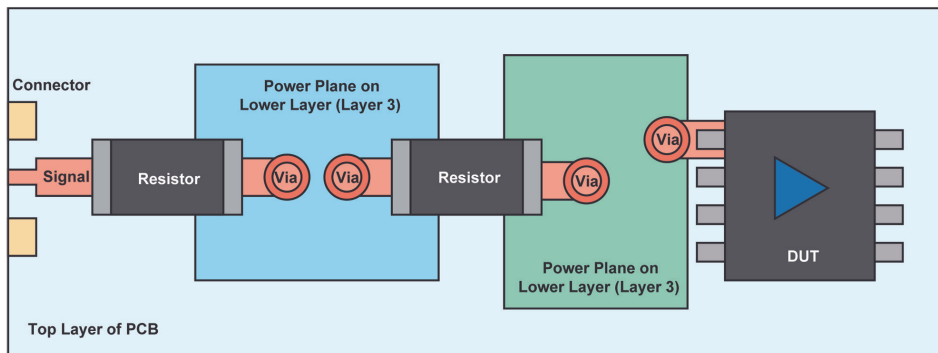
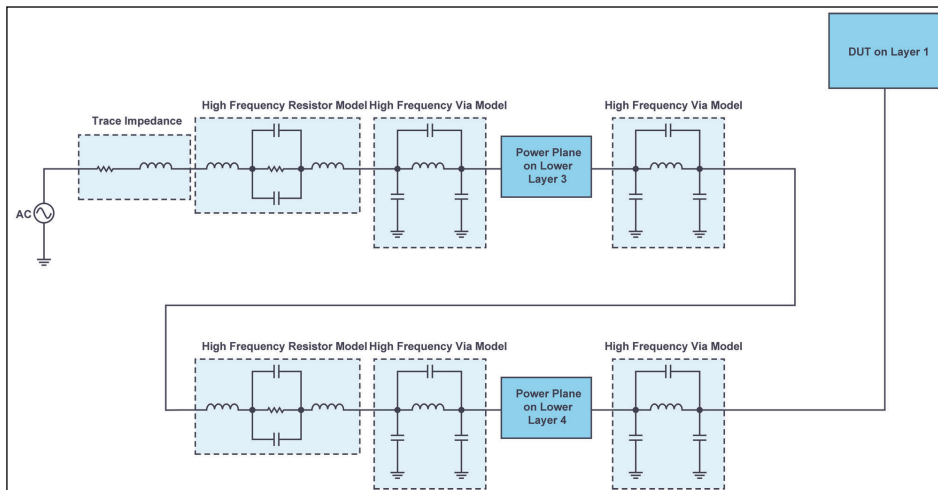


圖 8: 圖 7 的高頻等效原理圖。



評估板開發設計考量

設計也可用於實施 PSRR 測試的評估板並不等於要大幅變更設計。牢記以下幾點：

- 對於要實施 PSRR 測試的每個電源，需提供一個透過 SMA 驅動的選項，以保持訊號源訊號的完整性。
- 注意減少從 SMA 輸入到 DUT 上相關電源層這一路徑中的任何寄生電感和電容。任何寄生電容或電感都可能在相關頻率產生干擾諧振。
- 對於每個電源，確保其相關電源層是整體，也就是說，不會被被動元件和多

圖 9: 優化 PCB 電源層佈線：更優性能。

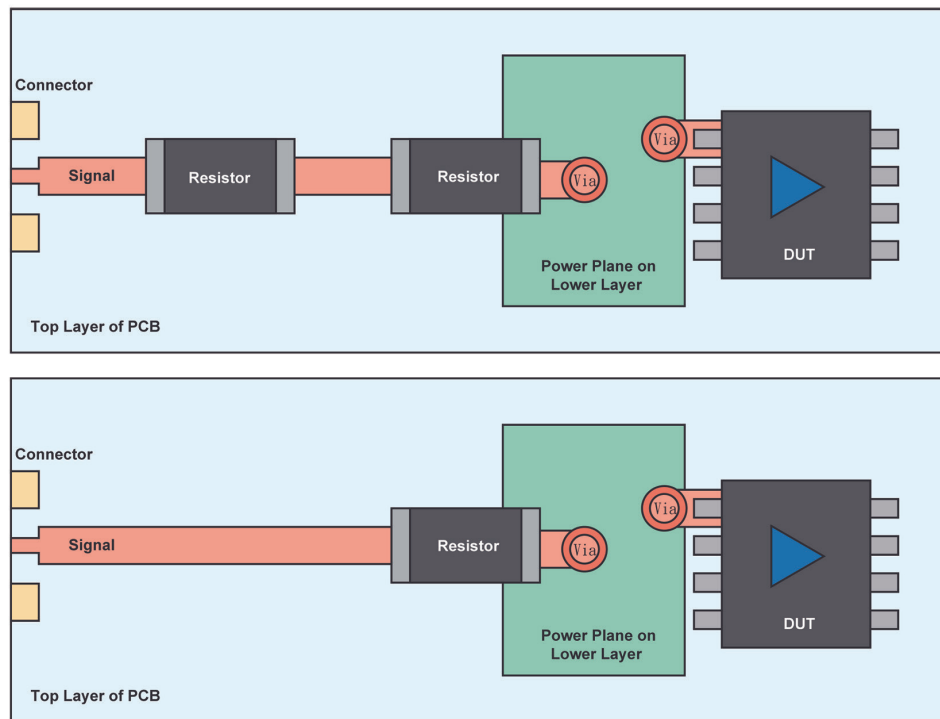


圖 10: 圖 9 的高頻等效原理圖。

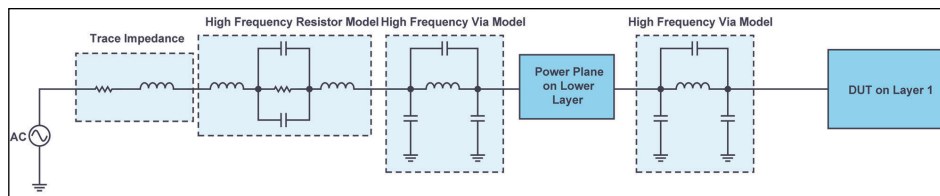
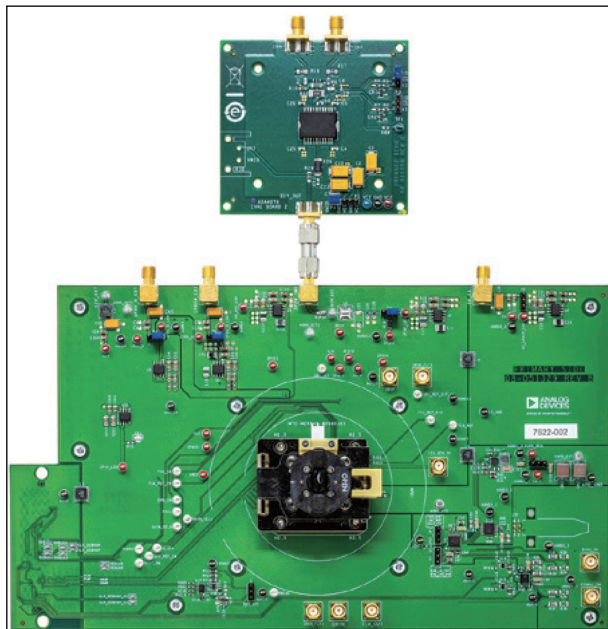


圖 11: 用於執行 PSRR 測試的 ADA4355 評估板和 ADA4870 評估板。



個層分成多個部分。例如，一個電流檢測電阻不應橫跨兩個電源層（如圖 7 所示）。此外，儘量減少電源跨層的次數，避免通孔產生寄生電感，如圖 8 中的高頻模型所示。圖 7 所示的電阻可用於電流檢測，但在這種情況下，它們為 $0\ \Omega$ 。圖 9 顯示更好的 PCB 電源層佈線，圖 10 則顯示高頻等效模型。

必須在沒有 DUT 的情況下測試評估板，以確保相關頻率範圍內沒有任何干擾諧振。如果存在諧振，應在資料處理期間加以解決。對於每個頻率，都要透過示波器驗證電源訊號是否符合預期，不要相信訊號產生器上的撥盤。

測試設定

如前所述，受測訊號鏈 μ Module 解決方案的電源必須能夠提供額定直流偏置，以便在最大輸入頻率下為 DUT 供電，為交流激勵提供足夠電流。要在圖中所示的設定中實現這一目標，需結合使用 ADA4870 評估板（同相增益為 2）和 AD3256 函數產生器。

圖 11 顯示自訂的 ADA4870 功率放大器評估板和 ADA4355 評估板。

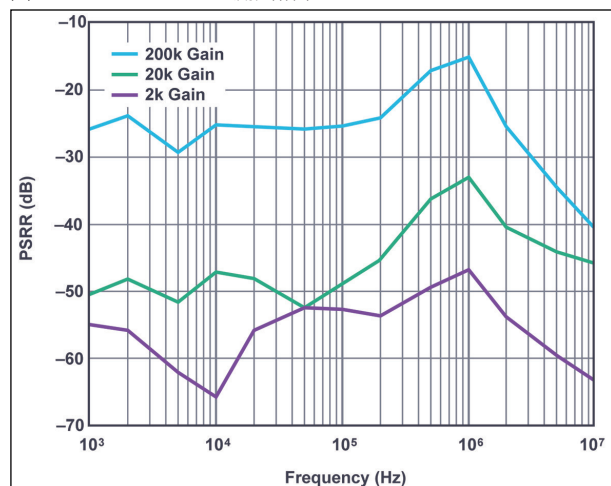
圖 12 中所示的資料是透過捕捉每個輸入頻率下的資料並查看每個頻率下 FFT(dBFS) 的功率而產生的。可以使用公式 4 求解該頻率下的電壓位準：

$$V_{OUT_PSRR} = 10^{\frac{P_{OUT_PSRR}}{20}} \times V_{FULLSCALE} \quad (4)$$

利用得出的 V_{OUT_PSRR} 來計算 PSRR：

$$PSRR_{(F)} = 20 \log_{10} \left(\frac{V_{OUT_PSRR}}{V_{SUPPLY_AC}} \right) \quad (5)$$

圖 12: ADA4355 PSRR 測試結果。



結論

ADI 的訊號鏈 μ Module 解決方案整合了訊號調節、電源產生和被動內部元件。這些一體化系統級封裝設計有助於客戶在極小的 PCB 尺寸空間內快速實現符合市場需求的預期性能。雖然訊號鏈 μ Module 解決方案簡單易用，但必須進行適當的測試。儘管可以採用 PSRR 標準測試方法，但由於標準設備本身的限制，通常需要額外的電流驅動能力。

參考電路：

- 「Op Amp Power Supply Rejection Ratio (PSRR) and Supply Voltages。」 (ADI, 2009 年)
- Reeder, Rob. 「Designing Power Supplies for High Speed ADC」 ADI, 2012 年 2 月。
- Morita, Glenn. 「Understand Low Dropout (LDO) Regulator Concepts to Achieve Optimal Designs。」類比對話，第 48 卷第 12 期，2014 年 12 月。
- Walsh, Alan. 「Powering a Precision SAR ADC Using a High Efficiency, Ultralow Power Switcher in Power Sensitive Applications。」ADI, 2016 年 3 月。CTA

是德科技解決方案獲聯發科技選用，協助驗證具毫米波頻譜功能的 5G 調制解調器

是德科技 (Keysight Technologies) 日前宣布旗下的整合式 5G 測試解決方案獲聯發科技 (MediaTek Inc.) 選用，協助驗證全新的 M80 5G 調制解調器。這款業界首見的數據機，將毫米波和 sub-6 GHz 5G 技術整合到單一晶片中，以支援超高速資料傳輸。

許多部署在城市中的 5G New Radio (NR) 裝置，需在更高頻率下使用更大的頻寬，以便滿足使用者對寬頻連結和連接密度的要求。是德科技 5G 網路模擬解決方案，協助聯發科技有效驗證新型數據機的信令、非信令和射頻效能，並驗證其與 3GPP 標準相符性，以滿足全球行動通訊業者的需求。

是德科技全球銷售事業群資深副總裁 Mark Wallace 表示：「是德科技的整合式 5G 毫米波測試產品組合，協助在整個工作流程中驗證信令和非信令效能，加速使用聯發科技全新 5G 數據機的 5G 裝置問世。」

聯發科技選用是德科技 5G 測試解決方案，搭配是德科技的電子設計自動化 (EDA) 軟體，來模擬積體電路設計，同時使用緊縮場天線量測系統 (CATR) 試驗室，在 FR2 頻譜中進行空中傳輸 (OTA) 測試。是德科技 5G 網路模擬解決方案使用了 UXM 5G 無線測試平台，支援整個開發流程，從早期的 5G 協定研發測試到功能、效能和符合性驗證再到營運商驗收測試。獲全球主要的晶片和裝置製造商廣泛採用。

聯發科技無線通訊系統發展本部總經理潘志新表示：「MediaTek M80 調制解調器支援 3GPP 第 16 版 (Rel-16) 標準，具備 NR-NR 雙連結 (NR-DC) 和節電功能，可因應業界對高資料傳輸速率和低功耗的要求。」

是德科技 5G 測試解決方案使用通用的硬體和軟體平台，可整合原先分散於不同平台的資料，並可分享在產品開發生命週期各個階段中所獲得的設計洞察。協助聯發科技大幅簡化 5G 調制解調器效能驗證的流程。