

電動汽車警示音系統

■作者：Andreas Pellkofer / ADI 應用工程師
Jagannath Rotti / 軟體工程師
Danny Ko / 應用工程師

簡介

傳統內燃機車輛即使低速行駛也會發出發動機聲音。通常，當車輛不在視線範圍內時，行人和其他交通參與者透過視覺識別、及對輪胎和其他噪音的聽覺識別來判斷車輛的接近或離開。

電動車輛 (EV) 則不會發出引擎聲。以低速行駛時，在傳統內燃機 (ICE) 發動之前，混合動力電動車 (HEV) 或插電式混合動力電動車 (PHEV) 幾乎是無聲無息地移動。當速度低於 19 mph 時，這些車輛發出的聲響難以聽到。在更高速度下，輪胎聲音便成為了主要的聲響。

全球管理機構正在研究立法，尋求為電力驅動模式下的 PHEV 和 HEV 制定最低限度的聲音水準，以便使視障人士、行人和騎士能聽到這些車輛駛近，並確定這些車輛從哪個方向駛來。在美國國家公路交通安全管理局 (NHTSA) 網站上可以找到相關立法。

電動汽車警示音系統 (EVS) 產生一系列旨在提醒行人有 EV、HEV 和 PHEV 存在的聲音。駕駛員可以觸發警示音 (類似於汽車喇叭的聲音，但不那麼急迫)；但在低速時，聲音必須能自動響起。聲音的類型有許多種，舉凡從人工訊號音到模仿引擎噪音和輪胎經過礫石的真實聲音。

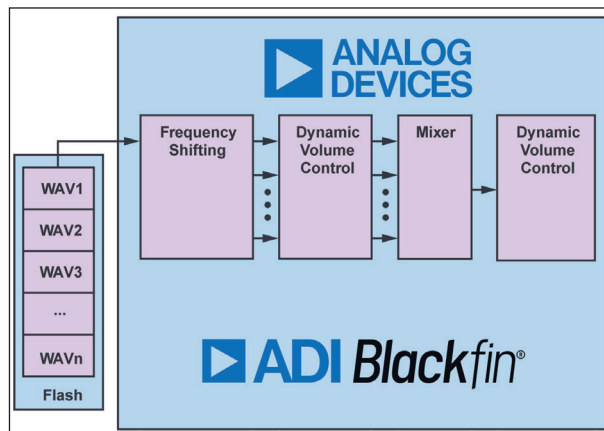
ADI 提供兩種不同解決方案，包括用於 EV 的車內引擎聲音模擬以及外部引擎聲音產生。進階應用方案基於 ADSP-BF706 開發。對於入門級應用，則基於 ADAU1450 SigmaDSP。這些解決方案可以合成聲音並根據行駛速度調整頻率、音量和其他參數，而且可以將音訊發送到音訊功率放大器。根據具體立法的要求，警示音可以利用內燃機聲音或任何其他合成訊號音來模擬。

基於 Blackfin 的解決方案

ADSP-BF706 Blackfin+ 處理器是包含音訊處理和 CAN 匯流排介面的單晶片解決方案。ADI 開發了在 ADSP-BF706 上運行的 CAN 軟體協定堆疊，使得使用者能以極少的工作量構建汽車級示範操作 (也可以使用 (a Vector CAN 協定堆疊))。此外，ADI 提供完整的硬體和軟體參考設計，以及用於即時參數調試的 SigmaStudio 開發環境。

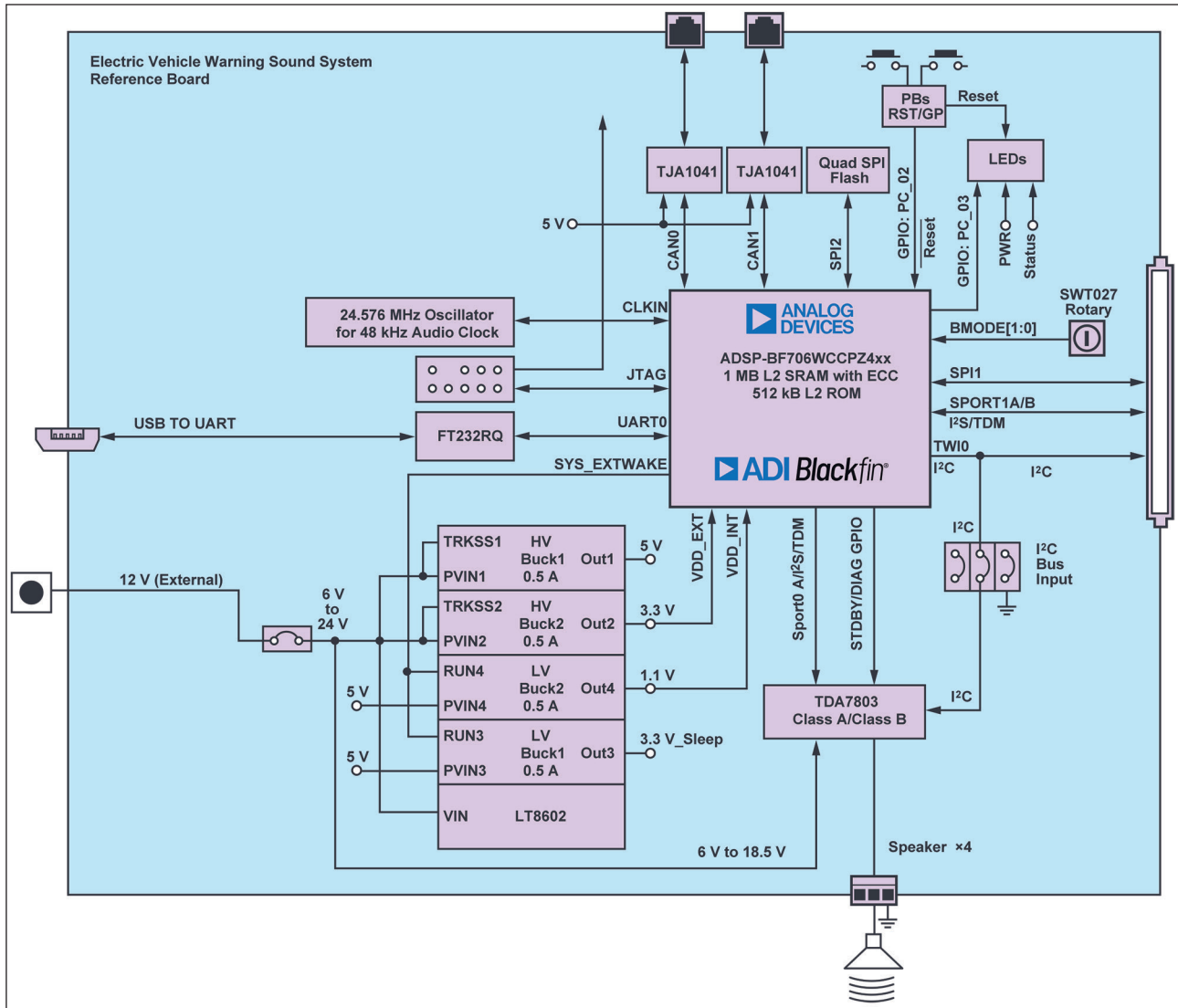
圖 1 顯示了 ADSP-BF706 內部的不同演算法模組。外部波形音訊檔 (WAV) 儲存特徵發動機聲音或音訊訊號音。從 SPI 介面最多可以同時存取 25 個 WAV 檔。這些檔案先在數位訊號處理器 (DSP) 內部進行頻移和混頻，然後增加動態音量控制。

圖 1: Blackfin+ 處理器內的演算法模組。



ADSP-BF706 採用記憶體映射 SPI 介面，透過它可以更快速、更簡便地存取外部記憶體，無需為此應用額外配置 DDR 記憶體。從 SPI 快閃記憶體最多可以同時存取 25 個 WAV 檔。可存取的 WAV 檔個數有助於創造更逼真的引擎聲音。

圖 2: 採用 Blackfin+ 處理器的全功能板的詳細系統框圖。



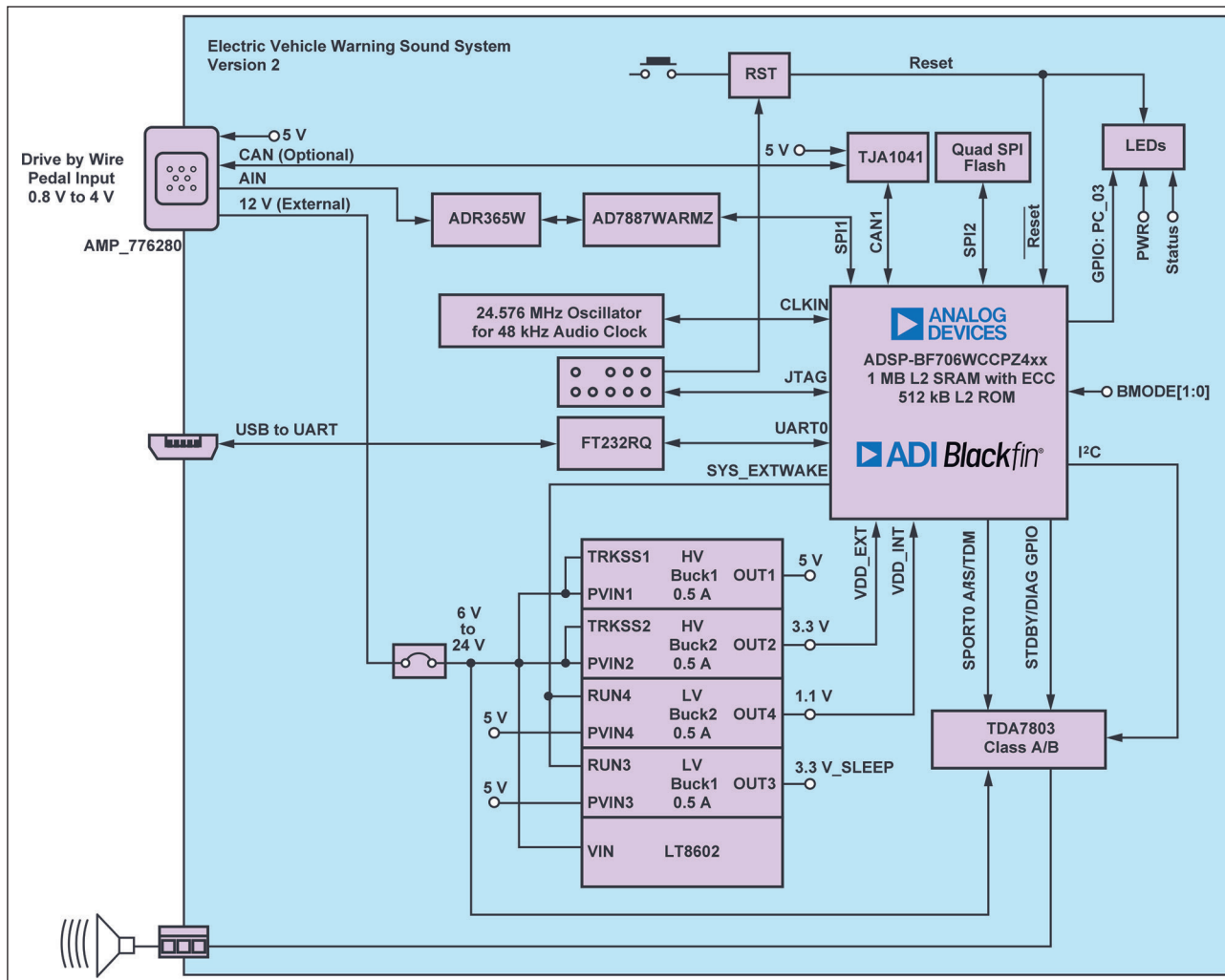
ADSP-BF706 並能實現高達 16 倍的音調調整，這是美國 NHTSA 提出的一項建議，即隨著車速的增加而提高輸出聲音的頻率。根據 CAN 匯流排送來的車速資料，ADSP-BF706 可以動態控制音量。

圖 2 顯示了系統詳細框圖。Power by Linear LT8602 四通道單晶片同步降壓型穩壓器從 12 V 汽車電池電源產生系統中所需的全部供電電壓。2 MHz 開關頻率讓使用者可以避開關鍵的雜訊敏感頻段，例如 AM 頻段。LT8602 的 3 V 至 42 V 輸入電壓範圍使該元件成為汽車應用的理想選擇，因為汽車應用必須承受冷開機和啓 / 停場景，最低輸入電壓低至 3 V，負載突降瞬變超過 40 V。

圖 3 顯示了另一個系統框圖，其中配有連接器，減少了外部設定，一個透過汽車認證的連接器涵蓋所有相關訊號。該方案允許設計更小尺寸的電路板。由於 ADSP-BF706 同時充當了微控制器和音訊處理器，因此該系統解決方案可降低系統物料 (BOM) 成本。

欲瞭解該解決方案的詳細資訊，請參閱下載的軟體中提供的「EVWSS v1 操作手冊」和「EVWSS v2 操作手冊」。該套裝軟體 (EVWSS-BF_SRC-Rel2.0.0) 可透過 ADI 網站上的軟體申請表頁面 (<https://www.analog.com/cn/design-center/evaluation-hardware-and-software/software/>)

圖 3: 採用 Blackfin+ 處理器、元件有所減少的電路板的詳細系統框圖。



[software-modules-how-to-request-code.html](#)) 申請取得。

針對 ADSP-BF706 Blackfin+ 處理器的 EVWSS 軟體架構

EVWSS 軟體架構基於 ADSP-BF706 硬體架構。處理器依賴硬體架構的原因在於記憶體映射 SPI。利用記憶體映射 SPI，CAN 介面可以直接讀取快閃記憶體。此特性降低了 EVWSS 庫的複雜性，使得用於產生警示音的記憶體存取效率更高。

軟體元件

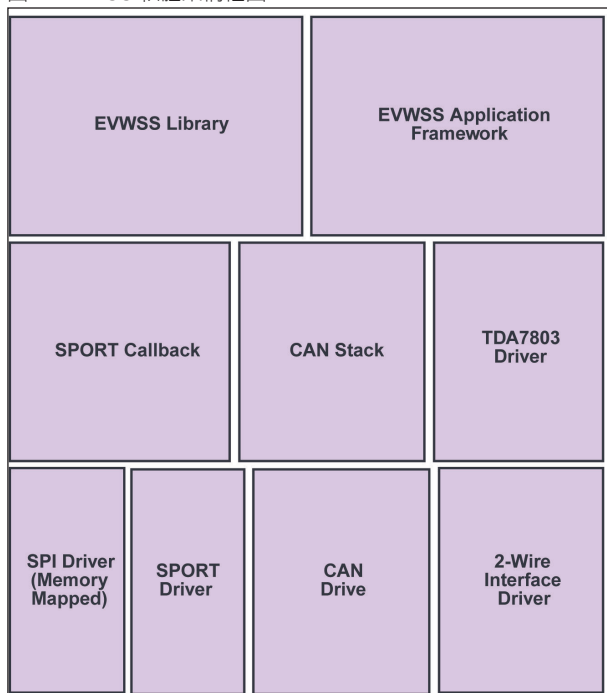
EVWSS 軟體架構由圖 4 所示的組件構成。

本部分詳細介紹軟體元件。SPORT 回檔特性映射到音訊資料採樣速率，並在 SPORT 收發器插斷服務常式 (ISR) 上下文中運行，讀取快閃記憶體檔 (SPI 記憶體映射)，利用 EVWSS 庫執行音訊處理，並透過 SPORT 收發器介面送出處理過的音訊。EVWSS 庫存有合成警示音的不同函數。EVWSS 庫並接收來自 CAN 協議堆疊的車速輸入 (或由 UART 介面進行調試)。TDA7803 驅動器控制外部功率放大器來產生警示音。EVWSS 應用程式框架配置系統外部設定、CAN 協定堆疊和 TDA7803 驅動程式。

EVWSS 庫函數

下面介紹 EVWSS 庫函數。有關詳細資訊，

圖 4: EVWSS 軟體架構框圖。



請參閱下載軟體中的「車輛電子警示音系統版本資訊」。

音調控制

音調調整是指基於輸入的控制訊號來調整音訊訊號的頻譜。在 EVWSS 應用中，WAV 檔的基本音調根據車速輸入而變化。

頻率調變和相位調變

發動機聲音取決於發動機衝程，包括進氣、壓縮、做功（膨脹）和排氣。這些衝程產生頻率調變訊號音，而不是純訊號音。改變採樣的音調調整參數以實現頻率調變。

此應用包括兩種調變（鋸齒形和三角形）。在鋸齒形調變中，頻率從最低斜坡上升到最高，然後跳回最低。在三角形調變中，頻率從最低斜坡上升到最高，然後斜坡下降到最低。

壓擺混音

對於混音，應相對於車速配置不同增益。

WAV 檔播放

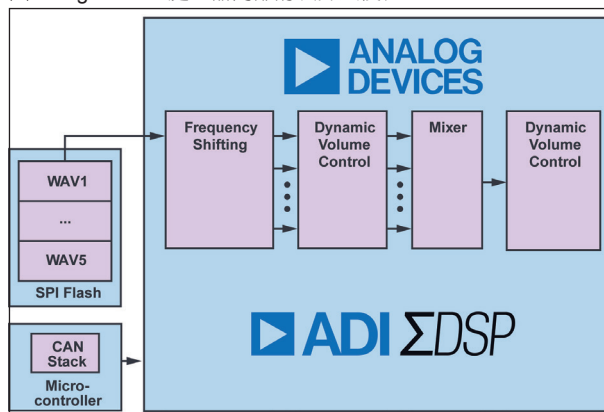
儘管所需的 WAV 檔保存在快閃記憶體中，但用戶可以播放或停止某些 WAV 檔，具體取決於動態條件。

基於 SigmaDSP 的解決方案

對於入門級應用，ADAU1450 SigmaDSP 處理器可以取代 ADSP-BF706 處理器。為了進行評估，可以使用 EVALADAU1452 評估板。

圖 5 顯示了 SigmaDSP 處理器內部的不同演算法模組。

圖 5: SigmaDSP 處理器內部的演算法模組。



TADAU1450 使用 SigmaStudio 編程環境支援以下軟體要求：

- 多訊號音產生
- 動態音量控制，最多 64 級 s
- 混音
- 限幅器
- 音調調整，即隨著車速增加提高音調
- 同時播放 SPI 快閃記憶體中的最多 5 個 WAV 檔

ADI 在 SigmaStudio 中提供了一個引擎聲音模擬器模組，以簡化發動機聲音調整並減少所需的外部同步 WAV 檔數量。引擎聲音模擬器可以在內部產生多達 32 個諧波。這些諧波的階數和幅度可以透過圖形化使用者介面 (GUI) 進行編程。

諧波產生器模組作為 ESS Toolbox 的一部分可供使用。可以直接從 SigmaStudio 下載頁面 (<https://www.analog.com/en/design-center/evaluation->

hardware-and-software/software/ss_sigst_02.html#software-relatedsoftware) 進行下載 (版本 4.4 或更高版本)。請注意, SigmaStudio 不支援 CAN 軟體協定堆疊, 需要外部微處理器。

SigmaStudio

SigmaStudio 是一種圖形開發環境, 最初針對 SigmaDSP 系列處理器而設計。該軟體內建專門為汽車應用開發的演算法庫。GUI 簡化了調整過程, 並提供控制功能和濾波器係數, 無需編寫代碼便可動態改變濾波器係數。SigmaStudio 可以從 ADI

網站 SigmaStudio 頁面下載 (https://www.analog.com/en/design-center/evaluation-hardware-and-software/software/ss_sigst_02.html)。

結論

ADI 為入門級應用、以及支援車內車外引擎聲音的先進引擎聲音類比系統提供全面解決方案。本文旨在說明使用者簡化決策過程, 並縮短產品上市時間。ADI 提供完整的系統解決方案, 包括用於快速開發原型和產品的必要軟體元件。CTA

AWS 和 Arm 展示生產規模等級的雲端電子設計自動化

Amazon Web Services(AWS) 宣佈, 半導體設計和矽智財 (silicon intellectual property) 開發與授權的全球領先企業 Arm 將把 AWS 雲端服務運用到絕大部分電子設計自動化 (EDA) 工作負載。Arm 使用基於 AWS Graviton2 處理器的執行個體 (使用 Arm Neoverse 核心), 將 EDA 工作負載遷移到 AWS, 引領半導體產業的轉型之路; 過去半導體產業都使用地端資料中心完成半導體設計驗證運算密集型任務。為了更有效執行驗證, Arm 使用雲端運算模擬現實世界的運算場景, 並藉由 AWS 近乎無限的儲存空間和高性能運算基礎架構, 擴展其可並行執行的模擬數量。自從遷移到 AWS 雲端以來, Arm 已將 AWS 上 EDA 工作流程的回應速度提高了 6 倍。此外透過在 AWS 上執行遙測 (從遠端來源收集和整合資料) 並進行分析, Arm 產生了更強大的工程、業務和營運洞察力, 有助於提高工作流程效率, 優化公司整體成本和資源。在完成遷移至 AWS 後, Arm 最終計畫將全球資料中心面積至少減少 45%, 並將地端運算減少 80%。

從智慧手機到資料中心基礎設施, 從醫療設備到汽車自動駕駛, 高度專業化的半導體設備為各種功能提供了強大的動力。每個晶片包含數十億個電晶體, 這些電晶體的設計水準可達到個位數奈米級 (比人的頭髮細約 10 萬倍), 在最小的空間內實現最佳性能。EDA 便是這種極端工程可行的關鍵技術之一。EDA 工作流程非常複雜, 包括前端設計、模擬與驗證, 以及越來越大的後端工作負載, 包含時序和功耗分析、設計規則檢查以及其它晶片投入生產準備的應用程式。傳統上, 這些高度反覆運算的工作流程需花費數月、甚至數年才能生產出新裝置, 如 SoC(單晶片系統), 也需運用大量的運算能力。在地端執行這些工作負載的半導體公司必須不斷平衡成本、進度和資料中心資源, 才能同時推進多個專案, 因此可能會面臨運算能力不足的問題, 拖慢進度或承擔維護閒置運算的成本。

將 EDA 工作負載遷移到 AWS, Arm 克服了傳統託管 EDA 工作流程的束縛, 並透過大規模擴展的運算能力獲得了彈性, 使其能夠同步執行模擬、簡化遙測和分析, 減少半導體設計的反覆運算時間, 增加測試週期卻不會影響交付進度。Arm 藉由多種專用的 Amazon Elastic Compute Cloud (Amazon EC2) 執行個體類型優化 EDA 工作流程, 減少成本和時間。例如該公司使用基於 AWS Graviton2 的執行個體, 實現了高性能和可擴展性, 與運作成千上萬台地端伺服器相比, 可實現更具成本效益的營運。Arm 使用 AWS Compute Optimizer 服務, 該服務利用機器學習為特定工作負載推薦最佳的 Amazon EC2 執行個體類型, 以協助簡化工作流程。