

具有 0 dBm LO 驅動

寬頻 3 GHz 至 20 GHz 高性能整合混頻器

本文介紹僅需 0 dBm LO 驅動的寬頻 3 GHz 至 20 GHz SiGe 被動混頻器。新巴倫結構是實現寬 RF 頻寬的關鍵創新。針對 IF 頻段應用也採用相同的巴倫拓撲，支援 300 MHz 至 9 GHz 的寬 IF。該高性能雙平衡混頻器可用於上變頻或下變頻，同時，該混頻器採用 2 mm × 3 mm、12 接腳小型 QFN 封裝，提供 23 dBm IIP3 和 14 dBm P1dB。採用 3.3 V 電源供電時，混頻器功耗為 132 mA。

■作者：ADI RFIC 設計工程師 /Xudong Wang
RFIC 設計工程師 /Bill Beckwith
設計工程經理 /Tom Schiltz
資深應用工程師 /Weston Sapia
RFIC 設計工程師 /Michael Bagwell

簡介

寬頻混頻器目前已經廣泛應用於多功能無線收發器、微波收發器、微波回程、雷達和測試設備中。同時，寬頻混頻器也使得在具有各種無線電參數的動態可編程性的無線電架構中使用單個混頻器成為可能。

已經證明，CMOS 和 BiCMOS 等先進矽技術能夠在相對窄頻應用中實現高性能混頻器。因此寬頻混頻器最期待的實現方式，是使用集總元件或其他相容 IC 製造技術和幾何形狀的結構製成。平衡混頻器是首選拓撲結構，因為與非平衡混頻器相比，它們在線性、雜訊係數和埠對埠隔離方面具有更好的整體性能。巴倫是單平衡混頻器和雙平衡混頻器中，用於在平衡和非平衡配置之間轉換 RF、LO 和 IF 訊號的關鍵元件。能夠在標準 IC 製程中整合巴倫至關重要，這樣才能生產出寬頻整合混頻器。

本文將介紹一種可以在矽、GaAs 或任何其他整合過程中輕鬆實現的創新巴倫結構。這種巴倫拓撲的頻寬比傳統巴倫結構更寬，可在 0.18 μm SiGe BiCMOS 製程中，使用寬頻巴倫設計一款 3 GHz 至

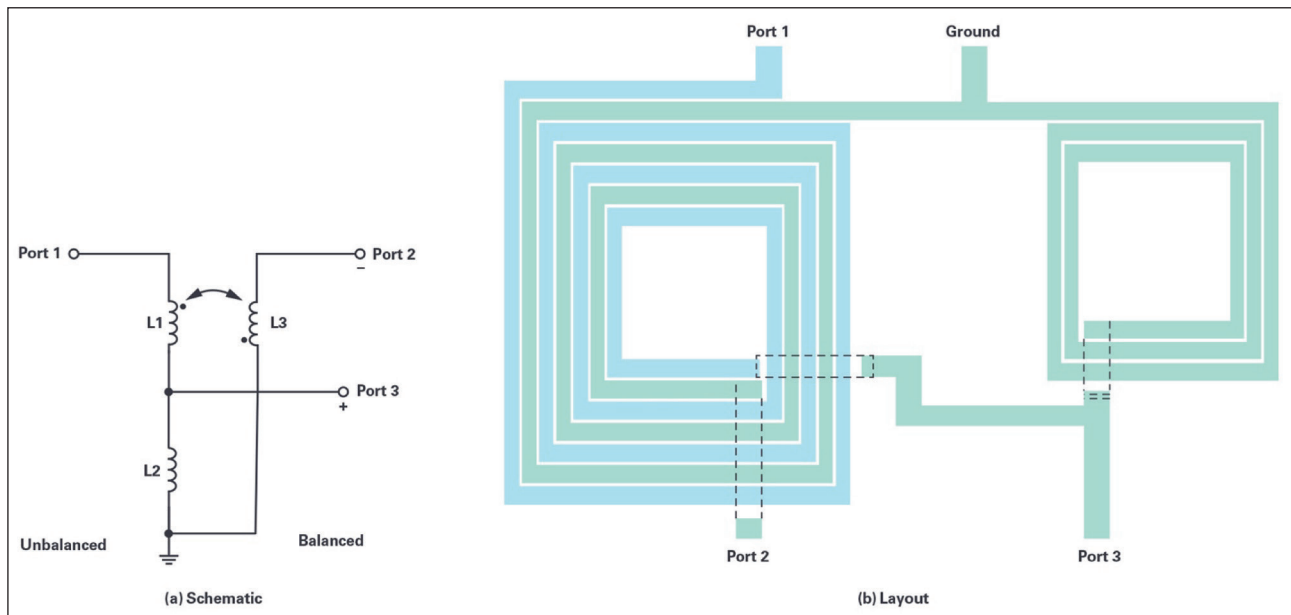
20 GHz 高性能混頻器。

寬頻巴倫

混頻器最重要的性能參數包括轉換增益、線性度、雜訊係數和工作頻寬。整合混頻器中使用的巴倫 (Balun) 對所有這些混頻器的性能都具有重大影響。整合巴倫的關鍵性能，包括操作頻率範圍、插入損耗、幅度 / 相位平衡、共模抑制比 (CMRR) 和物理尺寸。

積體電路應用中的兩種常見巴倫結構是傳統平面變壓器巴倫和 Marchand 巴倫。這兩種巴倫在窄頻應用中都有良好的性能。平面變壓器巴倫由兩個緊密耦合的變壓器組成。電感的自感和諧振頻率是頻寬的兩個主要限制因素。自感限制低頻端的頻寬，非平衡和平衡終端的寄生電容和不對稱終端限制高頻端的頻寬。Marchand 巴倫由四條四分之一波長傳輸線組成，通常需要在晶片上佔用大量空間。在積體電路中利用交錯變壓器佈局展示了微型 Marchand 巴倫。每條線段的電氣長度要求限制了 Marchand 巴倫的頻寬。當電氣長度偏離所需的四分之一波長時，振幅和相位平衡就會降低。通常，設計良好的

圖 1: Ruthroff 型寬頻巴倫。



變壓器巴倫或 Marchand 巴倫可以覆蓋 $3\times$ 至 $4\times$ 最大 - 最小頻率比的頻率範圍，且性能合理。

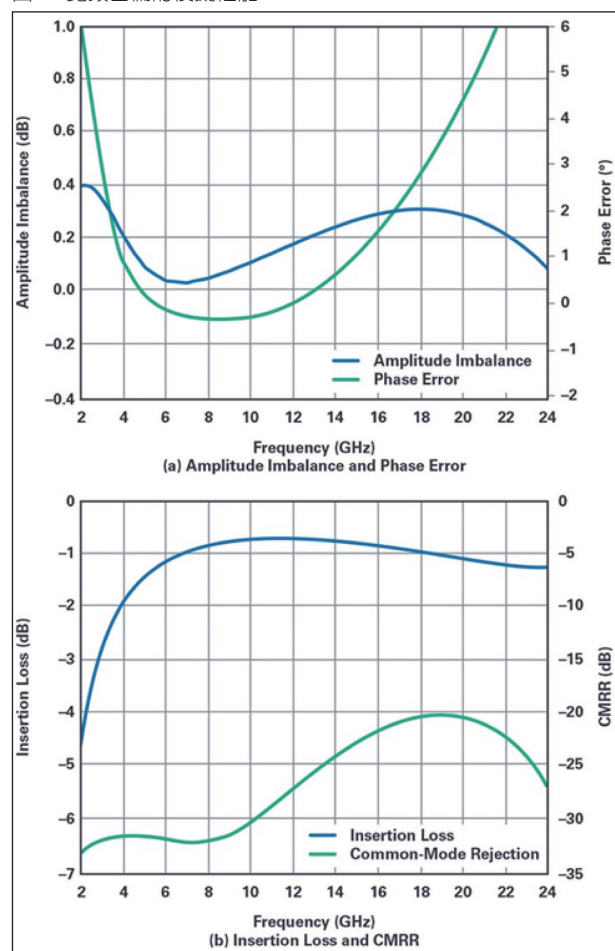
衆所周知，Ruthroff 巴倫具有非常寬的頻寬，許多分立元件產品都是基於 Ruthroff 結構開發。但是，還沒有發現對微波積體電路應用類似結構。

圖 1a 顯示了一個 Ruthroff 型寬頻巴倫原理圖，可使用三個電感在平面半導體製程中輕鬆構建。一個佈局示例如圖 1b 所示。在該佈局中，只需要兩個金屬層，一個厚金屬層用於三個低損耗電感，一個地下通道金屬層用於連接。當有額外的厚金屬層可用時，L1 和 L3 可以垂直耦合，這樣尺寸就會更小，它們之間的磁性耦合也可能會更好。

寬頻特性得益於結構簡單，這會導致寄生電容更少。單端訊號由 L1 和 L2 分壓得到。因此，巴倫的正埠正好是同相位單端訊號電壓的一半。由於 L1 和 L3 之間的負耦合，巴倫的負埠是具有 180° 相移的單端訊號電壓的一半。

在非常寬的頻寬上可以實現出色的振幅和相位平衡。圖 2 顯示了寬頻巴倫配置的模擬性能。振幅不平衡是 S21 和 S31 之間的差，相位誤差是 S21 和 S31 與期望的 180° 之間的相位差。建議的巴倫具有非常好的振幅平衡，以及 3 GHz 到 20 GHz 之

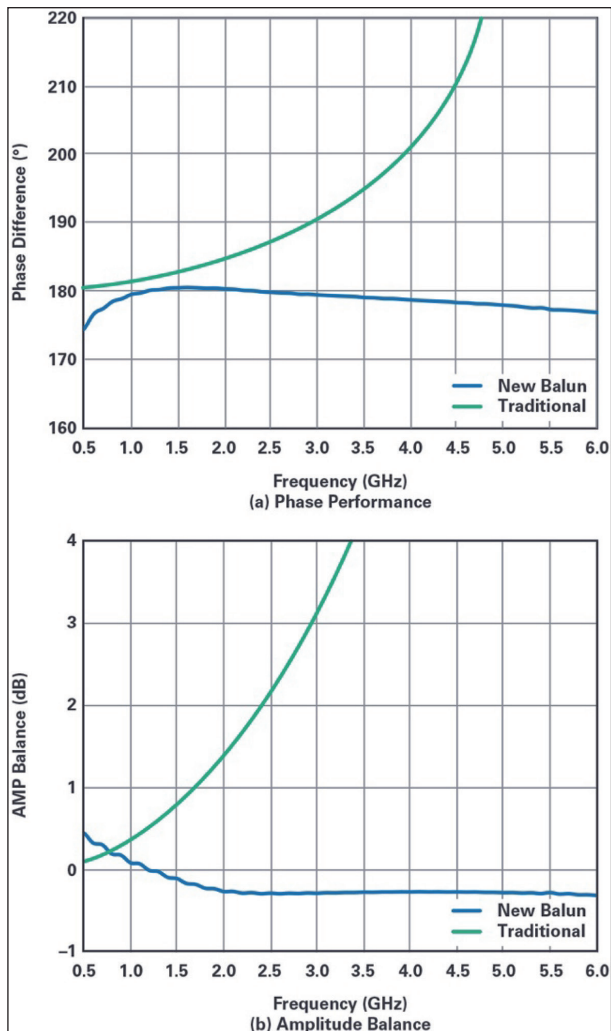
圖 2: 寬頻巴倫的模擬性能。



間接近 180° 的相位差。在平衡混頻器和推挽放大器等許多應用中使用巴倫時，共模抑制非常重要。圖 5b 所示的模擬結果表明，3 電感巴倫在 3 GHz 到 20 GHz 範圍內的 CMRR 優於 20dB。

與變壓器巴倫拓撲結構一樣，3 電感巴倫的頻寬也受低頻端電感和高頻端寄生電容的限制。當電感較低時，負載阻抗對埠 3 的 L1 和 L2 之間的分壓和埠 2 的轉換電壓影響較大。雖然在低頻範圍內振幅平衡和相位差仍然可以接受，但插入損耗增大。因此，較低的終端阻抗或較高的電感將有利於低頻性能。在高頻端，L1 和 L2 之間的寄生電容會降低變壓器的性能，導致較大的相位誤差。精心佈局並考慮降低寄生電容可以擴大巴倫的高頻工作範圍。

圖 3: 傳統巴倫和新巴倫的模擬性能比較。



整合巴倫的物理尺寸限制了低端頻寬。為了探索建議的巴倫結構在低頻應用中的可行性，設計了一款 0.5 GHz 到 6 GHz 的巴倫，並與基於變壓器的傳統巴倫進行了對比，性能如圖 3 所示。

圖 4: 寬頻雙平衡無源混頻器。

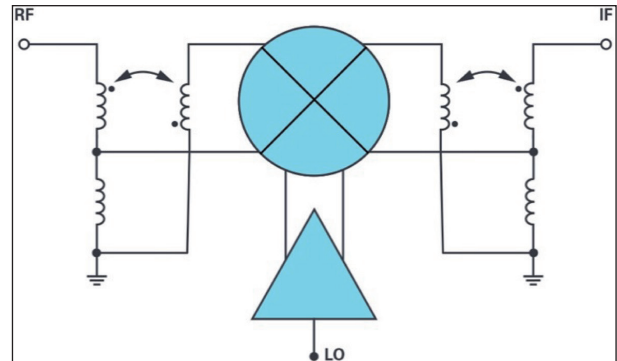
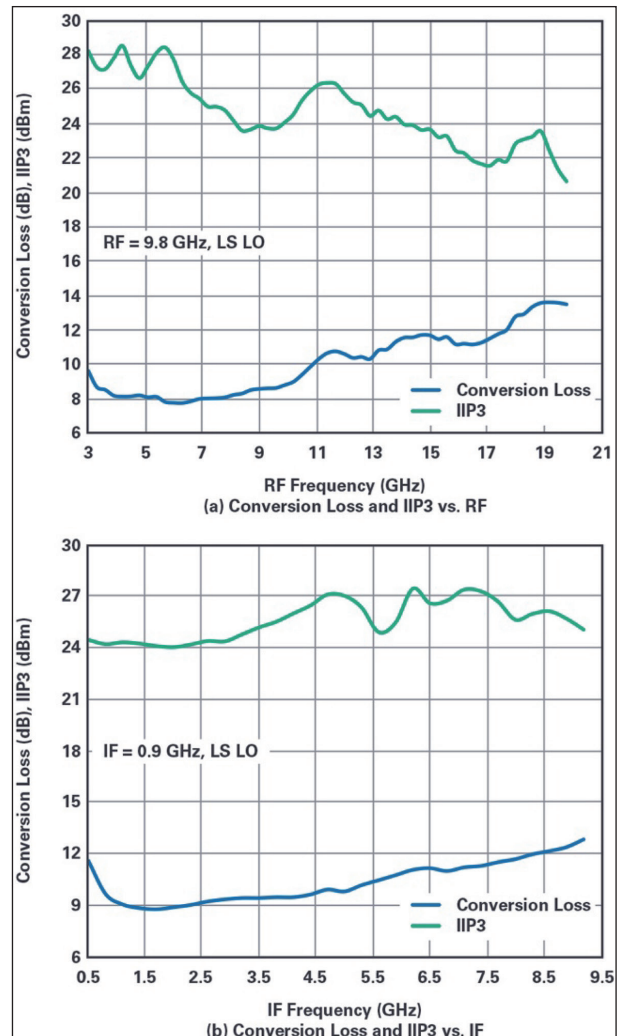


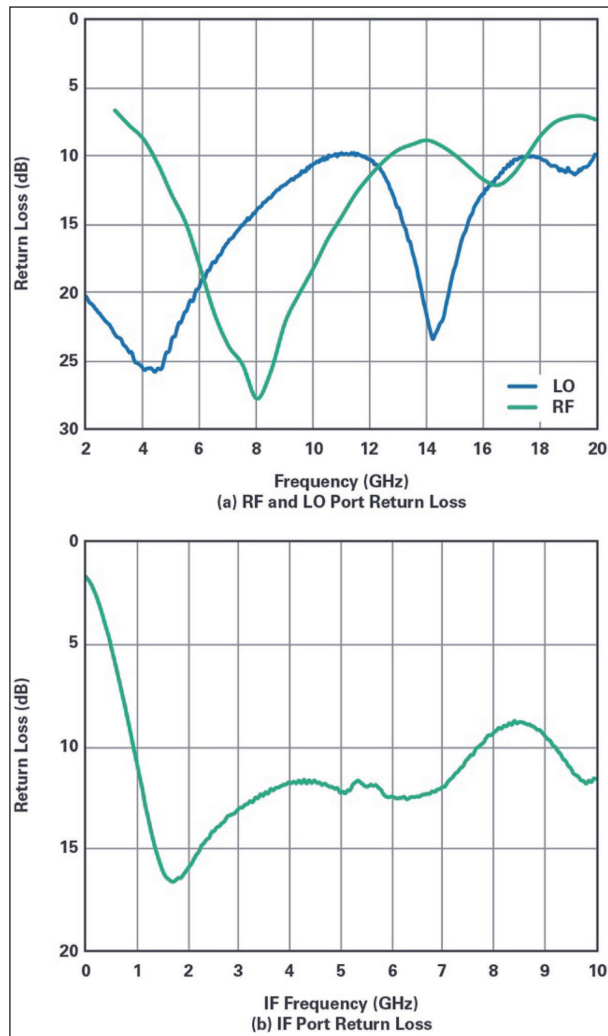
圖 5: 寬頻雙平衡被動混頻器測得的性能。



整合寬頻 RF/ 微波混頻器

寬頻雙平衡被動混頻器設計採用 Jazz 的 SiGe

圖 6：寬頻雙平衡被動混頻器測得的回波損耗。



0.18 μm 製程和 3 電感巴倫配置。混頻器的 RF、IF 和 LO 埠為 50 Ω 單端埠，並在 RF 和 IF 埠整合巴倫。整合的 RF 巴倫經過優化，可覆蓋 3 GHz 至 20 GHz RF 頻率範圍。單端 LO 訊號透過主動放大器電路在內部轉換為差分訊號以減小晶片尺寸。使用高速 NPN 的兩級寬頻放大器向被動混頻器的 MOSFET 閘極提供足夠的訊號電壓擺幅，且在 1 GHz 至 20 GHz 頻率範圍內只有 0 dBm 輸入功率。

該混頻器採用 2 mm $\times$ 3 mm QFN 小型封裝，並使用銅柱倒裝晶片進行互連。銅柱連接的附加寄生電容很低，可保持矽的寬頻性能。該混頻器採用 3.3 V 偏置電源，室溫下的功耗為 132 mA。測得的轉換損耗和 IIP3 性能如圖 5 所示。混頻器的 RF、LO 和 IF 埠在其寬廣工作頻率範圍內匹配良好。圖 6 顯示這些埠的回波損耗。應該注意的是，RF 回波損耗取決於 IF 埠阻抗，圖 6a 中的結果是使用 0.9 GHz 的 IF 頻率測得。

相較於市面場上的寬頻混頻器 (如表 1 中所示)，使用 3 電感巴倫設計的混頻器可同時實現 RF 和 IF 範圍的最寬頻寬。它具有最低的 LO 功耗和最高的整合級別。整體性能優於任何已報導的產品或發表的寬頻混頻器產品。

結論

本文介紹了一種適合現代半導體製程平面建置方案的 Ruthroff 型寬頻巴倫結構。並設計了一款使用寬頻巴倫的高性能雙平衡混頻器，同時對其進行了性能測量。CTA

表 1: ADI 的寬頻混頻器與市場同類產品比較

主要規格	該混頻器	HMC 144LC4	HMC 663LC3	SIM-193H+
技術	SiGe	GaAs	GaAs	混合
RF (GHz)	3 至 20	6 至 20	7 至 12	7.3 至 19
IF (GHz)	0.5 至 9	DC 至 3	DC 至 4	DC 至 7.5
LO 輸入功率 (dBm)	0	17	21	17
轉換損耗 (dB)	9	10.2	8	7.6
IIP3 (dBm)	23	23	30	19
雜訊係數 (dB)	9	10.5	10	7.6
輸入 P1dB (dBm)	14	15	20	14
LO RF 洩漏 (dBm)	-30	-10	-20	-11
封裝 (mm $\times$ mm)	2 $\times$ 3	4 $\times$ 4	3 $\times$ 3	5.1 $\times$ 4.6