

如何簡化微控制器上 複雜功能的實現

■作者：Manu Venkategowda/Microchip 應用工程師

Microchip Technology Inc. 的 Manu Venkategowda 解釋了可配置邏輯單元如何簡化微控制器上複雜功能的實現。

有時，簡單的東西也大有用處。大多數嵌入式工程師必須透過各種訊號或邏輯元件來滿足終端應用需求，也就是說，他們依靠設計複雜的電路板邏輯來達成目的。但是如果透過簡單的方法就可以做到一些複雜的事情呢？有些微控制器的確具備彈性的周邊，能做到複雜應用所需要的功能。

這就是可配置邏輯單元 (CLC, Configurable Logic Cell) 的用武之地。CLC 周邊已添加到 Microchip PIC 微控制器 (MCU) 的周邊組合中，允許用戶設計一個可與 MCU 連接的簡單功能。該 CLC 周邊允許使用者指定訊號組合作為邏輯功能的輸入，並支援使用邏輯輸出控制其它周邊和 IO 接腳，協助用戶靈活設計出所需功能。

為了簡單起見，Microchip 的 MPLAB 程式產生器 (MCC) 支援 CLC。因此，設計人員只需拖放邏輯閘便可連接輸入和輸出 (GUI 格式)，並且透過按一下按鈕便可生成 C 程式碼，大幅簡化了 CLC 模組的實現。

核心獨立周邊 (CIP) 在處理任務時無需額外的程式碼或 CPU 監管來維持運行。CLC 是這樣一種 CIP：它簡化了複雜控制系統的實現，同時為開發人員提供了充足的設計靈活性，可降低 CPU 負荷提高微控制器的效能。以下將繼續介紹 CLC 如何用於在應用中實現訊號相位檢測、互補波形生成或多參數監控。憑藉各種輸入、觸發和輸出，CLC 具有無限的可能性。

概述

CLC 是使用者可配置的周邊，類似於可程式化設計邏輯元件 (PLD)，但整合在微控制器中。可以選擇內部和外部輸入作為 CLC 的輸入。CLC 接收來自其他周邊或輸入接腳的輸入。之後，它會執行預期的邏輯操作，並提供可用於控制其他周邊或其他 IO 接腳的輸出。

CLC 可以接收訊號，例如內部時脈訊號、其它周邊的輸出以及計時器輸入等周邊事件。也可以透過訊號閘控階段的設定將所選擇的輸入訊號指向所需的邏輯功能。

CLC 支援各種邏輯功能，如 AND、OR、NOT、XOR、NAND、NOR 和 XNOR。在 CLC 中，資料閘控階段的輸出可以做為邏輯功能選擇級的輸入。輸出極性階段是 CLC 的最後一階，可以選擇所需的極性。

CLC 可用作獨立周邊來實現序向和組合邏輯功能，進而促進快速事件觸發和響應。它還可以與其他周邊一起使用，透過客戶自行配置複雜的硬體功能來實現及協助擴展周邊功能。

做為核心獨立周邊，CLC 可將許多簡單的邏輯事件響應從 CPU 分擔給周邊，有效地降低了應用的 CPU 頻寬需求。因為不需要軟體演算法，它還降低了快閃記憶體和 RAM 要求。

與軟體中實現的邏輯功能相比，硬體中實現的邏輯功能具有更快的事件響應。此外，CLC 無需任何外部組件即可支援更高級別的整合，進而減小了整體 PCB 尺寸。

相位檢測器

CLC 的多功能特性和簡便性擴展了 PIC MCU 的設計能力。證明 CLC 能力的一個很好的例子就是相位檢測器。相位檢測器可用於許多應用，包括距離測量。它的工作原理是，當連續的 RF 波向目標發射時，到目標的距離與發射波和接收波之間的相移成比例。CLC 可用於測量相同頻率的兩個訊號之間的相位差。發射和接收的波用作 CLC 的輸入，並且 CLC 輸出處的兩個訊號之間的相位差可用於計算來源和目標之間的距離。

在使用 CLC 的相位檢測器實現中，CLC 中的 AND-OR 邏輯功能可用於實現 XOR 功能以測量相位差的大小，D 型正反器 (D-FF) 邏輯功能有助於獲得訊號的超前和滯後資訊。除了方波之外，還可以測量其他類型的類比訊號 (例如正弦波) 之間的相位。圖 1 描繪了使用 CLC 的相位檢測器的配置。

將相位差待測的來源訊號作為輸入饋送到兩個比較器，這兩個比較器被配置為過零點檢測器 (ZCD)。ZCD 將輸入的類比訊號轉換為相同頻率的方波。如果來源訊號是方波，則不需要 ZCD。方波作為輸入從內部連接到多個 CLC 模組。

CLC1 和輸入捕捉 (IC) 周邊用於確定相位差的

大小。CLC1 配置為 AND-OR 邏輯功能，從中可得到 XOR 功能。CLC1 的經 XOR 操作的輸出作為來源訊號從外部連接到輸入捕捉器。憑藉經 XOR 操作的輸出的脈衝寬度，可得出兩個波之間的相位差的大小，該脈衝寬度由輸入捕捉器測量即可得到相位差。另外，也配置了一個 CLC1 的輸出檢測，如果 CLC1 的輸出端無波形輸出，則表示這兩個來源的訊號相位是相同的。

為了確定兩個輸入波形的相位超前和滯後資訊，CLC 配置為 D-FF 模式，其中一個方波使用 D 輸入，另一個用作時脈輸入 (C)。CLC2 的高電位或低電位輸出用於確定 D 輸入的相位超前還是滯後於時脈輸入。測量相同頻率的兩個訊號之間的相位角在許多應用中都十分有用，包括計量、數位電源系統、通訊和醫療儀器。

互補波形發生器

使用 CLC 的另一種方法是在互補波形產生器 (CWG) 中。CWG 從其輸入源產生帶有死區控制的互補波形。在兩個訊號之間插入死區時間，以防止各種電源應用中的瞬間的短路電流。

這個應用說明了如何使用 CLC 周邊的邊緣檢測和中斷功能，如何以單一個捕捉 / 比較 / PWM (SCCP) 模組作為輸入源來產生帶有死區控制的互補波形輸出。

通常，馬達控制等應用需要多個互補波形發生器來控制其功能。多功能捕捉 / 比較 / PWM (MCCP) 模組可透過控制其輸出端的死區來產生具有非重疊訊號的互補波形。如果在實際應用上，該元件所能提供的 MCCP 組數無法滿足應用上的數量，則可以將 SCCP 與 CLC 結合使用，以滿足馬達控制的需求。

具有 SCCP 的 CLC 周邊可用於生成具有所需死區的互補波形，

圖 1：相位檢測器

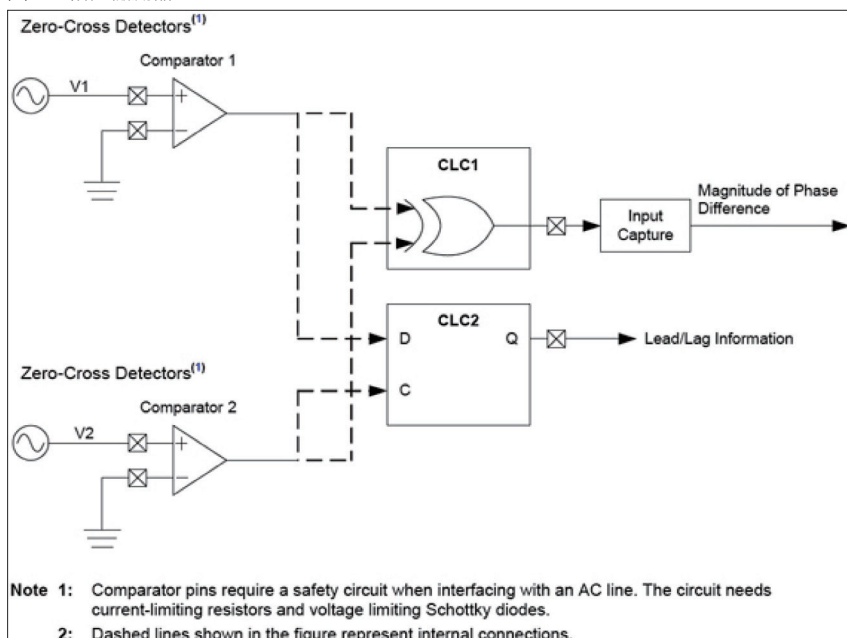
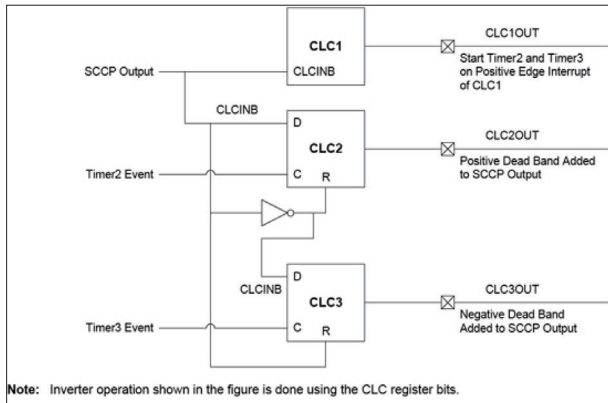


圖 2：邊緣對齊模式下使用 CLC 的互補波形發生器



因為 SCCP 模組架構較為簡單，本身不足以產生非重疊訊號。

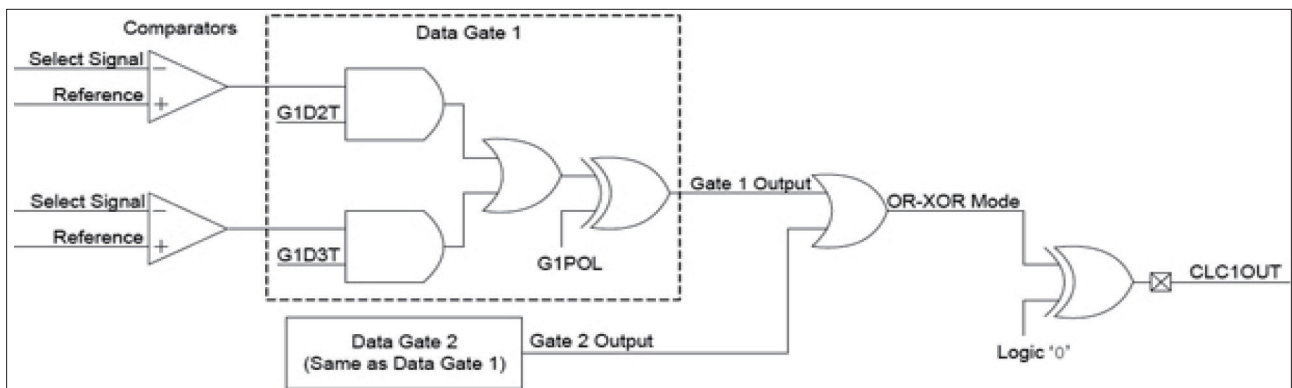
可以為邊緣對齊和中心對齊的 SCCP 輸出添加死區。圖 2 所示為在邊緣對齊模式下控制 SCCP 輸出死區的 CLC1、CLC2 和 CLC3 配置。例如，可以透過輸出產生互補波形的 MCCP 周邊來驅動全橋馬達驅動器電路。然而，如果要驅動多個這樣的全橋馬達驅動器電路；如果元件上可用的 MCCP 周邊的數量不足時，則可以將 SCCP 與 CLC 結合使用。

多參數監控

通常，應用需要同時監控不同的參數，例如溫度、壓力和濕度。如果這些參數開始越過上限或下限門檻值，則可以採取必要的措施來避免災難性後果。

多個比較器可用作 CLC 的來源輸入。在微控制器中，比較器可用於僅監控一個參數。可以使用 CLC 組合多個比較器的輸出，以監控多個參數。

圖 3：使用 CLC 監控多個參數



當監控的任何或所有參數超過一定限值時，可以採取必要的措施。圖 3 所示為用於監控兩個不同參數的 CLC 配置。在實踐中，該應用用於監控工業設備中的溫度和壓力，以便在任一參數超過預設門檻值時關閉設備。它還可用於監控離線不斷電供應系統中的電壓大小。

總結

透過在周邊組合中添加可配置邏輯單元，使用者可以在 PIC 微控制器中整合簡單的內建邏輯設計。組合不同周邊的輸出增強了現有周邊的功能，進而擴展了周邊可以實現的應用的範圍。

由於與軟體中實現的邏輯功能相比，硬體中實現的邏輯功能具有更快的事件響應，因此 CLC 有助於提高整個系統的速度。它還可提供更高級別的整合，而無需外部邏輯閘來實現邏輯功能，以減少所需零件的數量並縮小 PCB 的整體尺寸。CLC 還有助於使用不同的邏輯閘組合各種輸入源訊號以產生完全不同的訊號。

所有這些靈活的輸入和輸出以及邏輯功能都可以透過圖形化介面 (GUI) 工具輕鬆實現，該工具稱為 MPLAB 程式產生器 (MCC)，可為您的應用產生簡單易懂的 C 語言程式碼。

其他資源：

1. 使用 CLC 擴展 PIC MCU 功能的應用筆記：
<http://ww1.microchip.com/downloads/en/AppNotes/00002133a.pdf>