針腳相容的高輸入阻抗 ADC 系列

簡化驅動並延展 ADC 驅動器選擇範圍

■作者：Maithil Pachchigar/ ADI 公司

簡介

自動測試設備、機器自動化、工業和醫療儀器儀錶等應用均需要精密的資料擷取系統，以便準確地分析並數位化物理或類比資訊。系統設計者為了實現高解析度精密逐次漸近型 (SAR) ADC 資料手冊中列示的最高性能，常常不得不使用專用高功率、高速放大器來驅動其精密應用中的傳統型開關電容 SAR ADC 輸入。這是設計精密資料擷取訊號鏈時遇到的常見難處，而本文所介紹的針腳相容 AD4000ADC 系列則可解決此類問題。該系列 16/18/20 位元精密 SAR ADC 採用 ADI 公司先進技術和架構設計而成，整合了多種簡單易用的特性，提供諸多系統級優勢，有助於降低訊號鏈功耗和複雜性，提高通道密度，而性能並無明顯下降。高阻態模式、低輸入電流和長採集階段的獨特結合，降低了 ADC 驅動挑戰難度和對 ADC 驅動器的建立要求。因此，驅動 ADC 的放大器選擇可以擴展至較低功率 / 頻寬的精密放大器，包括直流或低頻 (<10 kHz) 應用所用的 JFET 和儀錶放大器。本文將介紹各種具有較低 RC 濾波器截止頻率的精密放大器，它們能直接驅動該 ADC，同時實現最優性能，而且無需專用 ADC 驅動器級，因此大幅減少了系統功耗、電路板面積和 BOM 成本。

驅動傳統 SAR ADC 輸入

圖 1 顯示了構建精密資料擷取系統時使用的典型訊號鏈。受開關電容輸入結構影響，高解析度精密 SAR ADC 的驅動一直是系統設計人員的主要痛點和棘手問題。

系統設計者需要密切關注 ADC 驅動器資料手冊，瞭解雜訊、失真、輸入 / 輸出電壓上裕量 / 下裕量、頻寬和建立時間等技術規格。一般來說，所採用的高速 ADC 驅動器需要具備寬頻寬、低雜訊和高功率等特徵，以便在可用採集時間內建立 SAR ADC 輸入的開關電容反衝。這項要求將會大幅減少可用於驅動 ADC 的放大器選擇，使其不得不在性能 / 功率 / 面積方面進行大幅度的妥協。另外，選擇一款合適的 RC 濾波器置於驅動器與 ADC 輸入之間的要求，又會對放大器選擇和性能上構成進一步的限制。ADC 驅動器輸出與 SAR ADC 輸入之間需要透過 RC 濾波器來限制寬頻雜訊，減少電荷反

圖 1：典型的精密資料擷取訊號鏈。

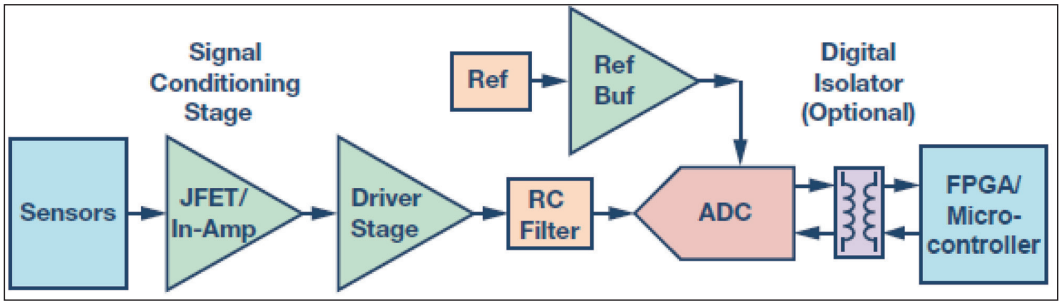


圖 2：傳統 SAR ADC 時序圖。

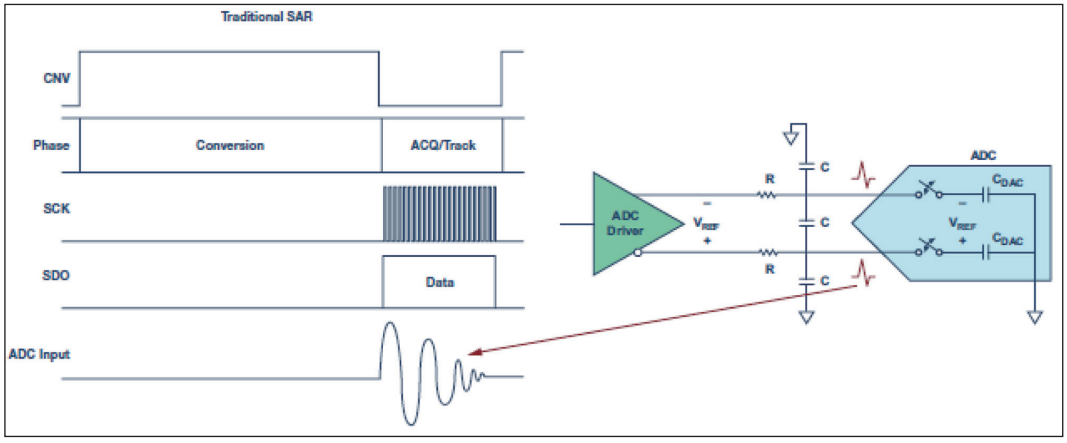
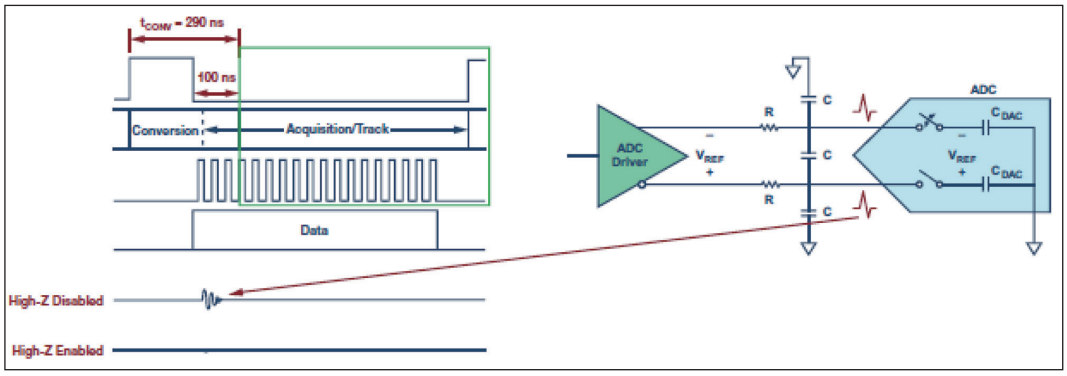


圖 3：AD4000 ADC 系列時序圖，包括輸入反衝。



衝的影響。一般情況下，系統設計者需要花費大量時間去評估訊號鏈，確保所選 ADC 驅動器和 RC 濾波器能切實驅動 ADC，以實現所需性能。

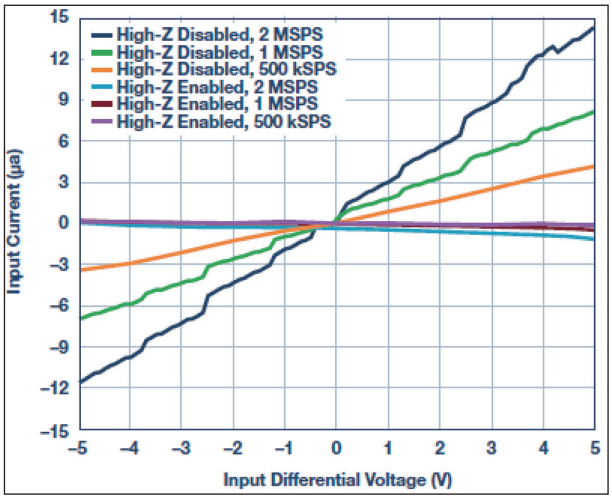
較長採集階段

AD4000 ADC 系列的轉換時間非常短 (290 ns)，ADC 會在當前轉換過程結束前 100 ns 返回採集階段，因而採集階段較長，如圖 3 所示。即使高輸入阻抗 (Z) 模式禁用，從該 ADC 系列輸入端看到的非線性反衝也顯著降低；當高阻態模式致能時，非線性反衝降至幾乎可到達忽略不計的程度。這可以降低 ADC 驅動器的建立時間負擔，並且支援較低的 RC 截止頻率和較大 R 值，因此雜訊較高且／或功耗／頻寬較低的放大器也可以使用。如此便可基於目標訊號頻寬，而非基於開關電容輸入的建立要求來選擇 ADC 之前的放大器和 RC 濾波器。RC 濾波器可以使用較大的 R 值和較小的對應 C 值，減少放大器穩定性問題，同時也不會大幅影響失真性能。較大的 R 值有助於在過壓情況下保護 ADC 輸入，並降低放大器的動態功耗。較長採集階段的另一個好處，是其能支援低 SPI 時脈速率，從而可以降低輸入／輸出功耗，拓寬處理器 /FPGA 選擇範圍並簡化數位隔離要求，且 ADC 吞吐速率不會受到影響。

高阻態 (High-Z) 模式

AD4000 ADC 系列整合了一個高阻態模式，在採集開始時，該模式可以在電容 DAC 切換回輸入時減少非線性電荷反衝。致能高阻態模式時，電容 DAC 在轉換結束時充電，以保持上次採樣的電壓。

圖 4：高阻態致能／禁用條件下 AD4003/AD4007/AD4011 ADC 輸入電流與輸入差分電壓的關係。



這一個過程可以減少轉換過程的任何非線性電荷效應，而該效應會影響到下次採樣前在 ADC 輸入端採集的電壓。高阻態模式的好處是不需要專用的高速 ADC 驅動器，可以選擇較低功率 / 頻寬的精密放大器，包括針對低頻 (<10 kHz) 或直流訊號的 JFET 和儀表放大器。

圖 4 所示為 AD4003/AD4007/AD4011 在高阻態模式致能 / 禁用時的輸入電流。低輸入電流使 ADC 比市場上現有的傳統 SAR ADC 更易驅動，即便是在高阻態模式禁用的情況下。如果將圖 4 中高阻態模式禁用時的輸入電流與上一代 AD7982 ADC 的輸入電流進行比較，會發現 AD4007 在 1 MSPS 條件下的輸入電流降低了 4 倍。高阻態模式致能時，輸入電流則進一步降至亞微安級。

此 ADC 系列較低的輸入電流，使得我們能以比傳統 SAR 高得多的源阻抗來將其驅動。這意味著，RC 濾波器中的電阻值可以比傳統 SAR 設計大 10 倍。

精密放大器直接驅動 AD4000 ADC 系列

對於多數系統，前端 (非 ADC 本身) 通常會限制訊號鏈可以實現的整體交流 / 直流性能。從圖 5 和圖 6 所選的精密放大器資料手冊中可以看出，精密放大器自身的雜訊和失真性在某個輸入頻率下決定了 SNR 和 THD 規格。然而，這種帶高阻態模式的 ADC 系列極大幅地拓展了驅動放大器的選擇範圍，包括訊號處理級中使用的精密放大器，同時提高了 RC 濾波器選擇的靈活性，而且對於選定放大器，仍能實現最優性能。

圖 5 和圖 6 顯示了 AD4003/AD4020 ADC 的 SNR 和 THD 性能，採用低功耗 ADA4692-2 (IQUIESCENT = 180μA/ 放大器)、低輸入偏置 JFET ADA4610-1 (IQUIESCENT = 1.5 mA/ 放大器) 和零交越失真 ADA4500-2 (IQUIESCENT = 1.55 mA/ 放大器) 精密放大器，使用 1 kHz 輸入音驅動 ADC 輸入，基準電壓為 5 V，以最高吞吐速率運行，高阻態模式致能和禁用兩種情況，並使用不同的 RC 濾波器值。致能高阻態模式時，對於 260 kHz 和 498 kHz 的較低 RC 頻寬，ADA4692-2 和 ADA4610-1 放大器可實現 98 dB 以上的典型 SNR，這有助於在目標訊號寬頻較低時，消除來自上游訊號鏈元件的寬頻雜訊。根據應用要求，設計人員可以選擇合適的精密放大器來驅動 ADC 輸入。例如，ADA4692-2 軌對軌放大器更適合可攜式、功耗敏感型應用，能夠直接驅動該 ADC 系列，同時仍能實現最優性能。

在高阻態模式致能的情況下使用此類放大器

圖 5：AD4003/AD4020 SNR 與 RC 頻寬的關係，使用 ADA4692-2、ADA4610-1 和 ADA4500-2 精密放大器，f_{IN} = 1 kHz，REF = 5 V。

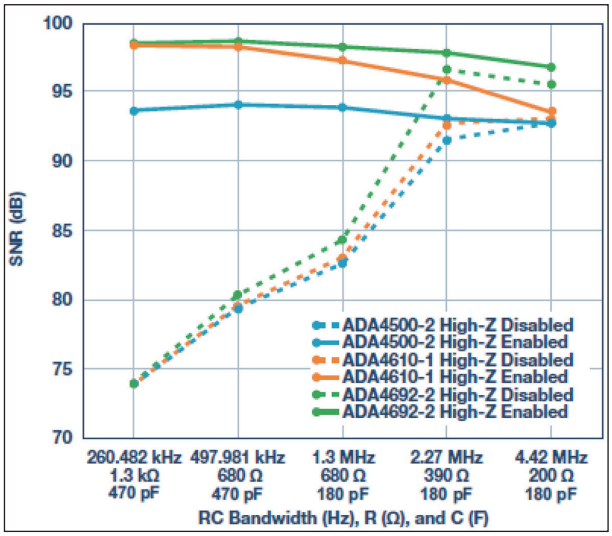
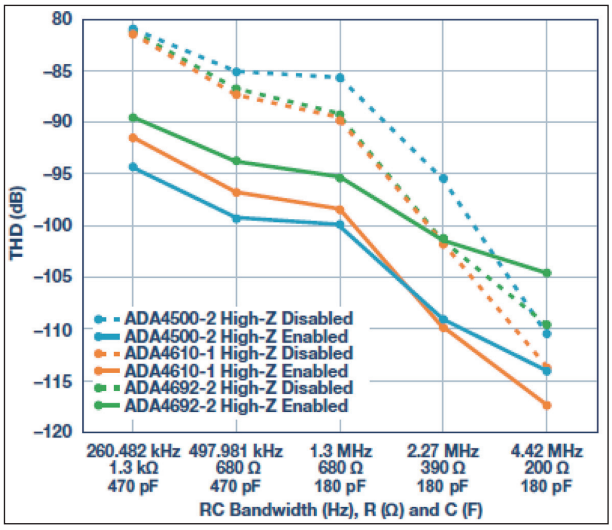


圖 6：AD4003/AD4020 THD 與 RC 頻寬的關係，使用 ADA4692-2、ADA4610-1 和 ADA4500-2 精密放大器，f_{IN} = 1 kHz，REF = 5 V。



時，即便 RC 頻寬低於 1.3 MHz，R 值大於 390Ω，AD4003/AD4020 SNR 也會提高至少 10 dB；RC 濾波器截止頻率為 4.42 MHz 時，THD 保持在 −104 dB 以上。請注意，該 ADC 系列可利用最高吞吐速率來進行過採樣，從而以較低 RC 濾波器截止頻率實現更好的 SNR 性能。

致能高阻態模式時，AD4003/AD4020 通常會消耗 2 mW/MSPS 至 2.5 mW/MSPS 的額外功耗，但這仍然顯著低於使用 ADA4807-1 之類專用 ADC 驅動器時的功耗，而且這還能節省 PCB 面積和物料成本。系統設計者可以使用功耗低 5.5 倍的 ADC 驅動器 ADA4692-2（相較於 ADA4807）；當高阻態模式禁用時，對於 2.27 MHz 和 4.47 MHz RC 頻寬，此 ADC 仍能實現約 96 dB 的典型 SINAD。高阻態模式致能時，使用 ADC 驅動器驅動 ADC，SNR/THD 性能更佳；高阻態模式禁用時，需要權衡 ADC SNR/THD 性能與 RC 濾波器截止頻率。

儀表放大器直接驅動 AD4000 ADC 系列

儀錶放大器提供出色的精密性能、共模抑制和高輸入阻抗，可與感測器直接介面，但小訊號頻寬一般較低 (<10 MHz)。利用 SAR ADC 和儀表放大器設計精密訊號鏈（如 ATE 和醫療設備）的客戶，在將訊號送至 ADC 輸入端之前，通常會使用訊號處理或驅動器級，以便轉換位準和消除反衝。

圖 7 所示為 AD8422 直接驅動 AD4000 的簡化框圖，高阻態模式致能，消除了驅動器級，節省了電路板空間。基於目標頻寬選擇優化的 RC 濾波器值 600 Ω 和 25 nF，消除 10 kHz 以上的寬頻雜

圖 8：AD4000 SNR 與吞吐速率的關係，AD8422 配置增益為 1 和 10，高阻態模式致能。

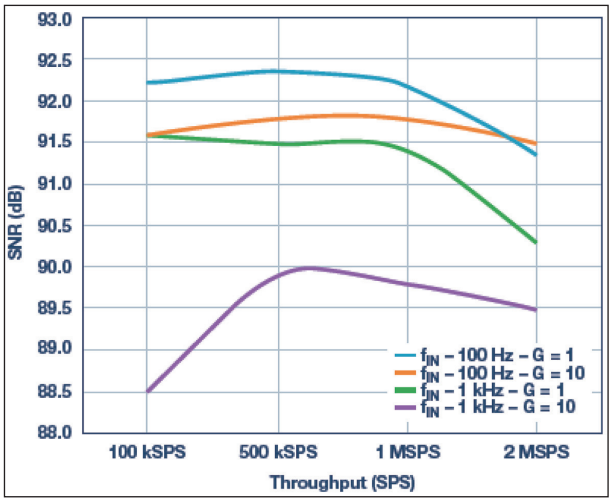


圖 7：儀表放大器 AD8422 (G = 1) 直接驅動 AD4000 精密 SAR ADC 的簡化框圖。

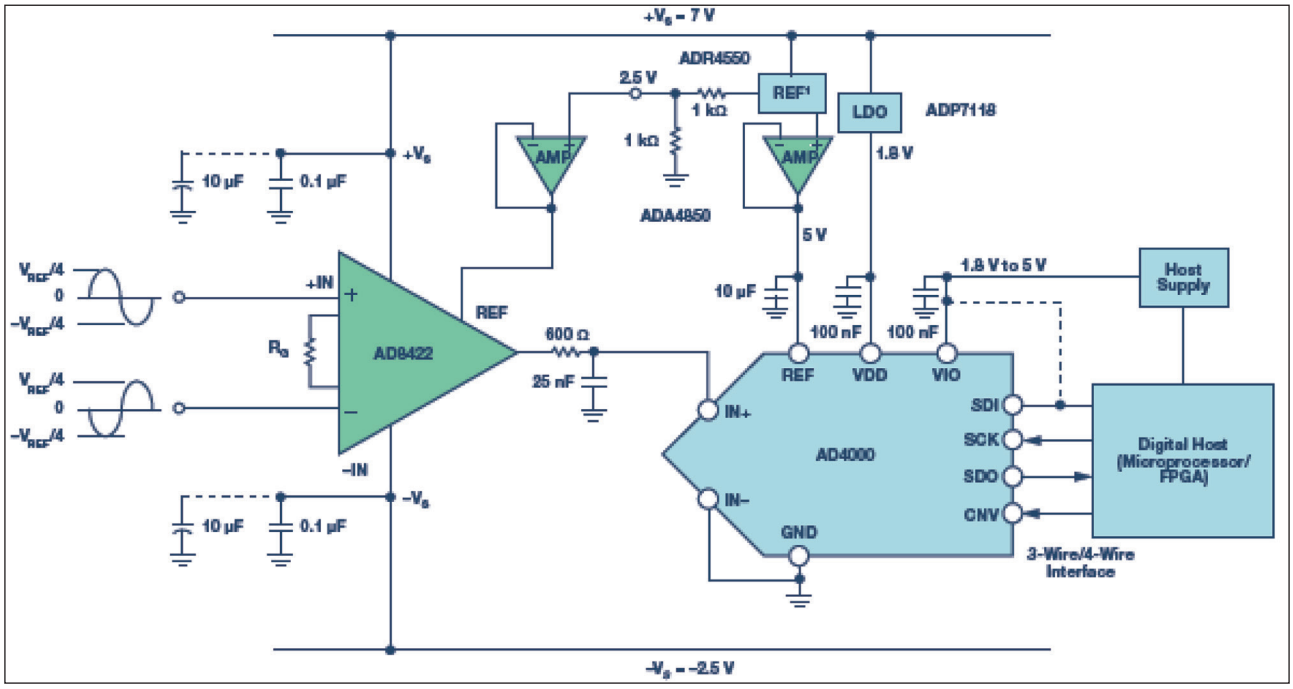
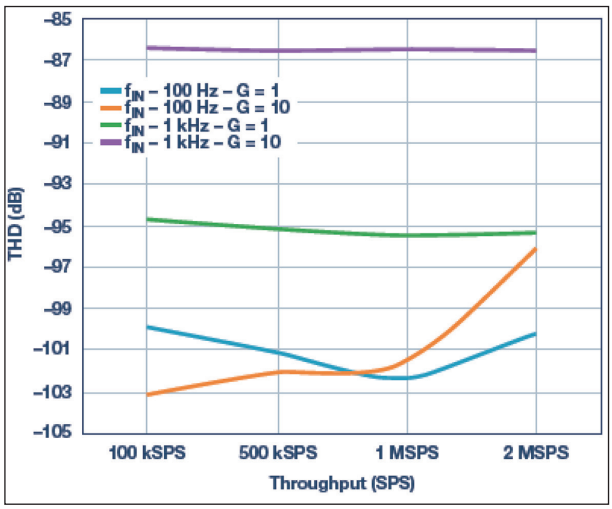


圖 9：AD4000 THD 與吞吐速率的關係，AD8422 配置增益為 1 和 10，高阻態模式致能。



訊。AD8422 的 REF 針腳偏置到 $V_{REF}/2$，並利用 ADA4805 進行緩衝以實現最佳性能。對於 100 Hz 和 1 kHz 輸入訊號，在增益 (通過 RG 設置) 為 1 (無 RG) 和 10 (RG = 2.2 kΩ) 時，此訊號鏈可提供最優 SNR 和 THD 性能。圖 8 和圖 9 顯示，當高阻態模式致能，增益為 1 和 10，對於 100 Hz 輸入訊號和最高 2 MSPS 的每種吞吐速率，ADC 實現了 91 dB 以上的 SNR 和 —96 dB 以上的 THD。從圖 8 和圖 9 可看出，隨著 ADC 吞吐速率降低，其採集時間更長，則有利於消除輸入反衝，因此 SNR 和 THD 性能略有提高。

結語

表 1 顯示了不同速度和輸入類型的 AD4000 系列針腳相容、低功耗 16/18/20 位元精密 SAR ADC，這些元件集合了易用特性和精密性能於一體，非常有助於設計人員解決系統級技術難題。

AD4000 ADC 系列的高阻態模式、低輸入電流和較長採集階段的獨特組合，不僅簡化了驅動要求，同時消除了專用高速 ADC 驅動器級，且有助於節省 PCB 面積、功耗和 BOM 成本，亦拓寬了 ADC 驅動器選擇範圍。此外，這些特點使得設計人員可根據目標頻寬優化 RC 濾波器值，減輕對寬頻雜訊、放大器穩定性、ADC 輸入保護和動態功耗的擔心。本文說明了精密放大器的各種使用情形，包括儀表放大器直接驅動該 ADC 系列輸入，並解釋了該系列產品如何有助於解決常見系統級問題，而不會大幅影響精密性能。

參考文獻

Mathil Pachchigar 和 Alan Walsh。“新一代 SAR ADC 解決精密資料擷取訊號鏈設計的難點。(Next-Generation SAR ADC Addresses Pain Points of Precision Data Acquisition Signal Chain Design - Analog Dialogue) 第 50 集，2016 年 12 月。

關於作者：

Maithil Pachchigar 為 ADI 公司麻薩諸塞州威明頓市儀器儀表、航空航太與國防業務部門的應用工程師。2010 年加入 ADI 公司以來，致力於儀器儀表、工業、醫療健康和能源行業的精密 ADC 產品系列工作和客戶支援。自 2005 年以來，Maithil 一直在半導體行業工作，並已發表多篇技術文章。Maithil 於 2003 年獲印度 S.V. 國家技術學院電子工程學學士學位，2006 年獲聖約瑟州立大學的電氣工程碩士學位，2010 年獲矽谷大學 MBA 學位。

表 1：AD4000 系列針腳相容精密 SAR ADC

Speed 速度	16-Bit, Single-Ended 16 位，單端	16-Bit, Differential 16 位，差分	18-Bit, Single-Ended 18 位，單端	18-Bit, Differential 18 位，差分	20-Bit, Differential 20 位，差分
2 MSPS 2 MSPS	AD4000	D4001	AD4002	AD4003	AD4020
1 MSPS 1 MSPS	AD4004	AD4005	AD4006	AD4007	
500 kSPS 500 kSPS	AD4008		AD4010	AD4011	