

如何實現更高的系統效率

■作者：德州儀器供文

第一部分：高電流閘極驅動器

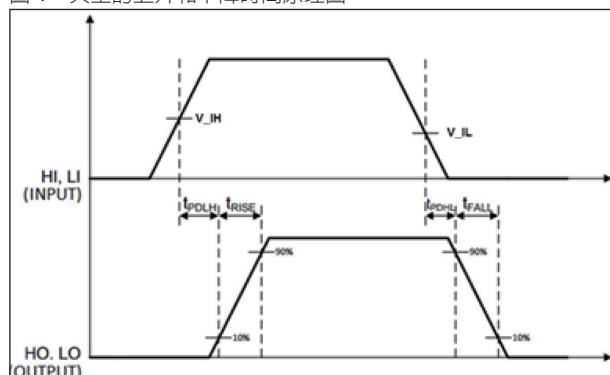
我們身處在一個設計人員不斷追求更高效率的世界。我們想要透過更少的輸入電源獲得更多的電源輸出！要達到更高的系統效率需要一個團隊的共同努力，包括(但不僅限於)效能更好的閘極驅動器、控制器和嶄新的寬能隙技術。

具體來說，高電流閘極驅動器能夠透過將開關損耗降至最低，來促使總體系統效率的提升。而開關損耗通常發生在 FET 做切換或開關時。為了要開啟 FET，閘極電容的充電量必須超過閾值電壓。閘極驅動器的驅動電流有助於閘極電容的充電。驅動電流能力越高，電容便能夠更快地充電或放電。控制大量電荷的拉電流和灌電流能使功率損耗和失真最小化。(傳導損耗是 FET 中的另一種開關損耗，傳導損耗是由 FET 的內部電阻或導通電阻 (RDS(on)) 所決定的，他們使 FET 在電流經由其傳導的過程中耗散功率)。

換句話說，目標在於將那些需要高頻功率轉換的系統中的開關轉換時間週期作最小化。能夠將這種表現突顯出來的閘極驅動器規格結合了上升和下降的時間。參考圖 1。

若您想要更進一步，擁有延遲匹配功能的閘極

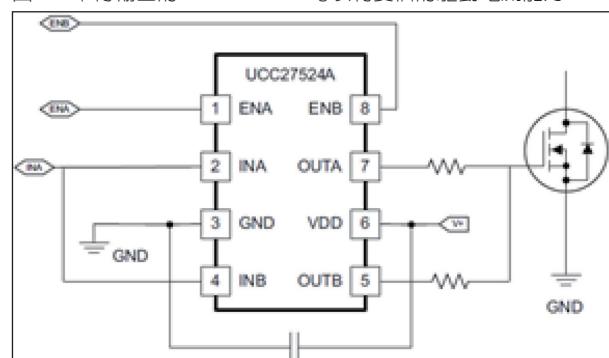
圖 1：典型的上升和下降時間原理圖



驅動器能夠有效地加倍驅動電流的能力。延遲匹配是兩個通道之間內部傳播延遲的匹配。這是透過平行輸出或是將雙通道閘極驅動器的通道綁在一起所實現的。例如，TI 的 UCC27524A 便具有非常精準的 1ns(典型) 延遲匹配，能夠將驅動電流從 5A 提升至 10A。

圖 2 為被連接在同一個驅動器的 UCC27524A 的 A 和 B 通道。INA 和 INB 輸入口被連接在一起，而 OUTA 和 OUTB 也一樣。一個訊號控制整個平行組合。

圖 2：平行輸出的 UCC27524A 可以有雙倍的驅動電流能力



提高系統效率的結果之一是功率密度的提高。像是功率因數校正 (PFC)、隔離電源的同步整流段、DC/DC 磁式轉和太陽能逆變器等設計人員須在相同(甚至更小)的尺寸下輸出一樣功率的應用，帶動了對更高功率密度需求的產生和趨勢。

TI 的產品組合包括具有高電流，快速上升和下降時間和延遲匹配的閘極驅動器。參考表 1。

第二部分：高速閘極驅動器

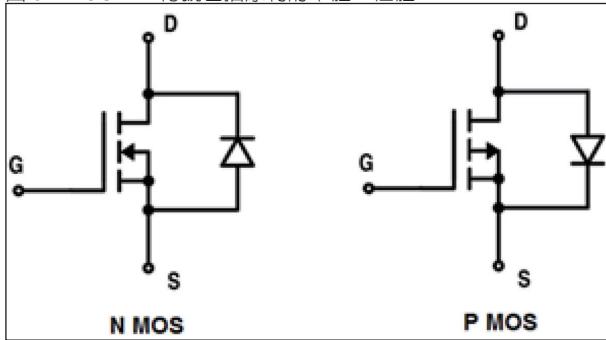
在本系列的第一部分中，討論了高電流閘極驅動器能夠如何幫助系統實現更高的效率。而高速閘極驅動器亦可以達到相同的效果。

高速閘極驅動器可以透過降低 FET 本體二極體

表 1：高電流閘極驅動器

類型	裝置	描述	上升 / 下降時間	延遲匹配
高電流驅動器	UCC27714	4A，600V 高壓側和低壓側驅動器	15ns, 15ns	是
	UCC27524A	5A，高速低壓側雙通道驅動器	7ns, 6ns	是
	UCC27211A	4A，120V 高壓側和低壓側驅動器	7.2ns, 5.5ns	是

圖 3：MOSFET 符號包括原有的本體二極體



的功耗來提升效率。本體二極體是原本就存在於多數類型的 FET 中的寄生二極體。由 p-n 接面形成並位於汲極和源極之間。圖 3 為透過典型 MOSFET 電路符號中所示的本體二極體。

限制本體二極體的傳導時間將進而減少通過兩端所消耗的功率。這是因為當 MOSFET 處於傳導狀態時，本體二極體上的電壓降通常高於 MOSFET 兩端的電壓。由於在相同的電流位準下， $P = I \times V$ (其中 P 是功耗， I 是電流， V 是電壓降)，通過 MOSFET 通道的傳導損耗明顯地低於通過本體二極體的傳導損耗。

這些概念在電力電子電路的同步整流中發揮作

用。同步整流透過像是功率 MOSFET 等主動控制裝置取代二極體，以提高這些電路的效率。減少本體二極體傳導可以將這種技術的優勢發揮至極致。

現在讓我們來探討同步降壓轉換器。低壓側 FET 的本體二極體在高壓側 FET 關閉且電感器中仍有電流時變為順向偏壓。在為避免直通的空載時間過後，低壓側 FET 開啓並開始通過其通道進行傳導。相同的原理適用於一般在 DC/DC 電源和馬達驅動設計中其它的同步半橋配置。

一個重要的、負責高速接通的閘極驅動器特徵為接通傳播延遲。這是一段從施加訊號在閘極驅動器的輸入口到輸出開始變高的這段時間。圖 4 為這種情況的範例。此概念在於，當 FET 重新開啓時，本體二極體便會關閉。快速接通傳導傳播延遲可以加快 FET 的開關，將本體二極體的傳導時間作最小化，亦進而使損耗達到最小化。

TI 的產品組合包括具有領先業界的高速接通傳播延遲的閘極驅動器。參考表 2。

系統效率是一個團隊協力的結果。此系列文章解釋了高速和高電流閘極驅動器的重要功能。立即透過 www.ti.com/gatedrivers，開始設計您的高效能系統。

其它資訊：

這些 TI Designs 展示了高效率系統中的高電流閘極驅動器：

- “高效率 400WAC/DC 電源參考設計”：<http://www.ti.com/tool/PMP11064?keyMatch=ucc27524&tisearch=tidesigns>
- “高效 410WAC/DC 電源參考設計”：<http://www.ti.com/tool/PMP11064?keyMatch=ucc27524&tisearch=tidesigns>

TI Designs Library 中的參考設計展示了高效率系統中的高速閘極驅動器：

- “隔離 GaN 驅動器參考設計”：<http://www.ti.com/tool/TIDA-00785>
- “電信用 1 kW 三軌道隔離 DC/DC 數位電源 (-8V @ .25A)”：<http://www.ti.com/tool/PMP4333>

圖 4：定時原理圖，其中 t_{PDLH} 代表接通傳播延遲

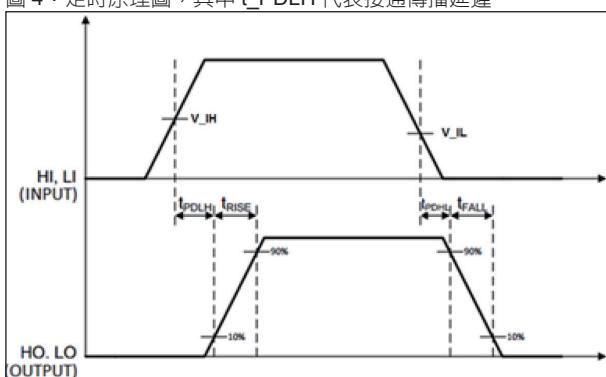


表 2：高速驅動器

類型	裝置	描述	傳導傳播延遲
高速驅動器	UCC27517A	4A / 4A 高速低壓側閘極驅動器	13ns
	UCC27611	4A / 6A 高速低壓側閘極驅動器	14ns
	UCC27201A	3A、120V 高壓側和低壓側驅動器	20ns