用於電腦市場的穩壓器的應用挑戰

隨著電腦市場日益飽和，一些跡象顯示，部份下跌對開發和支持次級端元件的漣波效應顯著。這些效應可能從平均售價 (ASP) 的指引至架構進步的發展不等。特別是處理器電源穩壓器的影響巨大，偶爾會有矛盾的預期。每一代微處理器通常需要一個超越前代的更新的電源方案，具備增強的性能、更高能效的目標、小體積、更高整合度等等；所有這些都是對穩壓器 (VR) 開發團隊的挑戰。本文將談談在開發用於電腦市場的穩壓器時遇到的一些挑戰。

■作者：Margaret Spillane/ 安森美半導體

簡介：

電腦市場傳統上只有很短的設計時間，這情況會持續。這對在相對短的設計週期生產高度複雜、嚴格控制的穩壓器方案產生越來越大的壓力。

當設計週期完成，穩壓器上市，每個穩壓器可能會有兩到三年的生命週期，然後被下一代元件替換。對穩壓器運行的發展需求，將這緊迫的時間線進一步縮緊。

從高層次來說，用於電腦的穩壓器往往是個交換式電源供應器 (SMPS)，使用降壓轉換器拓撲結構。該穩壓器通常會有多個並聯相位，為處理器提供高電流。通過並聯相位，減小功率級元件尺寸，而不影響性能或承載能力。但穩壓器必須能提供嚴格控制的輸出電壓，同時還能以動態輸入電壓、負載和輸出電壓保持這一穩壓水準。

挑戰：

每一代處理器，對穩壓器的設計挑戰可能從小的性能提升到全面的重新設計。

每一穩壓器需要滿足目標市場客戶的期望和微處理器製造商的要求。因這兩方提出相衝突的要求，可能會導致穩壓器設計的挑戰，如處理器供應商要求整合多個穩壓器設計到一個封裝中，終端客戶要求低接腳數的方案。穩壓器設計團隊面臨的挑戰可能包括以下的部分或全部問題：控制器產品組合、變化的市場趨勢、功率級整合、能源消耗和方案尺寸。這通常需要通過協商以找到最佳方案。

每一代的產品組合

每一代處理器對每個不同市場要求個別方案，如桌上型電腦、工作站、伺服器、筆電、一體成型電腦等。這可能導致需要多個穩壓器並行開發。

每一終端產品都有它本身需要解決的要求，這使每一應用需要有不同的穩壓器。在推出首個矽處理器前，創建一系列元件的挑戰不能被低估。通常可能只能待完成一次完整的主機板測試後才能完全瞭解處理器如何工作。

每個終端市場有特定的特性，例如：桌上型電腦主機板通常有更多的可用空間，支持離散方案；但高電流可能需要大量的輸出電容的要求。同時在這兩個高頻切換的實例中，這電容必須保持嚴格的容限需求和穩定的輸出漣波，可能增添與補償迴路回應調諧有關的挑戰。這大電容器的列入也增加了在元件成本和電路板空間方面的方案成本。

筆電和可攜式產品對電流的要求低得多，從而減小輸出電容的要求。由於在這類平台中存在尺寸限制，整合度需求越來越有必要。在許多應用中，物理元件的高度也可以決定這市場的元件的限定。

必須滿足高度限制的應用由於電感規格和尺寸

的限制，可能迫使相對低的電流要求進入兩段方案。所遇到的第一個衝突的要求之一是性能相對成本的困境，添加相位以支持更小外形的元件將導致穩壓器增加的裸片面積，還有外部元件成本。

從穩壓器的角度，該方案增加了設計靈活性。通過增添用戶可編程功能如相位計數、頻率等，使主機板設計人員有機會為他們特定的應用以最佳設置配置穩壓器。它還提供選擇，以使用相同的控制器在多個設計；為終端客戶優化設計週期。

相位平衡：

許多應用如桌上型電腦、筆電等，過去有較高的電流要求；提供高電流通常需要多相降壓控制器。為提供這電流，穩壓器將設計有多個並行相位，從而增加了控制器的最大電流傳輸能力。由於並行相位配置，需要考慮其實施，以確保避免問題，例如相位不平衡、擴展的穩壓器方案尺寸。

在高相位計數應用中，如果穩壓器設計人員不考慮均流，以及客戶在進行電路板佈署時不考慮均流，可能會出現如相位不平衡、不均勻的輸出漣波和熱點等問題。相位不平衡的問題可導致電流共用在所有相位不相等。所有主動相位在脈衝寬度調變 (PWM) 的導通時間或電感的電壓讀數不等。控制迴路將設法補償表現不佳的相位，使下一相位導通傳輸負載所需的更多電流。問題出現時，在主機板的使用時間內，額外的電流將削弱超負荷的相位。

這相位可能會有更短的壽命，隨著相位更快減損，因為不斷提供的額外電流。這還可能增加發熱和更高載流相位的熱應力。額外的電流通常會通過加強相位在板上產生熱點溫度，在很糟糕的情況下可能導致錯誤的過熱事件 (OT)。

相位不平衡的原因可能是由於不良的電路板佈署、相位佈署、電流檢測資訊的不良佈線或晶片上抗雜訊能力的問題。在內部補償訊號受雜訊干擾的情況下，可能發生同樣的不平衡效應。

穩壓器必須有提供主動電流共用的方法，這必須使用一些電流檢測法，並使用一些檢測元件，可以是電阻、電感或檢測 MOSFET。基於每相電流訊號，控制器將儘量在每一主動相位均衡電流。

這樣的均衡動作不能太過以至干擾控制迴路的工作，特別是在動態負載或電壓變化時；但它不應太慢以至於使不平衡的條件持續存在於電路板上，引起上述談到的問題。下圖顯示了三個相位在禁用和啓用主動電流平衡的相位平衡，兩種情況下獲得了不同的電流檢測資訊並採取了措施。

方案尺寸

筆電和可攜式應用中的挑戰可能是佈署穩壓器方案的可用空間。筆電一代比一代小而輕薄。這都對穩壓器設計產生影響。

越來越多動力系統被整合到單晶片的方案中。

圖 1：PWM 導通時間測量

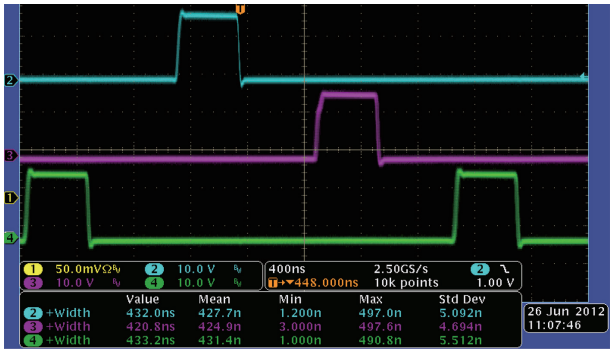


圖 2：電流檢測資訊未通過主動共用

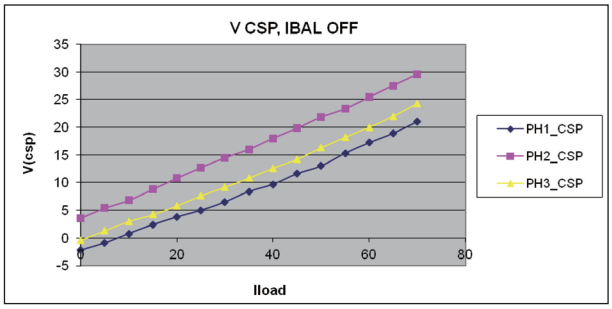
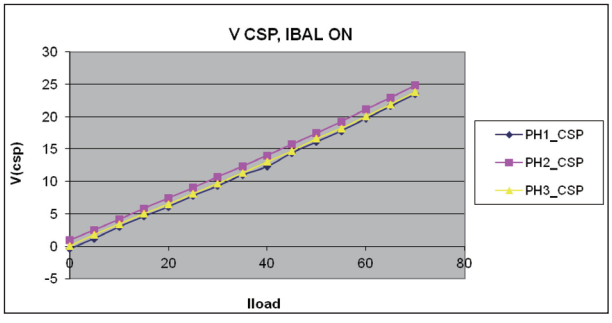


圖 3：電流檢測資訊通過主動共用



非整合的拓撲結構是 PWM 控制器提供一個初級輸出電源，輸出會是每相位的離散 MOSFET 驅動器和高邊及低邊 MOSFET。這種多晶片方案可能更貴，並佔用相當大的電路板空間。推動整合盡可能多的動力系統。這導致控制器整合 DrMOS 方案、雙驅動器、雙 MOSFET、相位加倍器，穩壓器控制器整合驅動器 MOSFET，甚至多個穩壓器整合到單個方案。這整合方案節省需要購買的外部元件數，減少所需的的電路板空間；但這個整合很複雜。

例如，在離散應用中，高載流元件置於離控制器的敏感類比元件相對較遠處，採用高度整合的方案，如圖 5 的 NCP81210，完整的方案在晶片上，在這種情況下，必須考慮類比控制器的隔離和抗雜訊能力，避免雜訊注入和可能對元件穩定性產生的影響。

在多個電源軌被整合到單一元件的情況下，隔離問題也是很重要。在這種元件中，在任意給定的時間，3 軌在不同工作條件下運行是可能的。高壓電壓軌運行不會妨礙可用作通訊軌參考電壓的軌，這點非常重要。每一軌必須不受晶片上任何其它穩壓器工作的影響。

雖然在晶片上整合多軌在電路板空間方面有優勢，但也產生佈署的問題。如果設計採用每軌一個穩壓器晶片，這允許在理想的位置自由放置每一晶片，以最大化電源流，而且連接敏感線路到功率級和從功率級連接敏感線路。但在多個穩壓器置於單個晶片的情況下，不可能所有軌連接到最佳配置。這在整合驅動器的情況下甚至更複雜，因為這最大化了需要從控制器連接到 MOSFET 和位於處理器插座附近電感的切換訊號數。

主機板佈署工程師必須注意遵循來自穩壓器供應商及所有微處理器商的所有指南，以確保為所有軌提供最佳佈局。

能效：

能效對所有電子元件都是重要的，甚至穩壓器

圖 4：NCP81210 整合驅動器和 MOSFET

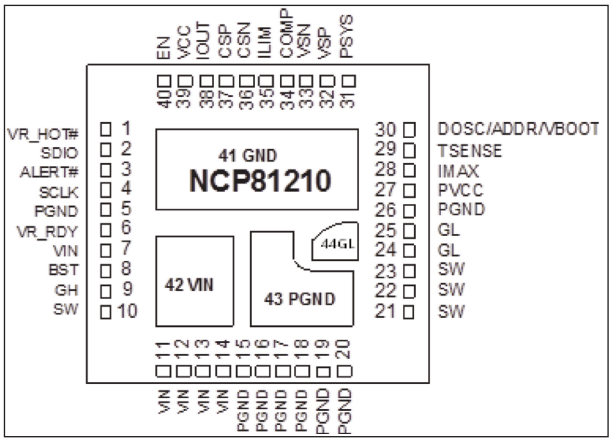
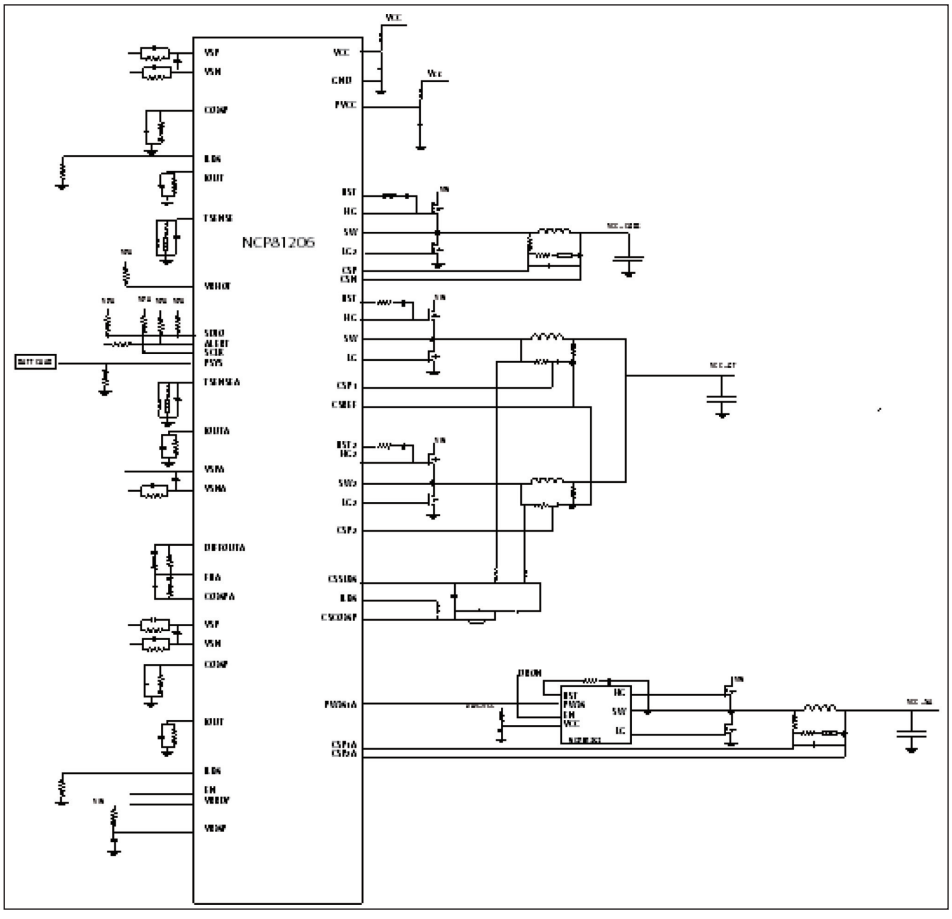


圖 5：NCP81206 包括 3 個片上穩壓器



的靜態電流在這測量中也是一個重要方面。在可攜式電腦市場，電池使用時間是每個廠商產品關鍵的差異化因素。對更長電池使用時間的需求自然波及到主機板上的每個元件。穩壓器不僅在運行過程中消耗電流，在待機模式下也會消耗電流，產生降低穩壓器靜態電流的趨勢。

設計人員面臨的問題是降低工作電流，同時不影響性能。

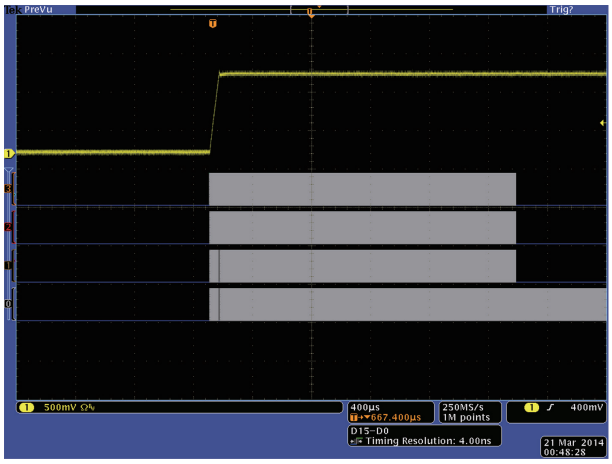
對性能的期望總是在增加；每一代，精準度和對變化條件的快速回應能力是不能被影響的參數。要減小任何模組可能消耗的電流，並確保性能不受負面影響是複雜的平衡行為。例如，不能任意減少放大器的頻寬，期望性能在某種程度上不受影響。但可使用一些技巧，如切相、在低功率或睡眠模式時將運作從連續導通模式切換到非連續導通模式，及根據系統電流的需求允許多相元件切相。

正如前面在相位平衡部分提到的，穩壓器將有某種形式的電流檢測，通常包括一個每相電流檢測。這每相電流可加在一起以返回總負載電流的測量值，一個系統在電腦進入休眠模式或未打開應用程式時往往不需要高電流能力。在這些情況下，具有主動相位，提供高出 4 倍或 5 倍負載所需的電流能力，不僅引起穩壓器自身電流消耗高，還導致降低整體系統能效，因為主動相位將具有與工作相關的切換損耗。

通過減少主動相位數，穩壓器可動態改變輸出以符合負載要求。最大功率傳輸能力取決於幾個參數，包括 MOSFET 和電感規格、負載電流及電路板的散熱特性。但每一相位可能設計用於承載超過 30 A，切相演算法的設計與實施應當如此以利用峰值能效的優勢，峰值能效可以在單相配置中實現。如果處於單相模式，不建議等到負載電流達到 20A；當負載電流升至 10A 以上，能效降低，應在能效開始下降前反切相，從而確保峰值能效維持最長時間。

控制器的設計需要在負載電流增加時，電流控制迴路的速度快到可以檢測到電流已流過相位，並足夠快速開啓閾值與相位禁用，以阻止任何錯誤的過流事件 (OCP) 發生。

圖 6：切相例子



穩壓器控制器還需要防止從單相到多相快速變化可能產生的影響，反之亦然，輸出電壓對工作也造成影響。這可藉由逐漸導通 / 關斷所需的相位來實現，以防止電壓過衝和下衝，而時間不會在暫態負載事件過程對控制器工作產生不利影響。在大相計數系統中，可能看到大的 50 A 及具有極快轉換速率的階躍負載。設計完全不受負載變化影響的穩壓器是不可能的，但可減輕影響，利用設計良好的輸出電容器，結合多層陶瓷電容器 (MLCC) 和大型電容，或在某些情況下僅使用 MLCC。

用於電腦穩壓器必須在包括切相的所有工作模式保持高電壓精準度，輸出電容器有助於維持規律和可預測輸出電壓紋波。處理器在許多自動切相應用中不知道控制器已選擇的模式，但切相模式的選擇和實施一定不能對處理器的工作產生不利影響。

結論：

微處理器領域的創新壓力不僅影響處理器製造商還影響穩壓器設計團隊。在穩壓器設計或應用中，往往需要進行權衡，以提供最佳的方案，符合目標市場和客戶的期望。挑戰是確保穩壓器 (或穩壓器系列) 經優化和調整以提供最佳工作能力；這將引領控制器性能的持續成長和發展。 CTA