

汽車和工業感測器應用

高性能整合式 24 GHz 調頻連續波雷達接收器晶片技術

■作者：John Morrissey, Patrick Walsh/ADI 亞德諾半導體

ADF5904-4 通道 24 GHz 接收降頻轉換器 MMIC

ADF5904 為一款高整合型 4 通道 24 GHz 接收降頻轉換器毫米波積體電路 (MMIC)，具有業界最佳的低雜訊表現、高線性度與低功耗的組合。ADF5904 整合式多通道接收降頻轉換器實現 10dB 雜訊係數，較競爭對手的元件有 3dB 較優的表現。使用更少 50% 的功率，ADF5904 封裝在一個具成本效益的 5mm x 5mm LFCSP 小型塑膠封裝中。此元件上四個晶片上接收通道的每個通道使用一個簡單且單端連接到四個獨立

的天線，從而簡化射頻傳輸線設計及 PCB 佈線，並縮減電路板尺寸。接收降頻轉換器同時放大並直接轉換 4 個 24 GHz 接收訊號，以產生一個高品質、高幅度頻段或低頻率訊號，輕易地連接到 ADI 4 通道類比－數位轉換器或類比前端 (AFE)。ADF5904 亦提供一個整合式溫度感測器，無需離散感測零組件，否則可能會在系統組裝與測試過程中，需要更多額外時間和資源以進行校準。

ADF5904 乃設計用於多通道接收器、使用數位波束成形技術如那些正將能效列為更重要的系統級設計考慮因素的環境如汽車

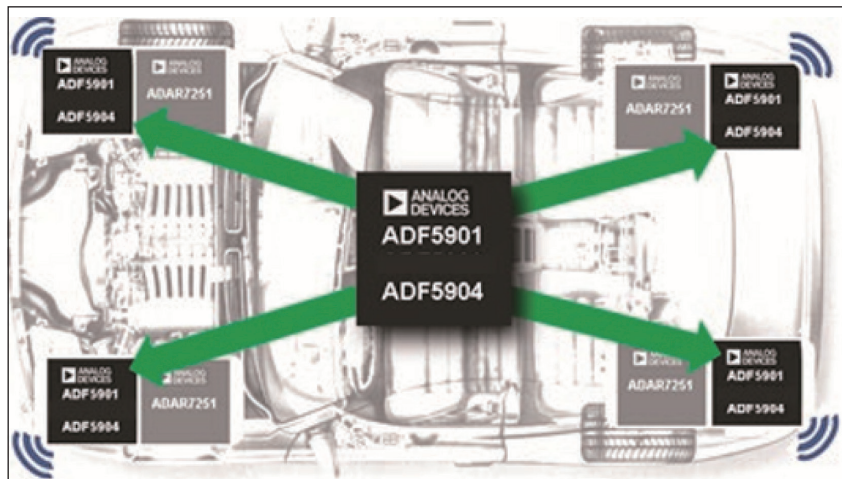
ADAS 雷達、微波雷達感測器，和工業用雷達系統等的高頻應用方案。ADF5904 的 24 GHz 接收器，使用比競爭對手的 RF IC 技術更少的總功率，提供最佳的接收器靈敏度以實現此類和其它感測器應用方案。

技術細節

ADF5904 是一個 4 通道、24GHz 接收器 MMIC，其四個 RF 頻道在頻率中降頻轉換成差動基頻訊號，然後可直接進入一個特殊的多通道 ADC 以數位化進入類比接收器的訊號。這些數位訊號可以利用在一個系統微處理器上運作的快速傅立葉變換 (FFT) 和其他複雜的雷達探測軟體演算法來估測，藉以實現探測出現在雷達感測器系統前的目標，並計算目標速度、距離和位置。

ADF5904 使用本振頻率輸入訊號、或發射器輔助 IC ADF5901 上產生的 LO 源降頻轉換這個接收器訊號。ADF5904 上所有 RF 輸入皆為簡單的單端輸入，而這些都在內部連接到整合式平衡至非

圖 1：四通道，24 GHz 接收降頻轉換器 MMIC- ADF5904



平衡轉換器以用於轉換接收器訊號為差動信號，來達成更高的性能放大和降頻轉換處理。在設計 IC 的 RF 端口連接到印刷電路板 (PCB) 的天線時，單端 RF 介面連接簡化了印刷電路板設計單元，其只需要 50 Ω 的 PCB 線路阻抗，而不需要外部匹配被動元件，節省了可觀的電路板空間。ADF5904 眾多技術亮點其中之一是，即使在使用低成本塑膠封裝的高度整合下，它也達到世界級的 30dB 接收器對接收器通道隔離性能。要維持此一絕佳 30dB 接收器到接收器的隔離性能則需要接收器輸入接腳周圍的精細 RF 佈局。

四個接收器訊號路徑的每一個都包含一個低雜訊放大器 (LNA)，接著還有低雜訊混頻器和差動輸出放大器。這四個通道共用從 ADF5901 晶片上產生的 LO 訊號。整體接收器鏈具有 22 dB 的固定增益與一個 -10 dBm 的 P1dB，而且低雜訊設計為接收器訊號鏈產生 10dB 雜訊係數，同時，由 3.3 V 單電源供電而所有四個接收器通道一起通電的情形下亦達成 550 mW 非常低的功耗係數。利用該系統的通電調變控制週期 (power-on duty cycling)，整體功耗可進一步降低，而未使用的接收器通道則可個別斷電，使節省更多功耗及熱管理成為可能。ADF5904 包含一個晶片上溫度感測器如類比電壓連接到測試接腳，允許系統溫度的監測。ADF5904 透過具有 DOUT 接腳的 4-wire SPI 提供簡單的控制使暫存器回讀，為正確寫入操作來檢

驗晶片控制暫存器。

ADF5901- 雙 通 道 24 GHz 傳輸 MMIC

ADF5901 是一個 24 GHz 發射器 MMIC，具有晶片上 24 GHz 壓控振盪器 (VCO)，從 24 GHz 至 24.25 GHz 延伸 250 MHz ISM 頻段而連接兩個發射器功率放大器，可提供 8 dBm 輸出功率、一個 LO 輸出以驅動接收器 MMIC ADF5904 及差動輔助輸出，使 ADF4159 斜面坡生成鎖相迴路 (PLL) 的封閉迴路控制成為可能。當這些組合在一起時，該晶片組即完成了一個 24 GHz ISM 雷達系統 RF 訊號鏈。

晶片上 VCO 的頻率和功率校準驅動此元件的發射器輸出，以確保在 ISM 頻段內的操作，並維持 VCO 最佳的功率水準以確保在 1GHz 抵消的狀況下有 -108 dBc/Hz 優越的相位雜訊表現。該元件還包含發射器輸出功率校準電路以校準發射器的輸出功率，來確保電源保持在允許的功率位準限制內。此校準電路是從提供給 REFIN 接腳上元件的外部參考時脈來運作；相同的參考時脈可與 ADF4159 鎖相迴路 (PLL) 的參考輸入共享。

為符合功率校準，有關於發射器輸出的晶片上功率檢測器，以測量發射器輸出接腳的功率。此功率檢測器被用作校準引擎的一部分來控制輸出功率。遍及溫度和電源的輸出功率校準是精確的。

VCO 頻率校準的執行是使用

晶片上的 R(參考) 和 N(RF) 除法計數器，其用於比較分頻 RF 訊號及從參考時脈而來一個已知頻率訊號。

N 計數器元件也可用於 MUOUT 接腳，以實現開放迴路頻率識別系統內的晶片運作。這需要額外的外部監視電路來測量分頻 VCO 頻率和 DAC 轉換器以調整部分的 VTUNE 接腳，以確保它是在 ISM 頻段內運作。同樣地，使用這種開放迴路方法時也必須顧及溫度變化，以確保頻率不會漂移出在 ISM 頻段。而這一切都需要 DSP 到執行校準的介入。此封閉迴路系統使用 ADF4159 消除額外的 DSP 工作負載，因為封閉迴路鎖相迴路 (PLL) 乃確保正確頻率且沒有溫度或供電電壓變化的影響，使得此元件更堅固和易於使用。

ADF5901 上的兩個發射器輸出被個別控制，以實現雷達感測器的虛擬天線和多重輸入 / 多重輸出 (MIMO) 運作。

ADF5901 上的發射器及 LO 輸出為單端輸出以簡化 RF 介面到元件部份，並減少 PCB 設計單元為只需 50 Ω PCB 阻抗。

ADF5901 的 LO 輸出提供一個固定的輸出功率，它是用於驅動 ADF5904 接收器晶片上的 LO 輸入。此功率位準足令其驅動多個 ADF5904 接收器元件以對應外部零組件的需求，使可擴充的系統具有較高的接收器通道數成為可能。

此差動輔助輸出使原始的 VCO 頻率分成 2 個或 4 個輸出。所以無論是 12GHz 或 6 GHz 的

輸出都是有效的，這使 ADF4158 或 ADF4159 斜面波生成鎖相迴路 (PLL) 能用於反饋路徑中以鎖定 ADF5901 VCO 和產生所需的高線性 FMCW 調變斜面波。

此外，ADF5901 包含一個為了 ATEST 接腳上類比輸出的晶片上溫度感測器。或者，感測器信號可以用一個晶片上 8 位元 ADC，與 DOUT 數位接腳得到的數位字元回讀 (digital word readback) 來進行數位化。DOUT 接腳也可以用來回讀暫存器，為正確寫入操作來檢驗晶片控制暫存器。當此元件斷電，3.3 V 電源供應會在 100% 調變控制週期內撤回 700mW—使用系統內的調變控制週期，可以降低總體功耗。

ADF4159-13 GHz 分數-N 型 FMCW 斜面波生成鎖相迴路

ADF4159 PLL 提供最佳的相位雜訊表現 (-224dBc/Hz) 的常態化相位雜訊效能指數 (FOM)) 與頻率調變連續波 (FMCW) 操作靈活的斜面波調變方案。具有 110 MHz 最高低雜訊數字鑒頻鑒相器 (PFD) 頻率，該元件同時支援慢速斜面波 (1ms 至 10ms) 和快速斜面波 (20ms 至 1ms) 的概念。具有 13 GHz 最大 RF 輸入頻率，ADF4159 允許簡易介面到發射器 IC ADF5901 輔助輸出以完成封閉迴路頻率調變連續波生成。ADF4159 彈性的斜面波生成引擎以彈性時間和頻率偏移支援各種三

角波和鋸齒波曲線。它也支援快速斜面波曲線參數，在斜面波的回掃周期 (retrace period) 內最小化過高及過低的訊號 (over/under shoot)，最大化 RF 頻寬掃描頻率提供雷達系統精確的範圍分辨率。對 ADF5901 和 ADF5904 間的介面來說，沒有外部被動元件是必要的，也不再需要昂貴的高頻電容器。ADF5901 和 ADF4159 之間的輔助訊號不需要耦合電容器。這三款 IC 可提供出色的靜電保護 (ESD) 表現，完全符合 AEC-Q100 標準，以確保一個更強大的感測器設計。

雷達系統優勢

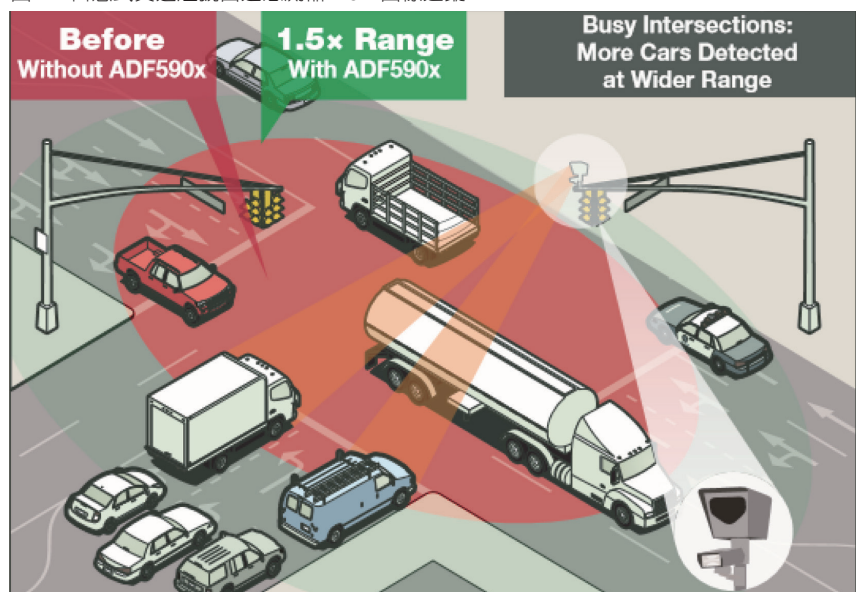
如圖 3 所示，此晶片組提供的高性能規格的結合，對常用於建構一個改善每分貝的接收器靈敏度和檢測範圍問題的雷達感測致動器來說相當重要。許多以積體電路為基礎的雷達系統的發射器 (相位雜

訊) 和接收器雜訊是有限的，而造成有限的整體接收器訊號—雜訊比 (SNR)。當在較大物體的面前或附近時通常會導致雷達系統在檢測更小的物體或標的物的限制。在實際雷達應用上，熱鬧或吵雜的目標環境，包括地面雜波的存在，這些都可累積增加系統相位雜訊，並且可以減低雷達接收器的敏感度。

更高的系統雜訊遮掩或隱藏了小型標的物並阻礙了檢測，潛在地導致感測器安全問題。例如，如果用在汽車檢測應用方案，在大型標的物前面或是在一個非常大的標的物面前例如一面反射牆或一台遮掩到一個小孩的停放車輛，會需要更好的小標的物 (如兒童或小桿子) 檢測。

ADF5904 優異的低雜訊係數 (比競爭對手還小了 3 dB)，再加上配套的 IC 如 ADF5901 發射器晶片和 ADF4159 鎖相迴路 (PLL)，高性能的相位雜訊，輸出功率和高

圖 2：智慧式交通燈號雷達感測器。3D 目標追蹤。



The diagram illustrates the AD9361 SoC architecture, showing the flow of data from the Antenna through the Rx MMIC, AFE, DSP, and Tx MMIC to the CAN Flurry. Key components and their interconnections are as follows:

- Antenna:** The input for the receiver, connected to the Rx MMIC.
- Rx MMIC (24 GHz – ADF5904 (4 Rx)):** Receives signals from the antenna and provides them to the AFE.
- AFE (AD8283 (4-Ch) / ADAR7251 (4-Ch)):** Processes the received signals, providing them to the DSP.
- DSP (ADSP-BF70x or ADSP-2147x):** The central processing unit that handles both received and transmitted data. It is connected to the MCU and the CAN Flurry.
- MCU:** The Microcontroller Unit, which interfaces with the DSP.
- CAN Flurry:** The output interface for the transmitted data, connected to the DSP.
- Transmit Channel Signal Generation:** This block includes a Ramp Generator (PLL ADF4159 / ADF4158) and a VCO (Voltage-Controlled Oscillator) that provides the clock signal for the Tx MMIC.
- Tx MMIC (24 GHz – ADF5901 (2 Rx)):** Transmits the processed signals from the DSP to the antenna.

The diagram also shows the internal structure of the DSP, including the Data Port, ADC, AAF, PGA, LNA, and EQ blocks, and the connection to the CAN Flurry.

能，賦予雷達系統設計者總功耗更低且至少 2 倍靈敏度的改善和高達 1.5 倍更好的檢測範圍，而使設計一個更強大、一致性能的小尺寸感測器更為簡單。

Patrick Walsh 於愛爾蘭都柏林學院獲得電機 / 電子工程學位畢業後，1998 年加入 ADI 公司。1998 年到 2001 年，他擔任設計工程師，從事 RF PLL 合成相關工作。2011 年以來，他擔任應用工程師並從事用於汽車和工業雷達的射頻和微波元件及 24 GHz 毫米波積體電路 (MMIC) 的相關工作。 CTA