

# GSPS 或 RF 取樣 ADC 的供電抉擇：交換器抑或 LDO

作者：Umesh Jayamohan/

ADI 亞德諾半導體高速轉換器應用工程師

## 類比簡介

類比數位轉換器(ADC)是任何仰賴蒐集來自於外部(類比)世界資訊以進行處理的系統不可或缺的元件。這些系統會隨著應用的不同(從通訊接收器到電子測試與量測、軍事以及航太等)而有所差異。晶片製程技術方面的進步(像是 65 nm CMOS 與 28 nm CMOS)已經使高速 ADC 能夠跨越 GSPS (每秒十億次取樣)的屏障。此提供給系統設計者的是能夠對更加寬廣的頻寬加以取樣以進行數位處理的能力。系統設計者為了環境與成本的原因而不斷的試圖降低總體功率。通常 ADC 生產廠商會採用低雜訊 LDO(低壓差)穩壓器來提供 GSPS(或是 RF 取樣)ADC 電力，藉以取得最大的性能。然而，這並不是一個有效率的電力供應網路(PDN)實現方案。系統設計者越來越需要利用交換式功率穩壓器來直接供電 GSPS ADC，同時又不會使 ADC 的性能顯著的降低。

其解決方案就在於藉由謹慎的 PDN 實現方案與佈局以確保 ADC 的性能不會有所妥協。本文將會討論線性與交換式供電之間的差異，同時示範將 GSPS ADC 與 dc/dc 轉換器加以結合能夠在不會使 ADC 性能有任何損失的情況下顯著的改善系統電力效率。本文將討論使用電力供應網路的 GSPS ADC 性能，並且對其成本與性能進行比較分析。

## 針對 GSPS ADC 的 PDN 傳統建議

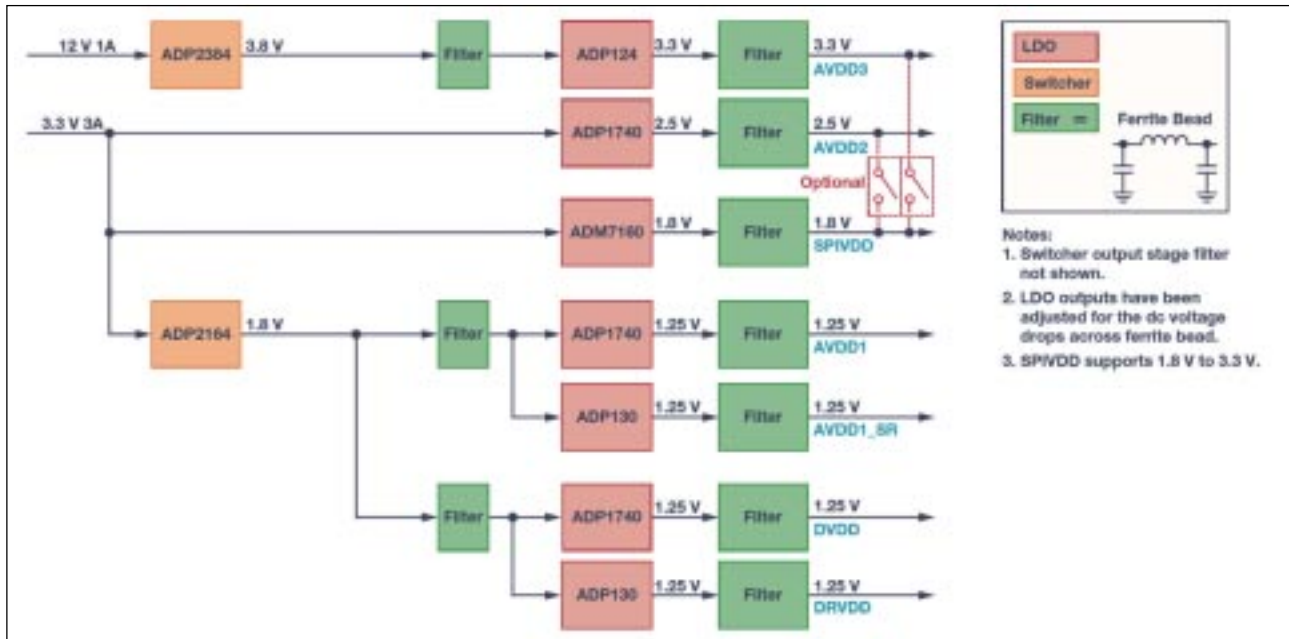
高頻寬、高取樣率 ADC(或是 GSPS ADC)可以

擁有多重電力域(像是 AVDD 或是 DVDD)。透過尺寸的縮小，不僅使電力域的數量增加，同時也讓供電給 ADC 所必要的不同電壓數量隨之提高。舉例來說，AD9250 這顆 14 位元、170 MSPS/250 MSPS、JESD204B、雙通道類比數位轉換器是一款利用 180 nm CMOS 製程所製造，並且具有三組電力域(AVDD、DVDD、與 DRVDD)的元件。然而，這三個電力域都具有相同的電壓：1.8 V。

現在來考慮以 65 nm CMOS 製程製作的 AD960：14 位元、1.25 GSPS/1 GSPS/820 MSPS/500 MSPS JESD204B 雙通道類比數位轉換器。此款 GSPS ADC 擁有七組不同的電力域(AVDD1、AVDD1\_SR、AVDD2、AVDD3、DVDD、DRVDD、與 SPIVDD)以及三組不同的電壓：1.25 V、2.5 V、與 3.3 V。

這些供電域以及不同電壓的增殖對於以如此取樣速率進行的操作而言是有其必要性的。為了要確保不同電路域之間(像是取樣、時脈、數位以及串行器等)的適當隔離性並提供最佳化的性能，它們是有其必要性的。正是因為這個原因，所以 ADC 生產廠商要設計評估用電路板並且推薦精心製作的電源供應設計，藉以確保能夠有最小的風險與最大的性能。舉例來說，圖 1 中所示為使用於 AD9680 評估用電路板當中預設 PDN 方塊圖。其電力輸入是由採用 Vita57.1 規格的 FMC(FPGA 夾層卡)連結器所提供之 12 V/1 A 與 3.3 V/ 3 A 供電所取得。ADP23843 以及 ADP21644 dc/dc 轉換器是用來將電

圖 1：使用於 AD9680 評估用電路板的預設 PDN



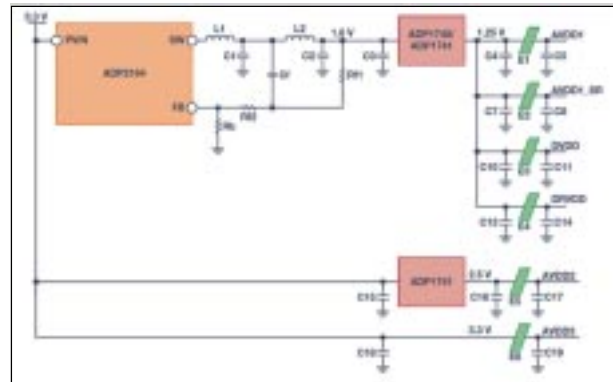
壓逐階降低至可處理的位準，如此 LDO 就可以進行調整而不需要過熱關閉。

不需要花太多功夫就可以理解到這是一個昂貴的實現方案：具有七組 LDO 穩壓器，每個電力域需要一組。此 PDN 在性能方面可能是最為適切的，但是當然也絕非最具成本效益或是在運作成本方面具有相當效益。系統設計者會發現在以多重 ADC 實現一套系統時是有其挑戰性的。舉例來說，一個相位陣列雷達實現方案將會包含有數百個同步運作的 AD9680s。要求系統設計者讓數百個 ADCs 內每個電壓域中都具有一組 LDO 穩壓器是不合理的。

### 更簡單的 PDN 適用於 GSPS ADC

對於 PDN 設計的更具成本效益方案就是將具有相同電壓值的電力域(例如所有 1.25 V 類比域)結合，並且由相同的 LDO 驅動它們。此將會減少元件數量(以及物料成本)，而且可能很適合某些設計。圖 2 中所展示的是簡化後的 PDN，以 AD9680 評估用電路板實現。在這個實現方案當中，整個 AD9680 都可以使用單一 3.3 V 輸入加以供電。

圖 2：AD9680 評估用電路板的簡化 PDN



### DC/DC 轉換器驅動 AD9680

對於 PDN 更進一步的簡化可以透過將共同對 1.25 V 電力域供電的 LDO 移除來加以實現。這會是最具效率與成本效益的解決方案。此處的挑戰是要確保對於 dc/dc 轉換器的穩定作業，如此才不會影響 ADC 的性能。以 ADP2164 驅動 AD9680 的所有 1.25 V 電力域(AVDD1、AVDD1\_SR、DVDD、與 DRVDD)的 PDN 如圖 3 中所示。

### 不同 PDN 的比較

將以上所討論過的三種 PDN 與第四種網路—

圖 3：利用 dc/dc 轉換器對 AD9680 供電

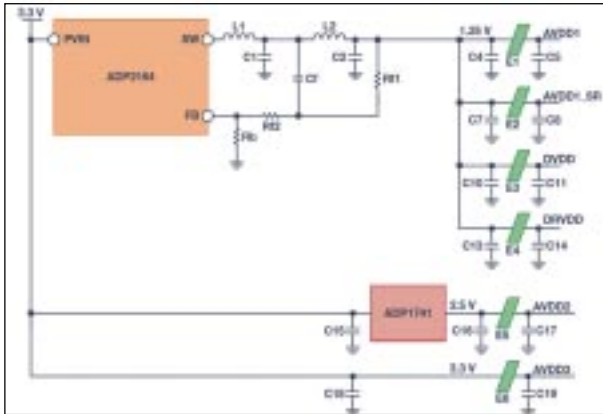


表 1：電力供應網路的列表

PDN 設定	說明
參考電源	使用參考電源運作的 AD9680
PDN #1	評估用電路板上的預設 PDN (如圖 1 所示)
PDN #2	以單一 LDO 驅動所有 1.25 V 電力域 (如圖 2 所示)
PDN #3	以 dc/dc 轉換器驅動所有 1.25 V 電力域 (如圖 3 所示)

表 2：SNR 性能的比較 (dBFS)

頻率 (MHz)	基準 (Bench)	預設 (PDN #1)	簡化 (PDN #2)	交換器 (PDN #3)
63	66.5	66.5	66.6	66.7
170	66.4	66.1	65.9	66.2
340	64.8	64.5	64.5	64.7
450	64.0	63.7	63.6	63.8
765	62.5	62.2	62.2	62.3
985	61.3	61.0	61.0	61.1
1283	59.8	59.5	59.5	59.5
1725	57.7	57.4	57.4	57.5
1983	56.7	56.4	56.5	56.6

表 3：SFDR 性能的比較 (dBFS)

頻率 (MHz)	基準	預設 (PDN #1)	簡化 (PDN #2)	交換器 (PDN #3)
63	83	82	88	83
170	86	85	85	84
340	77	76	76	76
450	72	72	71	71
765	77	76	76	82
985	77	76	76	83
1283	74	74	74	75
1725	67	67	68	67
1983	60	60	60	60

以參考電源供電的 AD9680 評估用電路板放在一起進行測試。表 1 中列出了在 AD9680 評估用電路板上實現的不同電力供應網路。

由於 SPIVDD 能夠支援 1.8 V 至 3.3 V，而且被認為是一個非關鍵節點，因此它可以利用一組 1.8 V LDO 輸出來加以供電。在一般的系統實現方案當中，SPIVDD 可以連結至 2.5 V 或 3.3 V 電力域中。也就是說，在 SPI 匯流排是由許多 ADC 與 DAC 共用的系統當中，SPIVDD 連結仍然應該要加以監測。如果是這種情況的話，那就必須要注意確保正常的 SPI 作業不會在 SPIVDD 電力域中造成供電暫態。假如 SPIVDD 下降到低於臨界水平以下的話，它們的供電暫態可能會觸發通電重置 (POR) 的狀況。

表 2 與表 3 分別列舉出 AD9680 在使用不同 PDN 時的 SNR 與 SFDR 性能。對於不同奈奎斯特區域之前端網路以及暫存器設定的建議則分別依循 AD9680 資料手冊而定。

只使用 dc/dc 轉換器對 AD9680 的 1.25 V 電力域 (PDN#3) 供電的 PDN 在輸入頻率上展現了良好的性能。此證明了結合電力域並對它們以有效率與具有成本效益的方式供電，同時不會在 ADC 性能方面造成巨大損失是可以實現的。由基準電源供電的 PDN 提供了最佳的雜訊性能，因為它是最低雜訊電力源。然而，值得注意的是 PDN#3 持續的展現優於預設網路 (PDN#1) 的 SNR 性能。這可以歸因於 LDO 很適合低頻率的清理，但是不適合數百 kHz 以上的處理，即便它們都處於電路當中。這可以解釋為何在使用 PDN#3 時在 SNR 方面有 0.2 dB 的優點。

### FFT (快速傅立葉轉換) 圖

圖 4 與圖 5 所示分別為在 170 MHz 與 785 MHz 輸入下的單一音頻 FFT。FFT 並沒有因為 1.25 V 電力域已經由單

圖 4：在 170 MHz 輸入下的單一音頻 FFT，使用 PDN#3。

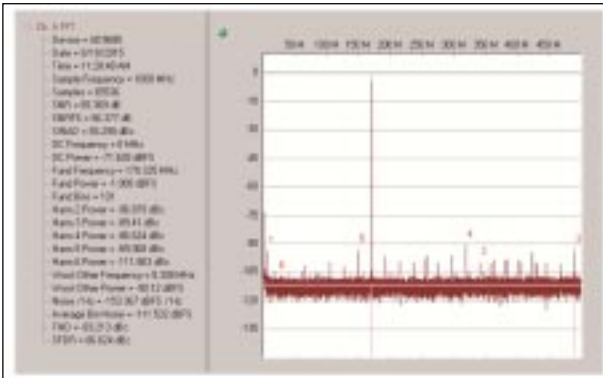


圖 5：在 785 MHz 輸入下的單一音頻 FFT，使用 PDN#3。

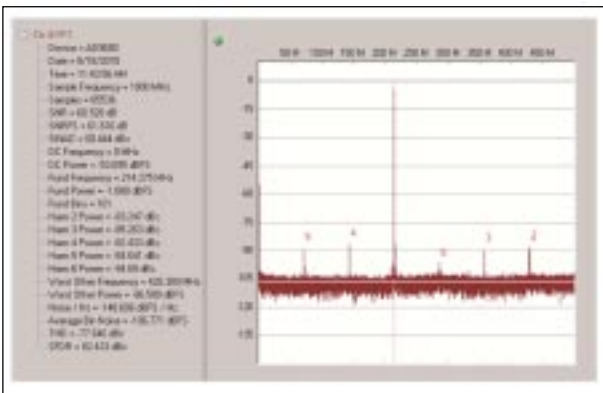
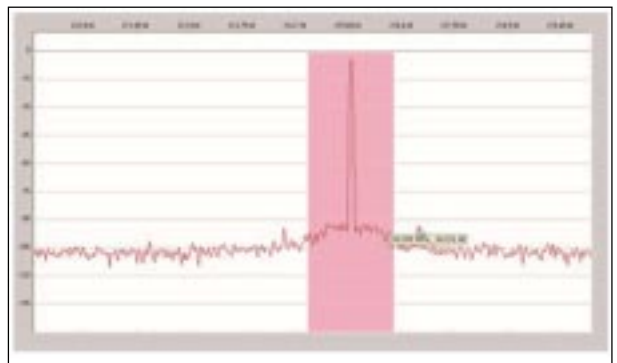


圖 6：在 170 MHz 輸入下的 1.2 MHz 旁帶交換式突波。突波位準 = - 105 dBFS。



圖 7：位於 785 MHz 輸入中的 1.2 MHz 旁帶交換式突波。突波位準 = - 94 dBFS。



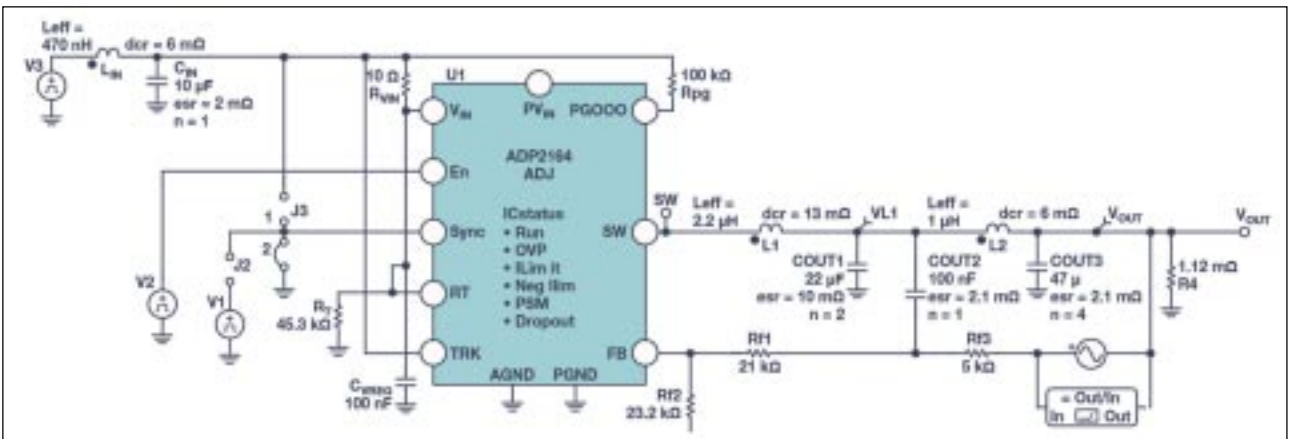
— dc/dc 轉換器供電而呈現頻譜降等的狀況。

### 交換式突波

除了雜訊性能之外，dc/dc 轉換器實現方案也必須要檢查其因為參與其中的交換式元件與磁性所產生的寄生內容。這就是能夠用以減少接地迴路與地電位彈跳的謹慎佈局技術會有其好處的地方。目

前有許多可以協助交換式供電雜訊量測的資源。旁帶突波會因為交換式頻率(在這個範例中為 1.2 MHz)而出現在基礎偏移的任一側。必須留意的是圖 2 或圖 3 當中所展示的輸出濾波級是一個雙級濾波器 (two-stage filter)。此雙級濾波器是降低交換式雜訊(漣波)的主要貢獻者，有助於 ADC 雜訊(SNR)性能的改善。同樣的，雙級濾波器也有助於減少會出現

圖 8：ADP2164 驅動 1.25 V 電力域的 ADIsimPE 概要。





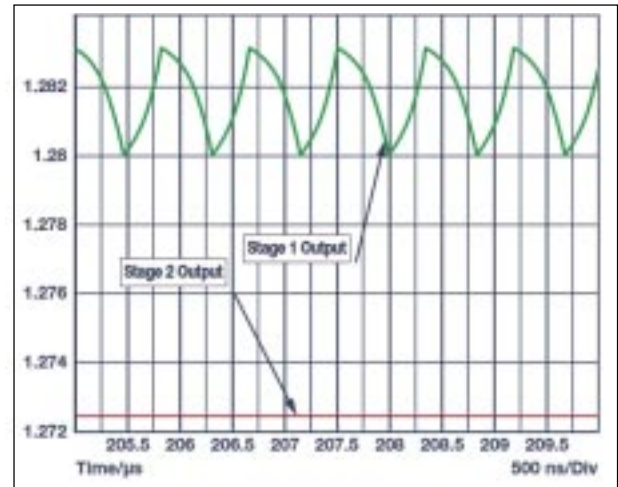
在輸出 FFT 當中的交換式突波。圖 6 及圖 7 當中分別針對 170 MHz 與 785 MHz 展示了這些特性。旁帶突波的位準可以藉由了解 PSRR (電源供應拒斥比)或是 ADC 的電源供應域而加以估算。

### 模擬 DC/DC 轉換器交換式電路

位於 dc/dc 轉換器輸出端的雙級濾波器可以利用像是 ADIsimPE 之類的工具來加以模擬。圖 8 所示為 ADIsimPE 用以模擬 PDN 之輸出雜訊與穩定度特性所生成的概要。ADIsimPE 是一款方便而且強大的工具，能夠協助系統工程師設計、最佳化、以及分析電源供應網路。

圖 9 所示為電路中第一級之輸出端的輸出漣波，以及在第二級之後經過濾波的輸出，以

圖 9：ADIsimPE 模擬中的 Stage 1 與 Stage 2 輸出。



ADIsimPE 模擬。此處所顯示的漣波大約為 3 mV p-p。

表 4：圖 2 中所展示之 PDN 的物料表

REFDES	數量	說明	生產廠商	元件型號	值
C1	1	22 $\mu$ F, 6.3 V, X5R 0805 capacitor	Murata	GRM21BR60J226ME39L	22 $\mu$ F
C2	4	22 $\mu$ F, 6.3 V, X5R 0805 capacitor	Murata	GRM21BR60J226ME39L	22 $\mu$ F
Cf	1	0.1 $\mu$ F, 10 V, X5R 0402 capacitor	Murata	GRM155R61A104KA01D	0.1 $\mu$ F
C3, C4, C5, C6, C7, C8, C9, C10, C11, C12, C13, C14, C15, C16, C17, C18, C19	17	4.7 $\mu$ F, 6.3 V, X5R 0402 capacitor	Murata	GRM155R60J475ME47D	4.7 $\mu$ F
E1, E2, E3, E4, E5, E6	6	Ferrite chip 10 0402	Murata	BLM15AX100SN1D	10
L1	1	1.0 $\mu$ H shielded power inductor, 10 m	Coilcraft	XAL5030-102ME	1.0 $\mu$ H
L2	1	2.2 $\mu$ H shielded power inductor, 0.1	Coilcraft	ME3220-222ML	2.2 $\mu$ H
Rf1	1	4.99 k $\Omega$ , 1% 1, W/10 W 0402 resistor	Panasonic	ERJ-2RKF4991X	4.99 k
Rf2	1	41.2 k $\Omega$ , 1% 1, W/10 W 0402 resistor	Panasonic	ERJ-2RKF4122X	41.2 k
Rb	1	23.2 $\Omega$ , 1% 1, W/10 W 0402 resistor	Panasonic	ERJ-2RKF2322X	23.2 k
ADP2164	1	IC, REG, buck ADJ, 4 A, sync, 16-lead LFCSP	Analog Devices	ADP2164ACPZ-R7	
ADP1741	3	IC, REG, LDO, ADJ, 2 A, 16-lead LFCSP	Analog Devices	ADP1741ACPZ-R7	
ADP171	2	IC, REG, LDO, ADJ, 0.3 A, 5-lead TSOT-23	Analog Devices	ADP171AUJZ-R7	

## 物料成本

表 4 中所示為使用於 AD9680 評估用電路板簡化 PDN 的物料表，如圖 2 中所示。利用圖 3 當中所示的網路，系統設計者可以在 BOM 成本上節省 40% 至 45%。BOM 成本是藉由計算一千顆量的常用電子元件供應商網站中元件價格所估算出來的。

## 元件的挑選與佈局

ADC 在不同 PDN 中運作時的性能不僅要仰賴謹慎的設計，同時也要注意元件的挑選以及它們在 PCB 上的佈局。在交換式電力供電源當中所產生的高電流往往會造成可能會耦合至電路板上其它磁性元件(包括了匹配網路中的電感器以及用來耦合類比與時鐘信號的變壓器)中的強大磁場。因此必需要採用謹慎的電路板佈局技術以避免這些磁場耦合至重要的信號當中。

## 电感器的挑選

由於來自於輸出濾波級的電感器與電容器會實現大量的電力供應，因此它們需要謹慎的加以挑選。在這個範例當中混合使用了屏蔽與非屏蔽電感器。第一組濾波級使用屏蔽電感器。第二級在這個情況中則可以採用非屏蔽電感器。然而，建議在兩個級都使用屏蔽電感器，以便將可能產生的 EMI 輻射最小化。電感器在挑選上也必須要具有足夠的餘裕去滿足電流(ISAT)與 dc 電阻(DCR)，藉以確保它們不會進入飽和狀態或是在它們之間造成太多的電壓下降。

## 電容器的挑選

X5R 或是 X7R 電容器是建議使用的輸出濾波電容器。電容器也必須要具有低 ESR (等效串聯電阻)。低 ESR 有助於降低在輸出端上的交換式漣波。另一個用來將總 ESR 與 ESI(等效串聯電感)最小化的方法就是以並聯方式結合電容器。如圖 3 與表 4 中所示，第一濾波級使用 2 x 22  $\mu$ F 電容器，

第二濾波級則使用 4 x 22  $\mu$ F 電容器。電容器的額定電壓對於其挑選來說也是一項重要的因素。

這是因為陶瓷電容器的電介質會隨著 dc 偏壓的升高而降級。此所代表的是 6.3 V 額定 22  $\mu$ F 電容器在 4V dc 偏壓下可能會降級達 50% 之多。在這個範例當中，6.3 V 額定電容器被用來當做 1.25 V 的供電。在輸出端增加更多的電容器確實會稍微的增加物料表成本與電路板空間，但是對於可能會干擾 ADC 性能的交換式雜訊與漣波而言，這是一個良好的保險。

## 鐵氧體磁珠的挑選

如圖 3 中所示，鐵氧體磁珠被用來隔離各個電力域。鐵氧體磁珠的挑選也是相當重要的，因為具有較高 dc 電阻的鐵氧體磁珠將會導致電力域的電壓低於最佳化電壓。這種低電壓會使得 ADC 性能(SNR 與 SFDR)低於最佳化狀態。必須要充分注意阻抗特性、dc 負載能力的最大化、以及鐵氧體磁珠的 DCR。

## PCB 佈局的考量

為了要將交換式穩壓器與 ADC 之間的相互影響最小化，dc/dc 轉換器以及其交換式元件應該要設置在遠離任何會與 ADC 互動之磁性的位置(像是前端匹配網路或是時鐘網路)上。在 dc/dc 轉換器佈局當中，雙級濾波器應該要設置在盡可能靠近 dc/dc 轉換器的位置上，以便將迴路電流最小化。

## 結論

RF 取樣(或是 GSPS)ADC 藉由實現廣大頻寬的數位化而提供了一個在系統設計上的獨特優勢。目前的業界熱衷於降低適用於這些 GSPS ADC 之電源供應設計的複雜度、尺寸、以及成本。藉由對設計、元件的挑選以及 PCN 佈局投入適當的心力，具有低雜訊與成本效益、能夠供電給 GSPS ADC 的 PDN 是可能實現的。以此方式實現，交換式穩壓器也能夠協助改善電力系統的效率並且節省作業成本

與物料表，而且不會在性能方面有所損失。


### 致謝

作者在此要特別感謝 Justin Correll 提供量測方面的協助以及資料的蒐集。

### 參考資料

1. AD9250. Analog Devices.
2. AD9680. Analog Devices.
3. ADP2384. Analog Devices.
4. ADP2164. Analog Devices.
5. Akdrick Limjoco. "Understanding Switching Regulator Output Artifacts Expedites Power Supply Design." Analog Dialogue, Volume 48, Number 3.
6. "Output Ripple and Noise Measurement Methods for Ericsson Power Modules." Ericsson.
7. Rob Reeder. "Designing Power Supplies for High Speed ADC." Analog Devices.
8. ADIsimPE. Analog Devices.
9. GRM21BR60J226ME39L. Murata.
10. Istvan Novak, Kendrick Barry Williams, Jason R. Miller, Gustavo Blando, and Nathaniel Shannon. "DC and AC Bias Dependence of Capacitors." DesignCon 2011.
11. Jefferson Eco and Akdrick Limjoco. AN-1368 Application Note. Ferrite Bead Demystified. Analog Devices.

### 關於作者

Umesh Jayamohan是Analog Devices高速轉換器事業群(Greensboro, NC)應用工程師。他是在2010年進入ADI公司工作。Umesh在1998年於印度的University of Kerala取得B.S.E.E，接著在2002年於美國亞歷桑那州立大學取得M.S.E.E.。Umesh是ADI的EngineerZone高速ADC支援社群中的成員。隨時都可以在EngineerZone中與Umesh聯繫。歡迎免費加入EngineerZone。 

## Under Armour 與 IBM 成立策略聯盟發展個人醫療與健身產業

美國運動品牌Under Armour宣布與IBM成立策略聯盟，雙方將利用IBM超級電腦華生的認知運算技術，挖掘巨量資料中具備實用的醫療與健身的價值。結合Under Armour新推出的UA Record應用程式及認知教練系統(Cognitive Coaching System)，就能在使用者睡覺、健身、活動與進食的時候，隨時扮演個人健康顧問、健身教練與助理的角色，根據眾多與之相似用戶的數據分析，即時提供使用者值得信賴的指令建議。

根據目前規劃，以IBM超級電腦華生所驅動的UA Record應用程式，將成為第一套能評估並整合各種會影響健康與健身計畫因素的系統，涵蓋個人、生理與行為資料、營養(來自全球各大營養資料庫)、專業健身知識，還有環境因素。這些專業建議預計透過將於App Store上架的UA Record應用程式提供。

透過與IBM結盟，未來一年內Under Armour將新增各種新功能，讓這套由IBM超級電腦華生所驅動的認知教練系統，能針對以下領域強化使用者投入程度與動機：

行為與成績表現管理：華生電腦能分析既有Under Armour行動應用程式與健身追蹤裝置所追蹤的使用者行為及成績表現趨勢，因此這套系統可量身訂做不同方案。

追蹤食物攝取並進行整體營養管理：利用華生的視覺辨識及偵測技術辨識食物圖片，就能更快、更輕易地辨識食物品項，以取代每日手動記錄進食內容的繁重工作。

天氣與環境因素對訓練的影響：以華生在天氣領域的資料庫為基礎，再加上整合各家新聞來源的華生新聞服務應用程式界面，並同時納入地理空間資料，系統就能根據這些外在因素調整健身方案與建議。

起初這套認知教練系統將針對四大類別提供洞察力，分別顯示於四款新推出的應用程式：睡眠、健身、活動與進食。相關建議將由以下三大來源提供，包括Under Armour的Connected Fitness社群、外部學術研究報告與機構，還有IBM華生電腦的相似度分析。初期這些資訊都僅能透過App Store上的UA Record應用程式取得。