

智能車關鍵推手 3：仿真模擬 & 系統驗證

Cadence 精心打點晶片 電路板到應用系統的每一步

■文：任苙萍



照片人物：益華電腦 (Cadence) 亞太區系統解決方案總監張永專

自動駕駛太前衛？先進駕駛輔助系統 (ADAS) 過於平凡無奇？事實是：因為自駕車的氣候漸成，ADAS 的重要性，已然來到一個新境界！益華電腦 (Cadence) 亞太區系統解決方案總監張永專表示，自動駕駛或無人車正如火如荼地展開：日本、新加坡已局部試行無人車；蘋果 (Apple) 公司日前取得在加州道路測試自動駕駛汽車的許

可；特斯拉 (Tesla) 則認為全自動駕駛功能的行車安全性超過真人駕駛，而在去年底宣佈旗下包括 Model 3 在內的所有車款，皆會搭載全自動駕駛功能所需的硬體……。

ADAS 大躍進，自動駕駛不可同日而語

種種跡象表明：ADAS 已真

切進入我們的日常生活中！這些趨勢性轉變，對汽車供應鏈影響甚鉅，亦為生態系帶來巨大潛在商機。例如「道路辨識」，需要用到卷積神經網路 (Convolutional Neural Network, CNN) 技術，就與人工智慧 (AI) 密不可分；輔以車聯網 (V2X) 與諸多應用，先進駕駛輔助系統 (ADAS) 將能直接介入駕駛習慣。因此，部分汽車製造商和一級 (Tier 1) 供應商正積極研發自主系統單晶片，有些基於產品差異化目的、不惜砸重金投資 ADAS 軟體；而半導體業者為跟上時代脈動，必須提出相應解決方案，甚至打造專用 ADAS 與感測器平台。

不論動機為何，上述景象都離不開設計模擬與系統驗證的參與，以達成下列目標：1. 最佳化特定區塊的功耗或效能；2. 將通用處理變身為特定應用處理；3. 深度學習，將傳統編程模式進階為神經網路 (Neural Network)；4. 適當的智財 (IP)、工具和流程可提升功能安全性、資訊保全和可靠度。「我們的強項即在於透過電子設計自動化 (EDA) 工具、流程、模型方法、IP、服務及生態系的整合，協助用

戶將概念轉化成實體晶片，最後形成完整的應用系統」，張永專點出 Cadence 優勢。

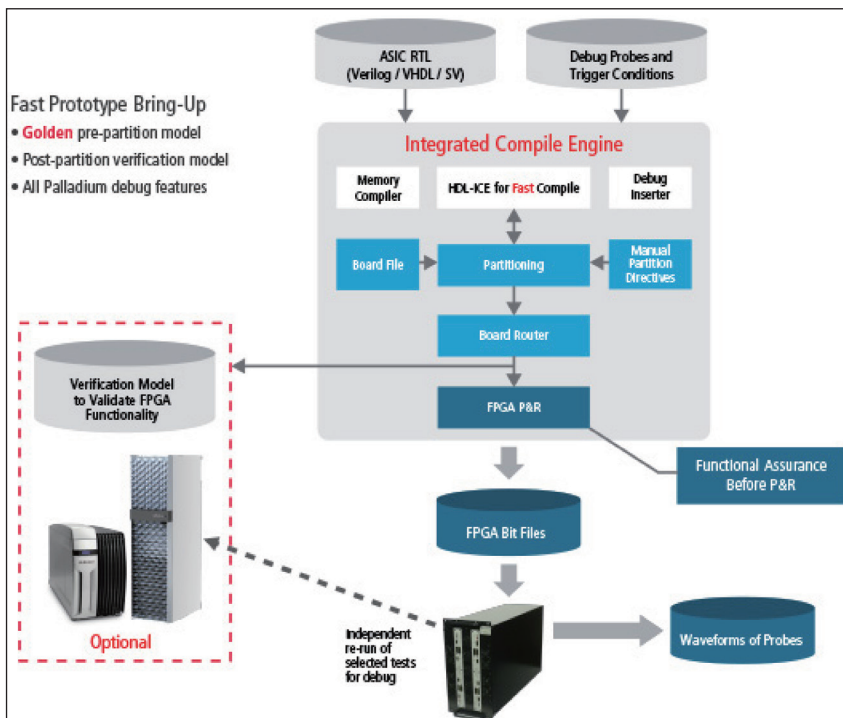
「Protium」助陣模擬加速與 FPGA 原型製作

他進一步說明，汽車更需要整合電源、影音、佈線和擴充性等「系統級方案」的支援。單是 ADAS 運算類型，就涉及車載雷達、影像辨識、資料融合、車聯網和視訊等數位訊號處理，才能提高雨雪天候等特殊應用情境的辨識精準度，而可編程的 FPGA 往往是設計產品原型常用的工具。為此，Cadence 為 FPGA 早期原型驗證發佈「Protium」解決方案；除了聚焦單一 FPGA 原型系統的 Protium G1，另有面向 SoC 全晶片設計的 Protium S1，可在模擬加速和 FPGA 原型驗證之間取得平衡，具有三大好處：

1. 原型迅速上線：Protium S1 以獨特時脈處理，先進記憶體模型建立及實現能力，將上線時間從數月縮短為數日，大幅提前韌體開發時程；
2. 編譯流程一致：Protium S1 與「Palladium Z1」平台共用編譯流程，現階段編譯環境的重複利用率最高可達 80%，且兩套平台具有前端一致性、可擴充多版系統；
3. 創新軟體除錯：提升韌體及軟體產能，包括記憶體後門存取、跨區波形、強制與釋出 (force / release)，運行時脈控制。

Protium S1 平台是基於

圖 1：Protium S1 平台包括一流的核心引擎、驗證架構技術和解決方案，可滿足各種應用和垂直領域的設計品質和吞吐量驗證要求



資料來源：Cadence 官網

Cadence「系統設計實現」(SDE) 策略發展的 Verification Suite 新成員，搭載先進核心引擎、驗證架構技術及用於提升設計品質與產能的解決方案。張永專進一步說明，配合 Palladium Z1 硬體仿真加速器，與為 IP 及子系統原型推出的快速驗證平台，將「軟／硬體設計、原型、IP 與驗證」無縫結合，可運用於卷積神經網路的最佳化並依需求規格運算、認知以提升辨識率，準確偵測物體；輔以影像及視覺演算，能實現 360° 環景、車道偏移追蹤和行人偵測。

「安全性」與「功能性」是智能車兩大主軸

Cadence ADAS 快速原型系

統可應用在 SoC/ 系統封裝 (SiP)/ 模組系統 (SoM)、Linux BSP 應用板，以及電子後視鏡、全景攝影和車輛功能展示等應用，進而開發出符合期待的「夢幻晶片」。順帶一提的是，Tensilica 原本就在資訊娛樂系統 HiFi 影音擁有眾多 IP 專利，併入 Cadence 旗下後，對車載資娛 SoC、數位廣播、音頻處理、主動雜訊消除和語言引擎設計可謂如虎添翼；與此同時，Cadence 亦對車用乙太網路 (Automotive Ethernet) 的 IP 設計與驗證、軟／硬體協同到原型製作、物理通道模擬以及相關工具套件著墨甚深。

Allegro & Sigrity 則是針對電子控制單元 (ECU) 電路板佈局、分析的利器。今年初推出的最新 Sigrity 2017 產品組合，更導入多

項有助於加速 PCB 電源及訊號完整性簽核 (sign-off) 的重要功能，包括「Allegro PowerTree」拓樸檢視及編輯器，以便讓 EE 或電源工程師在設計初期迅速確實地評估供電路徑、電源供應、IC 電流需求及被動元件損耗等設置，並且將 DC 與 AC 所要求的電源規範一同設定後交由 PI 或佈線工程師執行分析與修改。它還提供包括經由 AMM (分析模型管理器) 模型庫管理功能；使用者可儲存主被動元件模型，在設計元件重複使用時，能從模型庫自動檢索並藉由程序自動化相助加速電源設計與簽核驗證。

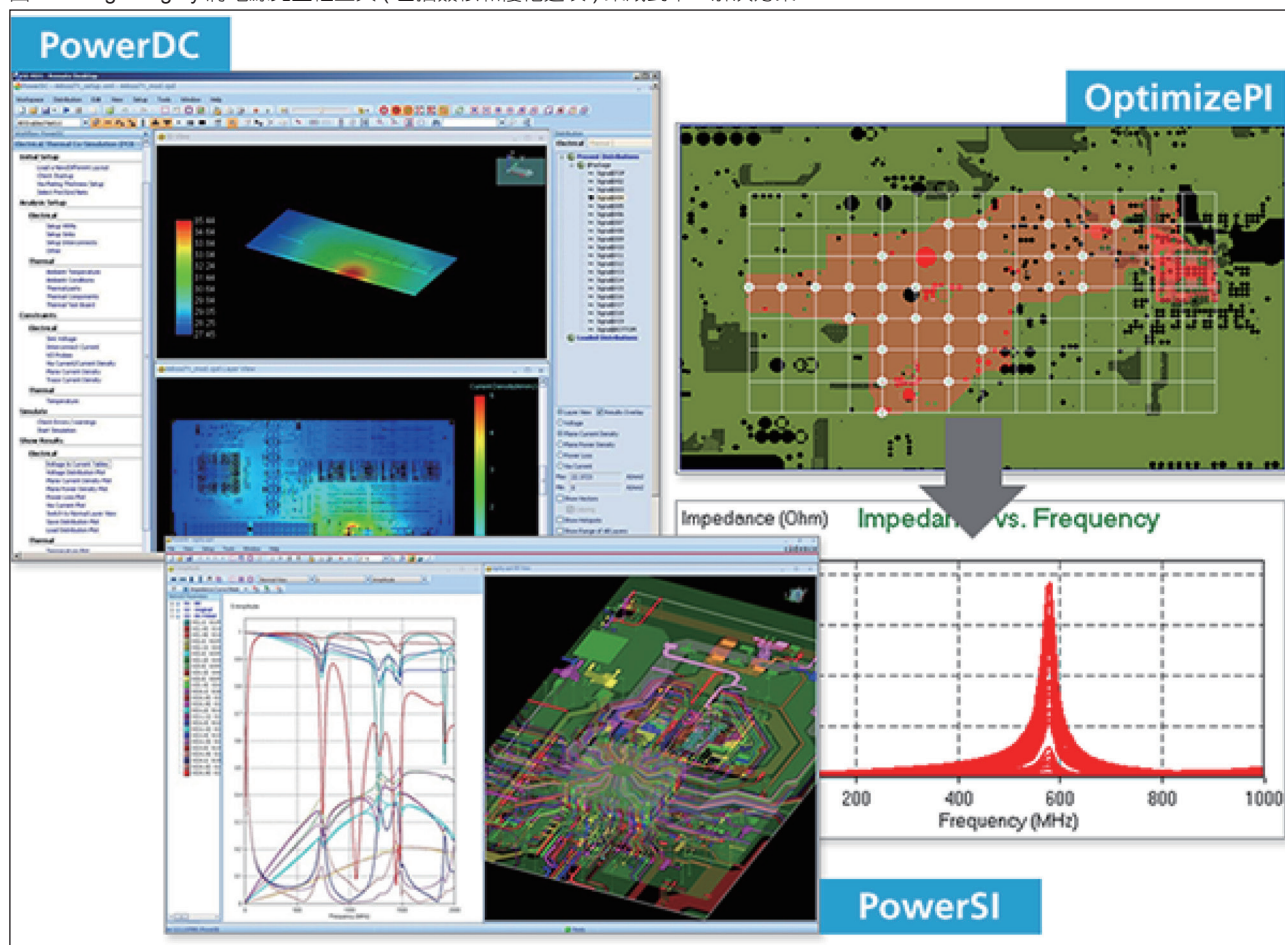
除電源完整性分析，更在 Automotive Ethernet 100Base-T 驗證設計提供符合規範的設計套件，讓車用電子設計者在效能與成本間快速取得平衡。針對板級 ESD 防範與設計，透過 SPEED2000 將分析流程標準化快速設置符合規定靜電放電模型，能觀察能量路徑並找出不利於靜電宣洩熱點，更明確指出 ESD 修改方向。Cadence Allegro & Sigrity 從電源分析設計，SI 到 ESD 都是車用電子在 ECU 設計中所不能或缺的工具，並協助 ECU 模組在最短時間取得相關認證。除了尋常的電

路分析外，「安全性」無疑是汽車應用的一大門檻。

依規定，欲取得 ISO 26262 標準資格的元件供應商，其開發工具亦須通過 ISO 26262 正式評估，才能取得車輛安全完整性等級 (ASIL)。此類強制性的法規要求，勢必需要新的工具、流程和專業輔助，方可將「安全性」與「功能性」的驗證流程緊密結合。

ISO 26262 認證審查包括 EDA 工具，Cadence 率先提供入場券

圖 2：Allegro Sigrity 將電源完整性工具 (包括簽核和優化選項) 集成到單一解決方案

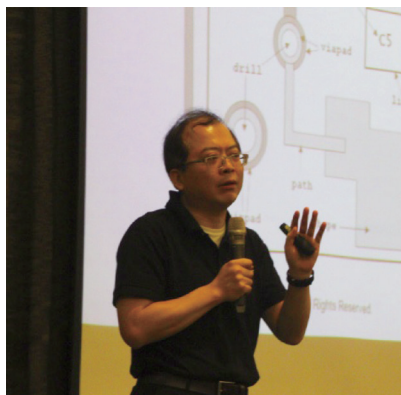


資料來源：Cadence 官網

為此，Cadence 積極成為經國際認證單位 TÜV SÜD 評估認可、符合 ISO 26262 標準之綜合工具信賴水準合規性的 EDA 供應商。張永專解說，利用合於規範 (TCL) 的軟體工具仿真，可以自動模擬產生所有致命缺陷，再據以運算出缺陷率 (detective rate)；這個缺陷率數值，關係到最終的 ISO 26262 ASIL 安全等級，而相應文件是否完善齊全將是關鍵。

Cadence 類比／混合訊號工具鏈、數位前端設計與驗證流程，有超過 30 種通過 TCL1 規範工具，結合數位實現與簽核流程，用於完整 ISO 26262 開發生命週期。

類似「生產履歷溯源」的概念，Cadence 車用工具和 Tensilica IP 皆具備 ASIL-B Ready 資格，加上有了數位前端設計與驗證、類比／混合訊號設計、實施與驗證，以及數位設計實現與簽核三大流程的護持，此後汽車製造商不須再耗費精力和時間去評估要使用哪些軟體工具才適用或擔心所



照片人物：Cadence SPB 應用工程資深經理林謂昌

使用的工具是否經過資格確認，Cadence SPB 應用工程資深經理林謂昌補充，以往汽車製造商只需關心電子驅動機械功能是否正常，然而在智能車時代，還要考慮各式電子主動偵測和演算；而類比、數位混合訊號的設計與驗證，將確保機械驅動的正确性。

林謂昌舉例，當 ADAS 偵測到車道偏移，如果要讓方向盤發出振動警示，必須從影像偵測，演算判斷，進而透過控制訊號將電能轉換成機械能；此時，如何降低混合訊號的雜訊干擾就是一大挑戰，而

提升到 1000Base-T；這將使 ECU 之間連結所需傳輸媒介設計挑戰提升，包括非屏蔽雙絞線或屏蔽雙絞線。

若長度過長造成訊號因銅損耗而破壞就必須加入 repeater 解決；這無疑提升車用電子設計難度與成本提升。他並提到，車用電子設計分析與一般消費性電子產品有別。車用電子模組是組裝於較大車體上，結合分佈於整車的各式影像、雷達偵測；整合車體的天線設計、EMI 與熱分析會加大設計難度。模擬分析所常用熱及電磁網格切割演算與所謂 divide and conquer(解構與整合)技術應用非常重要。Cadence Sigrity 結合過去電磁綜效運算與專利 3D 解構與整合電磁模型及熱模型提取 (Extraction) 技術，巧妙運用於熱傳及高低頻率電磁分析，大幅降低車電相關分析的困難。

「這些橫跨電子、機械的應用，對非專業領域的人員來說，可能是一大壓力；而合乎法規流程的 EDA 工具，正好能為設計者填補此一需求缺口」，林謂昌強調。另一方面，由於汽車電子須來回多次測試，委外開發常須花費 3～4 年的時間，但若改成自主開發因更能貼近個別需求，可縮短為 1～2 年；於是，有越來越多意欲分食智能車商機的業者，紛紛加入客製晶片行列。這也是 EDA 廠商看好汽車應用的重要原因之一。CTA

表：Cadence 因應 ISO 26262 認證之解決方案

流程	Cadence 解決方案
數位前端設計與驗證	Incisive 企業模擬器
	Palladium Z1 硬體驗證模擬平台
	Protium 快速原型建立平台
	Incisive vManager 解決方案
	JasperGold 應用
	Genus 解決方案
	Encounter Conformal
類比／混合訊號設計、實施與驗證	Virtuoso 套件
	Spectre 電路模擬平台
數位設計實現與簽核	Innovus 設計實現系統
	Modus 測試解決方案

資料來源：Cadence；筆者整理

ECU 之間傳遞訊號所用非屏蔽雙絞線的編織方式、差動訊號抗干擾能力等相關設計就不得輕忽，以確保訊號正確及終端機械動作精準性。隨著車用影音品質要求提升與自駕車所需 AI 大量運算資料傳遞等，車用 Ethernet 從 100Base-T 也將